

**Faculdade de Engenharia da Universidade do Porto**



**Sistema de Aquisição de Dados para um Veículo  
Eléctrico**

Jorge Miguel Aroso Dias Ferreira

Dissertação realizada no âmbito do  
Mestrado Integrado em Engenharia Electrotécnica e de Computadores  
Major Automação

Orientador: Professor Doutor Rui Esteves Araújo

Fevereiro de 2010

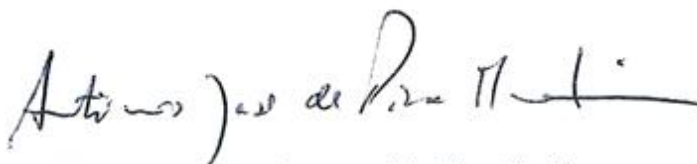


A Dissertação intitulada

**“SISTEMA DE AQUISIÇÃO DE DADOS PARA UM VEÍCULO ELÉCTRICO”**

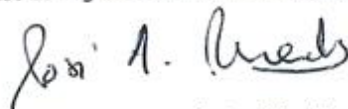
foi aprovada em provas realizadas em 23/Fevereiro/2010

o júri



Presidente Professor Doutor António José de Pina Martins

Professor Auxiliar do Departamento de Engenharia Electrotécnica e de Computadores da  
Faculdade de Engenharia da Universidade do Porto



Professor Doutor José Araújo Mendes

Professor Auxiliar do Departamento de Electrónica Industrial da Escola de Engenharia da  
Universidade do Minho



Professor Doutor Rui Manuel Esteves Araújo

Professor Auxiliar do Departamento de Engenharia Electrotécnica e de Computadores da  
Faculdade de Engenharia da Universidade do Porto

O autor declara que a presente dissertação (ou relatório de projecto) é da sua exclusiva autoria e foi escrita sem qualquer apoio externo não explicitamente autorizado. Os resultados, ideias, parágrafos, ou outros extractos tomados de ou inspirados em trabalhos de outros autores, e demais referências bibliográficas usadas, são correctamente citados.



AUTOR: JORGE MIGUEL AROSO DIAS FERREIRA

Faculdade de Engenharia da Universidade do Porto



# Resumo

Esta dissertação trata a problemática dos sistemas de aquisição de dados, abordando aplicações/implementações já existentes. Concretamente, o objecto de estudo do presente trabalho incide sobre os sistemas de aquisição de dados para veículos eléctricos.

É analisado o estado da arte ao nível dos sistemas de aquisição de dados e são definidos os seus principais requisitos, atendendo às necessidades dos veículos eléctricos, designadamente, o veículo eléctrico desenvolvido na Faculdade de Engenharia Universidade do Porto (FEUP) designado por  $\mu$ Car. Desenvolve-se e implementa-se um sistema de recolha de dados, abordando todos os aspectos relacionados com a escolha de sensores e a sua integração no sistema global.

Para cada subsistema do sistema de aquisição de dados são abordados os seus aspectos construtivos. São apresentados os circuitos de condicionamento desenvolvidos e os diagramas de funcionamento do software implementado.

Finaliza-se o documento com a validação do hardware e software desenvolvido, e sugerem-se propostas para trabalhos futuros.



# Abstract

This dissertation deals with the problematic of data acquisition systems, addressing existing applications / implementations. Specifically, this work focuses on data acquisition systems for electrical vehicles.

We analyze the state of the art regarding datalogger systems, defining the main requirements underlying the needs of electrical vehicles, and in particular the electric vehicle developed at the Faculdade de Engenharia Universidade do Porto (FEUP) called  $\mu$ Car. Then, is developed and implemented a system for collecting data having in mind all aspects related to the choice of sensors and their integration into the global system.

For each datalogger subsystem are considered their construction features. Developed conditioning circuits and diagrams of the operating software are presented.

The document ends with the validation of hardware and software, defining also actions for future work.





# Agradecimentos

O trabalho desenvolvido só foi possível graças à colaboração de muitas pessoas a quem devo os meus mais sinceros agradecimentos.

Gostaria de agradecer de forma muito especial aos meus Pais e irmão, pelo seu carinho, apoio sempre incondicional, e grande incentivo, ao longo desta etapa académica e ao longo de toda a vida.

À minha namorada pela presença constante na minha vida, pela sua dedicação e alegria que tornou menos densos os momentos de maior cansaço.

Ao meu orientador, Professor Doutor Rui Esteves Araújo, um especial agradecimento pelo facto de ter acompanhado todas as etapas deste trabalho, pelos seus conselhos e total disponibilidade.

Ao Engenheiro Ricardo Castro pela disponibilidade na resposta às dúvidas que foram surgindo ao longo deste processo.

Aos meus colegas e amigos - Emanuel e Chico - pela partilha de soluções técnicas que pareciam não ter fim à vista, pelas risadas que dividimos e pelo companheirismo.

A todos os que estiveram envolvidos e me ajudaram no desenvolvimento deste trabalho, mas não foram mencionados um sincero agradecimento.



# Índice

Resumo .....	iii
Abstract.....	v
Agradecimentos .....	vii
Índice.....	ix
Lista de Figuras .....	xiii
Lista de Tabelas .....	xix
Abreviaturas e Símbolos .....	xxi
<b>Capítulo 1 .....</b>	<b>1</b>
Introdução.....	1
1.1 - Enquadramento da dissertação.....	1
1.2 - Problemática da dissertação.....	2
1.3 - Organização do documento .....	3
<b>Capítulo 2 .....</b>	<b>3</b>
Estado da arte .....	3
2.1 - Introdução.....	3
2.2 - Análise de sistemas de aquisição de dados.....	5
2.2.1 - DL1 .....	5
2.2.2 - Digitek - Cobra .....	6
2.2.3 - Digitek Shark .....	7
2.2.4 - Magneti Marelli - RDL .....	7
2.3 - Apresentação Resumida do $\mu$ Car .....	10
2.4 - Requisitos Iniciais.....	11
2.5 - Conclusões .....	14
<b>Capítulo 3 .....</b>	<b>15</b>
Sistema de aquisição de dados .....	15
3.1 - Introdução.....	15
3.2 - Arquitectura do sistema .....	15
3.2.1 - Configuração dos conectores P4 e J7 da SsbRIO-9631 .....	18
3.2.2 - Software de desenvolvimento.....	18
3.2.3 - Consumo de energia da sbRIO-9631 .....	20

3.2.4 - Apresentação de alternativas para armazenar os dados .....	20
3.2.5 - Apresentação de alternativas para a visualização dos dados em tempo real ...	24
3.3 - Alimentação .....	26
3.3.1 - Requisitos do conversor DC-DC .....	26
3.3.2 - Pesquisa de conversores DC .....	26
3.4 - Unidade Inercial .....	27
3.4.1 - Características principais da unidade de medida inercial .....	27
3.4.2 - Especificações temporais comunicação SPI.....	28
3.4.3 - Organização dos pacotes de dados .....	29
3.4.4 - Registos de dados .....	31
3.4.5 - Características principais da ADIS1635x/EVAL .....	32
3.4.6 - SPI - <i>Serial Peripheral Interface</i> .....	35
3.5 - Global Position System .....	39
3.6 - Velocidade das Rodas .....	43
3.6.1 - Sensores de velocidade das rodas dianteiras.....	43
3.6.2 - Sensor de velocidade da roda traseira .....	45
3.7 - Corrente .....	45
3.8 - Tensão .....	47
3.9 - Temperatura.....	47
3.10 - Conclusões.....	48
<b>Capítulo 4 .....</b>	<b>51</b>
Software e circuitos de condicionamento .....	51
4.1 - Introdução .....	51
4.2 - Visão global .....	51
4.3 - Alimentação .....	52
4.3.1 - Desenvolvimento da PCB de suporte ao circuito de alimentação.....	53
4.4 - Unidade inercial .....	54
4.4.1 - Implementação do interface SPI.....	54
4.5 - GPS .....	61
4.5.1 - Circuito electrónico.....	62
4.5.2 - Software .....	63
4.6 - Velocidade das rodas.....	67
4.6.1 - Velocidade das rodas dianteiras .....	67
4.6.2 - Velocidade da roda traseira .....	68
4.7 - Tensão .....	72
4.8 - Corrente .....	73
4.9 - Temperatura.....	75
4.10 - Sistema global .....	77
4.11 - Conclusões.....	82
<b>Capítulo 5 .....</b>	<b>83</b>
Validação experimental .....	83
5.1 - Introdução .....	83
5.2 - Alimentação .....	83
5.2.1 - Filtro passa baixo LC.....	85
5.3 - Unidade Inercial / SPI.....	85
5.4 - GPS .....	89
5.5 - Velocidade das rodas.....	92
5.5.1 - Rodas dianteiras .....	92
5.5.2 - Roda traseira .....	93
5.6 - Tensão .....	95
5.7 - Corrente .....	97
5.8 - Temperatura.....	98
5.9 - Sistema Global .....	100
5.9.1 - Testes em ambiente laboratorial.....	102
5.9.2 - Testes em ambiente real .....	106

5.10 - Conclusões .....	109
<b>Capítulo 6 .....</b>	<b>111</b>
Conclusão e trabalhos futuros .....	111
6.1 - Conclusão .....	111
6.2 - Trabalhos Futuros.....	113
<b>Referências .....</b>	<b>115</b>



# Lista de Figuras

Figura 2-1 - <i>Flight Data Recorder</i> [1] .....	4
Figura 2-2 - <i>Cockpit Voice Recorder</i> [2] .....	4
Figura 2-3 - <i>Event Data Recorder</i> [3].....	5
Figura 2-4 - Datalogger - DL1 [4].....	5
Figura 2-5 - Datalogger - Digitek Cobra [5].....	6
Figura 2-6 - Datalogger - Digitek Shark [6] .....	7
Figura 2-7 - Datalogger - Magneti Marelli RDL [7] .....	8
Figura 2-8 - $\mu$ Car .....	10
Figura 3-1 - Arquitetura do sistema de aquisição de dados.....	16
Figura 3-2 - Arquitetura da sbRIO-9631 - Adaptado [8] e [9] .....	17
Figura 3-3 - Configuração de pinos dos conectores P4 e J7 - Adaptado [10].....	18
Figura 3-4 - Organização do software LabVIEW .....	19
Figura 3-5 - Diferentes arquiteturas para sistema de armazenamento de dados [23] .....	21
Figura 3-6 - Módulo NI 9802 [11] .....	22
Figura 3-7 - <i>Compact Flash Board</i> .....	22
Figura 3-8 - Soluções de disponibilização dos dados em tempo real .....	24
Figura 3-9 - <i>Panel PC</i> [26] .....	24
Figura 3-10 - Painel de instrumentos.....	25
Figura 3-11 - PSA242.5-2IRY [13].....	27
Figura 3-12 - ADIS16350MLZ [14] .....	27
Figura 3-13 - $t_{\text{DATARATE}}$ [14] .....	28
Figura 3-14 - Tempos SPI [14] .....	28

Figura 3-15 - Requisitos temporais [14].....	29
Figura 3-16 - Sequência de Bits [14].....	29
Figura 3-17 - Sequência de escrita - SPI - Alterado de [14] .....	30
Figura 3-18 - Sequência de comandos de leitura - SPI [14] .....	30
Figura 3-19 - Registos de dados [14] .....	31
Figura 3-20 - Registos de configuração [14].....	32
Figura 3-21 - ADIS1635x/EVAL [15] .....	32
Figura 3-22 - ADIS1635x/EVAL - Principais conectores - alterado de [15] .....	33
Figura 3-23 - Circuito interno de alimentação [15].....	33
Figura 3-24 - Conexão porta Paralela / Placa de desenvolvimento [15] .....	34
Figura 3-25 - Conector J1 .....	35
Figura 3-26 - SPI - Conexão mestre escravo [16] .....	36
Figura 3-27 - SPI - Mestre conectado a vários escravos independentes [16] .....	36
Figura 3-28 -SPI - Mestre conectado a vários escravos cooperativos - a partir de [16] .....	37
Figura 3-29 - Máquina de estados da comunicação SPI [16].....	38
Figura 3-30 - Configuração SPI .....	39
Figura 3-31 - Módulo GPS [18] e antena [19] .....	39
Figura 3-32 - Vista lateral módulo GPS - Conector 10 pinos .....	41
Figura 3-33 - Vista lateral módulo GPS - Conector MMCX .....	41
Figura 3-34 - Bearing series No. 6206 [20] .....	44
Figura 3-35 - Sensor de relutância variável .....	45
Figura 3-36 - Disposição dos sensores de corrente.....	46
Figura 3-37 - HAIS 200P encapsulamento equivalente ao HAIS 100P .....	46
Figura 3-38 - Esquema do HAIS 100P [22] .....	47
Figura 3-39 - Termistor .....	47
Figura 3-40 - Característica do termistor.....	48
Figura 4-1 - Estrutura global do sistema de aquisição de dados .....	52
Figura 4-2 - Circuito de protecção (baseado no crowbar) .....	53
Figura 4-3 - Vista superior da PCB .....	53
Figura 4-4 - Vista inferior da PCB .....	54



Figura 4-5 - Organização Interna da sbRIO .....	55
Figura 4-6 - Conexão sbRIO - ADIS16350 .....	55
Figura 4-7 - LabView Project Explorer .....	56
Figura 4-8 - Fluxograma - SPI FPGA.....	57
Figura 4-9 - SPI FPGA multi-configuração .....	58
Figura 4-10 - Interface FPGA.....	59
Figura 4-11 - Fluxograma envio de comando pelo Microprocessador .....	59
Figura 4-12 - Fluxograma leitura de registos pelo Microprocessador .....	60
Figura 4-13 - Interface Microprocessador.....	61
Figura 4-14 - Circuito electrónico.....	62
Figura 4-15 - Disposição dos componentes - PCB.....	62
Figura 4-16 - Circuito impresso - PCB .....	63
Figura 4-17 - Interface Software de aquisição e visualização dos dados GPS .....	63
Figura 4-18 - Fluxograma VI Global .....	64
Figura 4-19 - Fluxograma do VI GPS Read NMEA.....	65
Figura 4-20 - Fluxograma do VI <i>ConsumeBefore</i> .....	66
Figura 4-21 - fluxograma do VI <i>Retrieve Token String</i> .....	67
Figura 4-22 - Exemplo de funcionamento da NAND Schmitt Trigger .....	68
Figura 4-23 - Circuito de filtragem, sensor de velocidade das rodas dianteiras.....	68
Figura 4-24 - Sinal de saída do VRS, em regime estacionário .....	69
Figura 4-25 - Sinal de saída do VRS, com roda dentada em rotação.....	69
Figura 4-26 - Circuito de condicionamento de sinal .....	70
Figura 4-27 - Amplificação e filtragem.....	71
Figura 4-28 - Circuito de condicionamento do sinal de tensão .....	72
Figura 4-29 - Alimentação e condicionamento HAIS 100P [22] .....	74
Figura 4-30 - LEM e PCB .....	74
Figura 4-31 - Condicionamento e filtragem, sensor de corrente .....	75
Figura 4-32 - Linearização do termistor .....	75
Figura 4-33 - Gráfico, Vout linearizado .....	77
Figura 4-34 - Condicionamento do termistor .....	77

Figura 4-35 - Conexão dos sensores analógicos ao conector J7 .....	78
Figura 4-36 - PCB sensores analógicos, top .....	79
Figura 4-37 -PCB sensores analógicos, bottom .....	79
Figura 4-38 - Conexão dos sensores digitais ao conector P4 .....	80
Figura 4-39 - PCB sensores digitais, top .....	80
Figura 4-40 - PCB sensores digitais, bottom .....	81
Figura 4-41 - Interface software de visualização dos dados em tempo real .....	81
Figura 5-1 - Circuito de alimentação .....	83
Figura 5-2 - Tensão de entrada e saída do conversor DC-DC.....	84
Figura 5-3 - Ripple na saída do conversor DC-DC sem filtro.....	84
Figura 5-4 - Foto Filtro LC.....	85
Figura 5-5 - Tensão de saída do conversor após filtro LC.....	85
Figura 5-6 - SPI - Data Frame .....	86
Figura 5-7 - SPI - Tdatastall.....	87
Figura 5-8 - Gráfico da informação recolhida pelos giroscópios.....	88
Figura 5-9 - Gráfico da informação recolhida pelos acelerómetros .....	88
Figura 5-10 - Gráfico da informação recolhida pelos sensores de temperatura .....	89
Figura 5-11 - Trimble [27].....	90
Figura 5-12 - Sinal de sincronismo do GPS .....	91
Figura 5-13 Saída do PIO OUT antes do sincronismo.....	91
Figura 5-14 - Testes LabView GPS .....	92
Figura 5-15 - Canal A do encoder e respectiva filtragem, NAND Schmitt trigger .....	92
Figura 5-16 - Interface LabView encoder.....	93
Figura 5-17 - Sinal de saída do VRS com e sem limitador de tensão.....	94
Figura 5-18 - Amplificação do sinal gerado pelo sensor VRS .....	94
Figura 5-19 - Rectificação do sinal amplificado .....	95
Figura 5-20- Resposta à entrada em corrente contínua de 60V .....	96
Figura 5-21 - Resposta do circuito para a entrada sinusoidal de 100 Hz.....	97
Figura 5-22 - Sinal adquirido pela sbRIO-9631, sinal de entrada 10Hz .....	97
Figura 5-23 - Resposta do circuito para a entrada sinusoidal de 100 Hz.....	98

Figura 5-24 - Sinal adquirido pela sbRIO-9631 (sinal de entrada 20Hz) .....	98
Figura 5-25 - Comparação do sinal de saída do termistor com o do circuito de condicionamento .....	99
Figura 5-26 - Resposta do circuito à onda sinusoidal de 1 Hz .....	100
Figura 5-27 - Aquisição da temperatura pelo software implementado na sbRIO-9631 .....	100
Figura 5-28 - PCB de condicionamento dos sinais analógicos .....	101
Figura 5-29 - PCB de condicionamento dos sinais digitais .....	101
Figura 5-30 - Sistema computacional e placas de condicionamento de sinal .....	102
Figura 5-31 - Sinóptico do software do S.A.D. ....	103
Figura 5-32 - Representação gráfica dos dados recolhidos pelo S.A.D. ....	103
Figura 5-33 - Painel de visualização dos dados recolhidos a partir da unidade inercial .....	104
Figura 5-34 - Aba de visualização dos dados recolhidos a partir do GPS.....	104
Figura 5-35 - Secção de armazenamento de dados do software do S.A.D. ....	105
Figura 5-36 - Software de visualização dos dados recolhidos pelo S.A.D. ....	105
Figura 5-37 - S.A.D. instalado no $\mu$ Car .....	106
Figura 5-38 - Aquisição, Tensão, Corrente e throttle .....	107
Figura 5-39 - Aquisição, Velocidade e Gyro-Z .....	108
Figura 5-40 - Aquisição de dados Global .....	108
Figura 5-41 - Posicionamento GPS .....	109



# Lista de Tabelas

Tabela 2-1 - Comparação dos sistemas de aquisição de dados .....	9
Tabela 2-2 - Sinais a adquirir e respectiva caracterização .....	11
Tabela 2-3 - Meio de aquisição dos sinais .....	12
Tabela 3-1 - Requisitos do conversor DC-DC .....	26
Tabela 3-2 - Alimentação ADIS1635x/EVAL .....	34
Tabela 3-3 - Sinais Porta Série .....	35
Tabela 3-4 - Descrição conector 10 pinos do módulo GPS .....	41
Tabela 3-5 - NMEA, especificação da comunicação série .....	42
Tabela 3-6 - Descrição da mensagem RMC - NMEA.....	43
Tabela 3-7 - Características do sensor Bearing series No.6206 .....	44
Tabela 3-8 - Característica do termistor .....	48
Tabela 4-1 - Linearização do termistor .....	76
Tabela 5-1 - Confirmação dos requisitos temporais .....	86



# Abreviaturas e Símbolos

## Lista de abreviaturas

ABS	<i>Anti-lock Braking System</i>
ADC	<i>Analog to Digital Converter</i>
CEP	<i>Circular error probable</i>
CI	<i>Circuito Integrado</i>
CPHA	<i>Clock Phase</i>
CPOL	<i>Clock Polarity</i>
CS	<i>Chip Select</i>
CVR	<i>Cockpit Voice Recorder</i>
DAC	<i>Digital to Analog Converter</i>
DIN	<i>Data Input</i>
DOUT	<i>Data Output</i>
EDR	<i>Event Data Recorder</i>
FDR	<i>Flight Data Recorder</i>
FFC	<i>Flexible flat cable</i>
FPGA	<i>Field Programmable Gate Array</i>
GPS	<i>Global Positioning System</i>
$I_{ACR}$	Corrente AC fase R
$I_{ACS}$	Corrente AC fase S
$I_{DC}$	Corrente DC
LED	<i>Light-emitting diode</i>
LVTTTL	<i>Low Voltage Transistor-Transistor Logic</i>
MMCX	<i>Micro-miniature coaxial</i>
NTC	<i>Negative Temperature Coefficient</i>
PC	<i>Personal computer</i>
PCB	<i>Print Circuit Board</i>
RMC	<i>Recommended minimum specific gps/transit data</i>
RPM	Rotações por minuto

S.A.D.	Sistema de Aquisição de Dados
<i>SCLK</i>	<i>Serial Clock</i>
SIL	<i>Single in line</i>
<i>SPI</i>	<i>Serial Peripheral Interface</i>
SRAM	<i>Static Random Access Memory</i>
SS	<i>Slave Select</i>
$t_{CS}$	Tempo entre o flanco descendente do CS e o flanco descendente do SCLK
$t_{DAV}$	Tempo máximo de actualização do DOUT após o flanco descendente do SCLK
$t_{DHD}$	Tempo mínimo entre o flanco ascendente de SCLK e a actualização de DIN
$t_{DSU}$	Tempo mínimo entre a actualização de DIN e o flanco ascendente do SCLK
$T_{INV L}$	Temperatura do inversor esquerdo ( <i>Left</i> )
$T_{INV R}$	Temperatura do inversor direito ( <i>Right</i> )
$T_{MOTOR L}$	Temperatura do motor esquerdo ( <i>Left</i> )
$T_{MOTOR R}$	Temperatura do motor direito ( <i>Right</i> )
$t_{SFS}$	<i>Tempo entre o flanco ascendente do SCLK e o flanco ascendente do CS</i>
$V_{DC}$	Tensão DC
$V_h$	Voltage High
<i>VI</i>	<i>Virtual Instruments (LabView )</i>
$V_{IN}$	Tensão de entrada
$V_l$	<i>Voltage Low</i>
$V_{OUT}$	Tensão de saída
VRS	<i>Variable reluctance sensor</i>



## Lista de símbolos

<i>A</i>	Ampere
<i>V</i>	Volt
<i>mVpp</i>	Milivolts pico a pico
<i>Hz</i>	Hertz
<i>W</i>	Watt
<i>°C</i>	Graus centígrados



# Capítulo 1

## Introdução

### 1.1 - Enquadramento da dissertação

No decorrer dos últimos anos tem sido dada uma maior atenção às consequências da queima de combustíveis fósseis visto que, desta provém um grande número de poluentes que ficam depositados sem controlo na atmosfera. Destes destaca-se o CO<sub>2</sub>, conhecido como sendo o principal causador do efeito de estufa.

Tipicamente nos países industrializados cerca de 30% da energia fóssil é consumida pelo sector dos transportes, pelo que desde a década de 90 a temática dos veículos eléctricos renasceu, como uma solução para a redução das emissões nefastas ao ambiente.

Nas últimas décadas tem havido esforços da comunidade científica para desenvolver tecnologias que permitam a redução e eliminação de emissões poluentes.

Actualmente, os veículos eléctricos estão em franco desenvolvimento, daí que algumas das grandes empresas do ramo automóvel tenham direccionado parte dos seus investimentos para investigação e desenvolvimento nesta área. Acresce que, os governos europeus estão a introduzir fundos estatais a fim de fomentar o uso do veículo eléctrico, bem como desenvolver infra-estruturas para o seu carregamento. Exemplo disso, é o programa de mobilidade eléctrica portuguesa.

O desenvolvimento de soluções inovadoras nesta área requer a adopção de ferramentas e instrumentos que permitam caracterizar e validar de forma rigorosa o progresso em termos de metodologias avançadas de controlo de movimento. Assim, e tendo como enquadramento o trabalho em curso na FEUP, optou-se por especificar e desenvolver um sistema de recolha de dados vocacionado para os veículos eléctricos, que permita ser usado como instrumento de caracterização e validação do trabalho em curso.

### 1.2 - Problemática da dissertação

Para promover o desenvolvimento sustentado dos automóveis eléctricos, são necessários vários aperfeiçoamentos quer em termos de eficiência energética, quer de controlo dinâmico do veículo. Um sistema de aquisição de dados constitui um instrumento crucial para suporte dos avanços pretendidos. Estes dispositivos são responsáveis por adquirir e armazenar os dados de todos os sensores instalados no veículo, permitindo melhorar, de entre outros aspectos os seguintes: o estudo e validação do funcionamento dos vários subsistemas, registo de actividades, avarias e anomalias, monitorização de diversas grandezas e desenvolvimento de novas funcionalidades sustentadas nos dados recolhidos (controlo de tracção, sistema de travagem assistida, controlo de estabilidade, entre outros).

Esta dissertação surge na sequência de trabalhos já elaborados, cujo objecto de estudo incide sobre tecnologias aplicáveis a veículos eléctricos de proximidade. Estes trabalhos abordam temáticas que vão desde os aspectos construtivos, de desempenho e acima de tudo de eficiência energética, passando pelas ferramentas necessárias para projectar e implementar o que se traduz como necessário para a conclusão ou melhoria de um projecto destes [23][24].

Assim, o objectivo fulcral da presente dissertação é o estudo, projecto, implementação e teste de um sistema de aquisição de dados vocacionado para os veículos eléctricos.

Este trabalho de uma forma mais direccionada, tenta responder à necessidade de integração de tecnologias. Como ponto de partida utilizou-se uma placa de desenvolvimento produzida pela *National Instruments*, denominada por sbRIO-9631, ambicionando-se que esta interaja com sensores e dispositivos electrónicos a fim de se conseguir recolher, armazenar e disponibilizar informação.

A informação recolhida é proveniente de diversos sensores e módulos, sendo que cada um tem as suas características e as dificuldades de integração associadas. Aliás destacam-se alguns problemas de integração a resolver, como por exemplo, a necessidade de implementação do protocolo SPI para estabelecer comunicação com o módulo inercial, ou a necessidade de utilização de comunicação RS-232 para comunicar com o módulo GPS. Para além dos mencionados existem também problemas de condicionamento de sinal relativo ao sensor de velocidade da roda traseira que é facilmente afectado por interferências.

### 1.3 - Organização do documento

O presente documento descreve o trabalho executado no âmbito da unidade curricular “Dissertação” do curso MIEEC, no qual são apresentadas as problemáticas e as soluções estudadas, bem como, os resultados obtidos.

Estruturalmente, a dissertação está dividida em seis partes, que correspondem a cada um dos seis capítulos. Na primeira, o objectivo é o de apresentar as motivações deste trabalho e as problemáticas abordadas no mesmo.

No segundo capítulo são descritos alguns aspectos relacionados com os sistemas de aquisição de dados, nomeadamente, exemplos reais de dispositivos datalogger, os seus contributos perante os sistemas que integram. Aliás, mostra-se uma análise sobre o estado da arte, no âmbito dos sistemas datalogger. Por último, descreve-se sucintamente o  $\mu$ Car, dado que o sistema datalogger vai ser integrado neste veículo.

No terceiro capítulo é realizada a introdução de todo o hardware estudado e implicado na execução deste trabalho, no qual é descrita a placa de desenvolvimento, as suas principais características e funcionalidades. Estão também enumerados os periféricos que interagem com a placa de desenvolvimento, quer sejam sensores, quer dispositivos de suporte.

O quarto capítulo testemunha o processo de implementação, descrevendo as dificuldades de interacção entre os dispositivos e as soluções implementadas, apresentando os circuitos desenvolvidos e implementados, e o código desenvolvido para a execução das tarefas propostas. Do mesmo modo, apresentam-se as placas de circuito impresso desenvolvidas para validação do projecto, bem como as placas finais desenvolvidas para finalização do trabalho e integração de todo o hardware.

A validação experimental de todos os sistemas é feita no quinto capítulo, no qual se relatam os dados recolhidos durante a validação.

Por fim, figura o capítulo referente à conclusão e trabalhos futuros, sendo nesse momento apresentados os sucessos e insucessos do trabalho em questão e sugestões para trabalhos futuros de melhoria e revisão do sistema projectado.



# Capítulo 2

## Estado da arte

### 2.1 - Introdução

Os sistemas de aquisição de dados, comumente, chamado de *Datalogger* termo proveniente do inglês, são geralmente equipamentos “*stand alone*”, com finalidade de adquirir e registar informação de forma síncrona e escalada no tempo. A informação adquirida é proveniente de sensores internos ou externos ao dispositivo e é utilizada para posterior leitura e processamento com fins diversos.

Actualmente, a maioria dos sistemas datalogger são baseados em processadores digitais ou computadores. Muitos deles apresentam ligações de rede, disponibilizando a sua informação remotamente, outros estão munidos de interfaces locais, como por exemplo, um teclado e um monitor.

A disponibilidade de meios com grande capacidade computacional e a facilidade de armazenamento de grandes qualidades de dados, veio permitir o desenvolvimento desta tecnologia.

A título introdutório e demonstrativo do estado actual desta tecnologia, expõem-se de seguida e de forma sucinta alguns exemplos de sistemas de aquisição de dados:

***Flight Data Recorder (FDR)*** - dispositivo de aquisição de dados vocacionado para a indústria aeronáutica (Figura 2-1). Habitualmente usado na pesquisa de causas de sinistros aéreos, mas também, para análises de segurança de aeronaves e do seu estado de conservação, em particular da resposta dos motores e sistemas principais de controlo. Este dispositivo é dotado de extraordinária resistência mecânica para garantir a segurança dos dados, mesmo em caso de acidente.

#### 4 Estado da arte



Figura 2-1- *Flight Data Recorder* [1]

**Cockpit Voice Recorder (CVR)** - sistema responsável por adquirir e armazenar a informação de áudio captada no “cockpit” das aeronaves (Figura 2-2), sendo que a informação recolhida tem como finalidade auxiliar em caso de acidente a investigação do mesmo.



Figura 2-2 - *Cockpit Voice Recorder* [2]

Os dois produtos apresentados, anteriormente, são uma pequena parte do conjunto de sistemas de aquisição de dados presentes nas aeronaves, designado vulgarmente por “caixa negra”. Este tipo de sistemas de aquisição de dados constituem um dos principais instrumentos para o estudo das causas dos acidentes de aeronaves.

No decorrer dos últimos anos tem surgido interesse na aplicação deste tipo de dispositivos noutras indústrias, sendo que já é possível encontrar referências da sua introdução nos meios de transporte pessoais e comerciais. Um exemplo disso é o sistema denominado por **Event Data Recorder (EDR)**, que armazena informação relativa a um conjunto de grandezas do veículo nos instantes anteriores ao acidente, facilitando a reconstituição do sinistro (Figura 2-3). As empresas do ramo da segurança automóvel têm fomentado a introdução destes dispositivos.





Figura 2-3 - Event Data Recorder [3]

Alguns dos principais fabricantes de veículos automóveis, como por exemplo a General Motors, Ford, Chrysler e Toyota, já incluem nos veículos automóveis dispositivos que adoptam esta metodologia, armazenando dados relativos à velocidade do veículo, RPM do motor, posição do acelerador, estado dos cintos de segurança e avisos do painel de instrumentos.

## 2.2 - Análise de sistemas de aquisição de dados

Nesta secção pretende-se sumariar vários tipos de sistemas de aquisição de dados já existentes, nomeadamente, os que são utilizados no desporto automóvel. O objectivo não é efectuar uma revisão completa destes sistemas, mas sim uma caracterização apenas dos que são considerados mais relevantes. A análise das funcionalidades destes sistemas é importante para ajudar a traçar os requisitos do S.A.D. a desenvolver.

Atendendo a esse objectivo efectuou-se uma recolha de informação de alguns dos produtos disponíveis a fim de retirar as suas características principais.

### 2.2.1 - DL1



Figura 2-4 - Datalogger - DL1 [4]

O sistema datalogger DL1 produzido pela Race Technology tem características bastante inovadoras, aliás marca a diferença pela introdução do botão *start/stop* e pela integração do sistema GPS. Para iniciar ou finalizar a aquisição de dados basta apenas pressionar o botão *start/stop*. A recolha de dados é feita para um cartão de memória *Compact flash* tornando simples a recuperação dos dados e a expansão de memória.

O sistema de cálculo de localização e velocidade intercala o posicionamento tradicional (acelerações, velocidade das rodas, entre outros) com posicionamento GPS, garantindo assim menor erro.

**As características mais importantes do DL1 incluem:**

- Receptor GPS de 5Hz integrado;
- Acelerómetros de 3 eixos digitais com escala completa de 2g;
- Armazenamento dos dados em cartão de memória *Compact Flash*;
- 8 entradas analógicas de 12bit;
- 2 entradas RPM;
- 4 entradas de velocidade;
- Entrada série (RS232) para dados ECU/OBD;
- Saída série (RS232) de dados;
- Botão *Start/Stop*.

### 2.2.2 - Digitek - Cobra



Figura 2-5 - Datalogger - Digitek Cobra [5]

Digitek Cobra é um datalogger com vários aspectos relevantes face a outros produtos, evidencia-se sobretudo a possibilidade de expansão até 288 canais, a integração de várias interfaces de comunicação e a frequência de amostragem que pode ser de 1KHz.

As características principais encontram-se a seguir:

- 64Mb de memória;
- 16 entradas analógicas directas de 12bit;
- 4 entradas digitais para velocidade ou RPM;
- 2 linhas CAN;
- Opção telemetria de tempo-real;
- Aquisição ate 1KHz;

- Endereço IP único;
- Expansão ate 288 canais;
- Comunicação Ethernet.

### 2.2.3 - Digitek Shark



Figura 2-6 - Datalogger - Digitek Shark [6]

O sistema de aquisição de dados Digitek shark apresenta grande capacidade de aquisição. Pode ser expandido até 1024 canais com frequência de amostragem na ordem dos 4KHz. Tem ainda outras características interessantes, das quais se realçam a comunicação ARCNet, a capacidade de telemetria em tempo real e a memória removível.

As características principais são as que, a seguir, se apresentam:

- 256Mb de memória interna, com capacidade de redundância;
- Removable memory card até 1Gb;
- 16 entradas analógicas directas;
- 4 entradas digitais para velocidade ou RPM;
- 3 linhas CAN;
- 2 linhas ARC Net;
- Endereço IP único;
- Expansão até 1024 canais;
- Comunicação Ethernet com PC;
- Opção telemetria de tempo-real;
- Aquisição até 4Khz.

### 2.2.4 - Magneti Marelli - RDL



Figura 2-7 - Datalogger - Magneti Marelli RDL [7]

Por fim apresenta-se, o S.A.D. RDL desenvolvido pela Magneti Marelli, para aplicações de competição. Inclui uma linha Ethernet de alta velocidade para download de dados. A interligação com o dispositivo pode ser feita usando 2 linhas CAN e uma “*asynchronous current loop serial line*”. No equipamento está presente um microcontrolador RISC de alto desempenho e uma FPGA para fins de diagnóstico. O RDL inclui entradas analógicas *single-ended* e *Linear Lambda*, e entradas digitais para sensores de efeito de Hall. Este S.A.D. é especialmente vocacionado para veículos com motor de combustão interna.

As principais características apresentam-se a seguir:

- 12 *Single-ended*;
- 3 Efeito de Hall;
- 2 sensores de entrada Linear Lambda;
- Até 32 Mb datalogger interno;
- Até 256 canais logged;
- Até 40 kbyte/s taxa de aquisição;
- Taxa de amostragem até 1 kHz;
- 2 barramentos de comunicação CAN;
- 1 linha Ethernet.

Na Tabela 2-1 apresentam-se algumas das principais características dos sistemas estudados e que permitiu estabelecer um conjunto de requisitos para o sistema a desenvolver na presente dissertação.

Tabela 2-1 - Comparação dos sistemas de aquisição de dados

DataLogger	Entradas Analógicas	Entradas Digitais	Sensores embutidos	Armazenamento de dados	Comunicação
DL1	8 entradas de 12bit	2 para RPM 4 para velocidade	GPS de 5Hz Acelerómetros de 3 eixos	<i>Compact flash</i>	RS232
Digitek Cobra	16 de 12bit	4 para velocidade ou RPM	-	64Mb interna	RS232 CAN Ethernet
Digitek Shark	16 de 12 bits	4 para velocidade ou RPM	-	256Mb interna memory card 1Gb	CAN ARC Net Ethernet
RDL	12 <i>Single-ended</i>	3 Efeito de Hall	3 <i>Pick-ups</i> ou efeito de Hall 2 sensores Lambda	32Mb interna	CAN Ethernet

## 2.3 - Apresentação Resumida do $\mu$ Car

O sistema de aquisição de dados desenvolvido destina-se a ser utilizado no projecto de veículos Multi-Motor em desenvolvimento pela Faculdade de Engenharia da Universidade do Porto (FEUP).

O veículo adoptou um chassis de um  $\mu$ Car (Figura 2-8), tendo sido adaptado para acolher dois motores assíncronos trifásicos e respectivo sistema de armazenamento e conversão de energia.



Figura 2-8 -  $\mu$ Car

Os motores de propulsão estão instalados na parte frontal do veículo, e cada motor está directamente ligado a uma das suas rodas frontais através de um redutor. Assim, o binário aplicado a cada roda depende unicamente do binário produzido pelo motor correspondente à mesma. Cada motor é alimentado por um inversor de tensão a partir do barramento CC das baterias de chumbo.

No veículo estão instalados diversos sensores, em cada motor está instalado um codificador de impulsos incremental de baixa resolução. Na roda traseira foi instalado um sensor de relutância variável, para medição da velocidade. Nos inversores e motores estão instalados termístores para possibilitar a aquisição de temperatura destes. A posição do pedal do acelerador e do volante são medidas com o uso de potenciómetros. Foram também introduzidos cinco transdutores de corrente, dois por cada motor e um no barramento de alimentação da bateria, para além de um sensor inercial capaz de adquirir acelerações e rotações segundo três eixos e um módulo GPS.

Para aquisição e processamento dos dados dos diferentes sensores, foi instalado no veículo uma placa de desenvolvimento fabricada pela National Instruments designada por sbRIO-9631.

## 2.4 - Requisitos Iniciais

Os requisitos do sistema de aquisição vão ser apresentados nesta secção, mencionando-se as variáveis associadas ao funcionamento do  $\mu$ Car, as suas características e parâmetros de aquisição.

Na Tabela 2-2 estão listados os sinais a serem adquiridos para registo, com a respectiva caracterização (gama e frequência de amostragem).

Tabela 2-2 - Sinais a adquirir e respectiva caracterização

<b>Velocidade da roda dianteira direita e esquerda</b>	<ul style="list-style-type: none"> <li>• 0-60km/h</li> <li>• Frequência de amostragem &gt; 100Hz</li> </ul>
<b>Velocidade de uma roda traseira</b>	<ul style="list-style-type: none"> <li>• 0-60km/h</li> <li>• Frequência de amostragem &gt; 100Hz</li> </ul>
<b>Aceleração longitudinal, lateral e vertical</b>	<ul style="list-style-type: none"> <li>• 0-2.2km/h/s</li> <li>• Frequência de amostragem &gt; 500Hz</li> </ul>
<b>Três velocidades angulares</b>	<ul style="list-style-type: none"> <li>• 0-3rad/s</li> <li>• Frequência de amostragem &gt; 5Hz</li> </ul>
<b>Posição GPS</b>	<ul style="list-style-type: none"> <li>• Frequência de amostragem &gt; 5Hz</li> </ul>
<b>Temperaturas nos 2 motores</b>	<ul style="list-style-type: none"> <li>• 0-100°C</li> <li>• Frequência de amostragem &gt; 2Hz</li> </ul>
<b>Temperaturas nos 2 Inversores</b>	<ul style="list-style-type: none"> <li>• 0-100°C</li> <li>• Frequência de amostragem &gt; 2Hz</li> </ul>
<b>Tensão no barramento da bateria</b>	<ul style="list-style-type: none"> <li>• 0-80v</li> <li>• Frequência de amostragem &gt; 200Hz</li> </ul>
<b>Corrente DC no barramento da bateria</b>	<ul style="list-style-type: none"> <li>• 0-200A</li> <li>• Frequência de amostragem &gt; 200Hz</li> </ul>
<b>Corrente AC na fase R e S de cada motor</b>	<ul style="list-style-type: none"> <li>• -200 - 200A</li> <li>• Frequência de amostragem &gt; 200Hz</li> </ul>
<b>Sinal analógico do <i>Throttle</i>, <i>Brake</i> e <i>Dir Angle</i></b>	<ul style="list-style-type: none"> <li>• 0-5v</li> <li>• Frequência de amostragem &gt; 50Hz</li> </ul>
<b>Entradas Digitais: <i>key</i>, <i>FW</i>, <i>REV</i></b>	<ul style="list-style-type: none"> <li>• <i>On-Off</i></li> <li>• Frequência de amostragem &gt; 5Hz</li> </ul>

## 12 Estado da arte

Na Tabela 2-3 são apresentados os sinais, de acordo com o método como estes serão adquiridos (analógico, digital, contador, etc...).

Tabela 2-3 - Meio de aquisição dos sinais

Analógicas		“Contadores”	Digital (SPI)	Digital (RS232)	Digital (ON/OFF)
Name	(Hz)	Name	Name	Name	Name
1.1 Corrente $I_{DC}$	200	1.1 Pos. Roda frontal L	1. ax	1. X	1. Key
1.2 Corrente $I_{ACR}$	200	1.2 Pos. Roda frontal R	2. ay	2. Y	2. FW
1.2 Corrente $I_{ACS}$	200	2.1 Pos. Roda traseira L	3. az	3. dX\dt	3. Rev
1.2 Corrente $I_{ACR}$	200		4 yaw rate	4 dY\dt	
1.2 Corrente $I_{ACS}$	200		5. pitch		
2 Tensão $V_{DC}$	200		6. roll		
3.1 Throttle	50				
3.2 Brake	50				
3.3 Dir Angle	50				
4.1 Temperatura $T_{MOTORL}$	2				
4.2 Temperatura $T_{MOTORR}$	2				
4.3 Temperatura $T_{INVL}$	2				
4.4 Temperatura $T_{INVR}$	2				
Gama: 0 a 5V Resolução: 14 bits		Resolução: 32 bits Frequencia: 100Hz	Resolução: 14 bits Max Input Frequência: 100Hz	Interface com GPS protocolo: NEMA Frequência: 1Hz	Frequência: 5Hz

No sistema pretende-se adquirir cada variável de forma adequada, isto é amostrá-la a uma frequência tal que evite perda de informação. Desta forma, a taxa a que cada variável a ser amostrada terá como princípio base, o critério de Nyquist. Este critério prova que um sinal limitado em frequência com energia finita, que não tem nenhuma componente espectral acima da frequência  $f_m$  Hz, é descrito de maneira completa especificando-se os valores de sinal em instantes de tempo menores ou iguais que  $1/2 f_m$ , ou seja, basta adquirir o sinal a uma frequência de pelo menos  $2 * f_m$ .

Neste sistema de aquisição, a velocidade das rodas será obtida, indirectamente, a partir da contagem do número de impulsos, gerados por codificadores incrementais, durante um determinado tempo. Por outras palavras a determinação da velocidade é efectuada com base no método do tempo de amostragem constante.



É de notar ainda, que a velocidade das rodas pode ser muito diferente da velocidade do veículo, especialmente, em situações de patinagem ou bloqueio das rodas motoras. Desta forma, estima-se que será necessário no mínimo, amostrar a velocidade das rodas a 100Hz.

A velocidade do veículo será também medida com recurso a um GPS com frequência 5Hz. Uma forma de analisar até que ponto é suficiente a frequência de amostragem de 5Hz, do sinal de velocidade do veículo, é calcular de forma aproximada a constante de tempo da velocidade, considerando uma aproximação de 1ª ordem. Sabendo a aceleração máxima 2.2Km/h/s e a máxima velocidade de 60km/h, o sinal pode ser dado por:

$$V(t) = 60 \times (1 - e^{-\frac{t}{\tau}}) \quad (2-1)$$

Em que a constante de tempo  $\tau$  é calculada da seguinte forma:

$$\left. \frac{d_v(t)}{dt} \right|_{t=0} = 2,2 = \frac{60}{\tau} \Leftrightarrow \tau = 27,27 \text{ s} \quad (2-2)$$

Com esta constante de tempo a frequência máxima do sinal será:

$$f_{MAX} = \frac{1}{2\pi \times 27,27} \approx 0,00584 \text{ Hz} \quad (2-3)$$

Logo 5Hz é suficiente (cumpre com o critério de Nyquist:  $5\text{Hz} > 2 \times 0.00584$ ) para amostrar o sinal de velocidade. Assim com esta frequência será possível fazer a aquisição do regime transitório de velocidade.

Relativamente às acelerações, estas variam de forma mais rápida, portanto, será necessário à partida, uma frequência cerca de 100 vezes maior.

Na amostragem da corrente e tensão, há interesse em adquirir informação da corrente e tensão no barramento de corrente contínua e no barramento da corrente alternada. Para este está previsto a utilização de uma frequência de amostragem de 200Hz.

Os sinais analógicos *Throttle*, *Brake* e *Dir Angle* serão amostrados no mínimo à frequência 50Hz, pois são sinais manipulados pelo condutor e por isso não possuem uma frequência muito elevada. As entradas digitais (*key*, *FW*, *REV*) serão amostradas a 5 Hz, pois são acções que ocorrem com pouca frequência.

A alimentação do sistema electrónico em construção é efectuada a partir das baterias instaladas no  $\mu\text{Car}$ , assim sendo, está disponível uma tensão média de 48 V, sendo previsíveis alguns picos de tensão originados pelo estado de funcionamento do veículo. Pretende-se implementar um conversor de tensão capaz de transformar a energia fornecida pela bateria, para um patamar adequado aos dispositivos electrónicos instalados.

A aquisição de dados por parte do datalogger deve ser feita de forma autónoma, ou por meio de um interface, isto é, a aquisição deve ser configurada para iniciar com o movimento do veículo, ou então por meio de um botão *Start/Stop*.

Os dados recolhidos devem ser armazenados na memória interna da placa de desenvolvimento, ou num dispositivo de armazenamento externo, desde que cumpra as necessidades do sistema. Nesta primeira fase define-se que 15 minutos de aquisição é suficiente para os testes a executar no veículo.

## 2.5 - Conclusões

Neste capítulo são apresentados de forma sucinta alguns dos mais importantes sistemas de aquisição de dados, utilizados em sistemas de transporte, em particular, nos aviões e automóveis.

A análise das características dos sistemas de aquisição de dados disponíveis, comercialmente, permitiu recolher informações relativas ao actual desenvolvimento destes, sobretudo ao nível das funcionalidades e potencialidades.

De seguida foram descritas, de forma resumida, as características do  $\mu$ Car, com o objectivo de apresentar o veículo para o qual o sistema em construção é direccionado.

Por fim, foram apresentados os requisitos iniciais do sistema de aquisição de dados.

## Capítulo 3

# Sistema de aquisição de dados

### 3.1 - Introdução

Uma parte fundamental deste projecto é o estudo da plataforma computacional a utilizar para o desenvolvimento do sistema de aquisição de dados. Naturalmente que outro tema a estudar são os diferentes tipos de transdutores instalados no veículo. São assim apresentadas as características principais de cada sensor, o seu modo de funcionamento e meio de interface com o dispositivo computacional.

O capítulo Hardware está segmentado por cada elemento em estudo, sendo que na secção seguinte será descrita a placa de desenvolvimento e nas restantes serão descritos os sensores e periférico da placa.

### 3.2 - Arquitectura do sistema

Nesta secção apresenta-se um diagrama de blocos em que se representam os principais dispositivos de hardware desenvolvidos durante os trabalhos de preparação da presente dissertação (Figura 3-1).

No diagrama da Figura 3-1 consta a placa de aquisição e processamento de dados, o bloco de alimentação, as placas de condicionamento de sinal e o sistema de armazenamento de dados. É na placa de aquisição e processamento de dados que reside toda a capacidade computacional do sistema de aquisição de dados bem como a capacidade de interface com os restantes sistemas. O bloco de alimentação fornece energia ao S.A.D., as placas de condicionamento de sinal, condicionam os sinais analógicos e digitais e o módulo de armazenamento de dados guarda a informação recolhida.

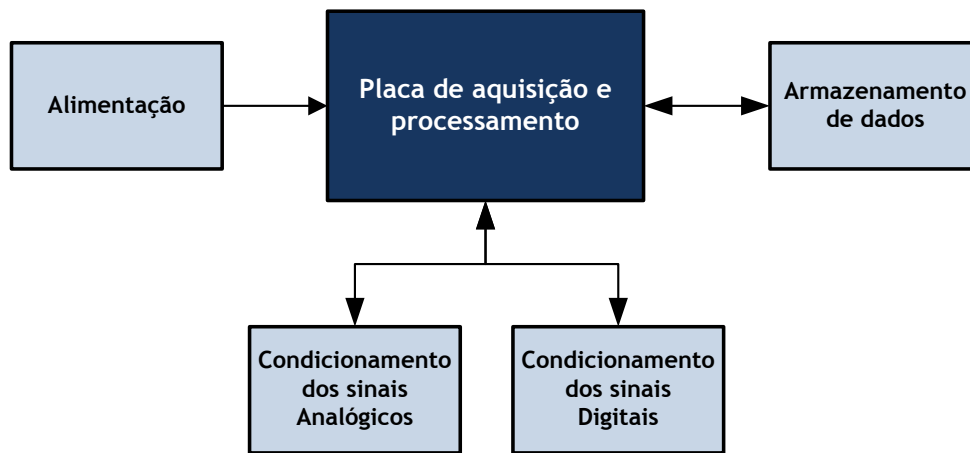


Figura 3-1 - Arquitectura do sistema de aquisição de dados

A placa de desenvolvimento utilizada no âmbito do projecto é a sbRIO-9631 da National Instruments. Esta placa disponibiliza um processador em tempo real MPC5200, com frequência de relógio superior a 266MHz para aplicações em tempo real determinísticas. O processador MPC5200 está interligado por um barramento PCI Bus com a FPGA Xilinx Spartan-3, por sua vez a FPGA está directamente interligada com todos as entradas e saídas analógicas e digitais.

A sbRIO-9631 é alimentada numa gama de 19 V a 30 V DC e opera numa gama de temperatura que vai dos -20 ao 55°C. Disponibiliza uma porta de comunicação Ethernet e uma porta série, possibilitando a comunicação via TCP/IP, UDP, Modbus/TCP e protocolos série. O controlador em tempo real permite a introdução de tecnologias WEB (http) e um servidor FTP.

Para programação da placa é possível utilizar a linguagem de programação visual NI LabVIEW. No processador em tempo real é executado código desenvolvido no LabVIEW Real-Time, possibilitando também a integração de bibliotecas C. A programação da FPGA pode ser feita recorrendo ao LabVIEW FPGA Module, possibilitando o controlo de processos rápidos e controlo temporizado dos I/Os.

A Figura 3-2 apresenta uma visão global da arquitectura da sbRIO-9631.

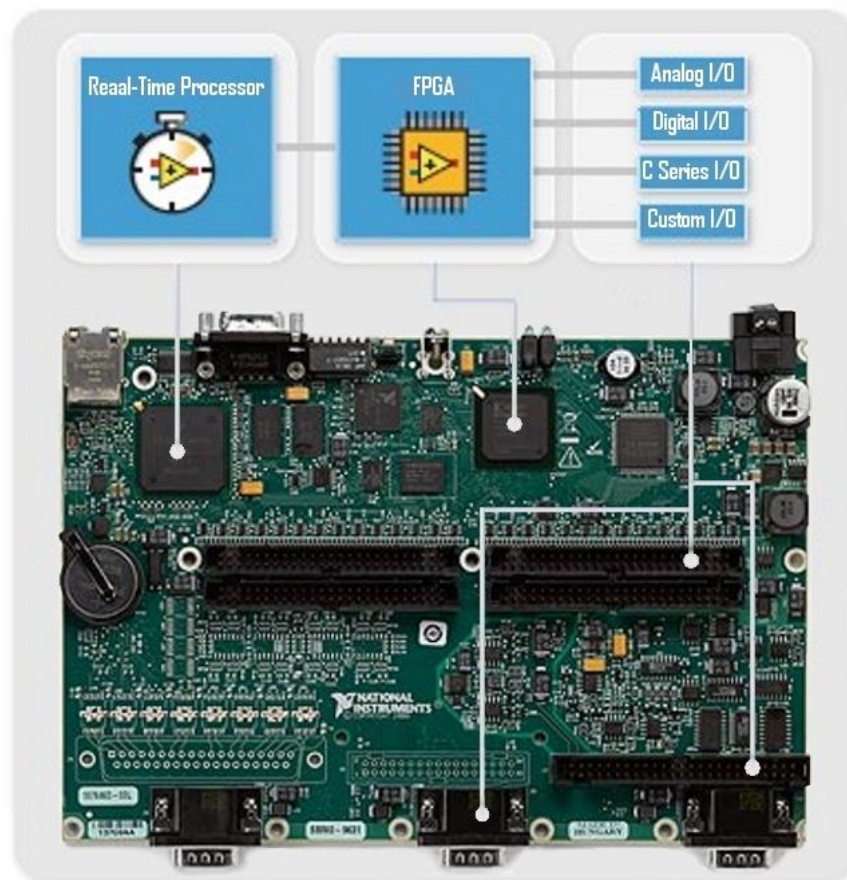


Figura 3-2 - Arquitectura da sbRIO-9631 - Adaptado [8] e [9]

De seguida apresentam-se as principais características da sbRIO-9631:

- 1M gate Xilinx Spartan-3 FPGA;
- Processador de tempo-real 266MHz;
- 110 linhas DIO de 3.3V;
- 32 canais AI;
- 4 canais AO;
- Suporta até 3 slots de expansão série C;
- 64MB DRAM, 128MB de memória não volátil;
- Porta Ethernet 10/100BASE-T X com servidores FTP e HTTP integrados;
- Porta série RS232 para dispositivos periféricos;
- Gama de temperatura de operação entre -20 até 55 °C;
- Software de desenvolvimento: LabView Real-Time, LabView FPGA.

### 3.2.1 - Configuração dos conectores P4 e J7 da SsbRIO-9631

Para o sistema desenvolvido foi necessária a utilização de interfaces analógicas e digitais da placa de aquisição e processamento. Na Figura 3-3 está representada a configuração de pinos dos conectores P4 e J7, respectivamente, um conector digital e um conector analógico.

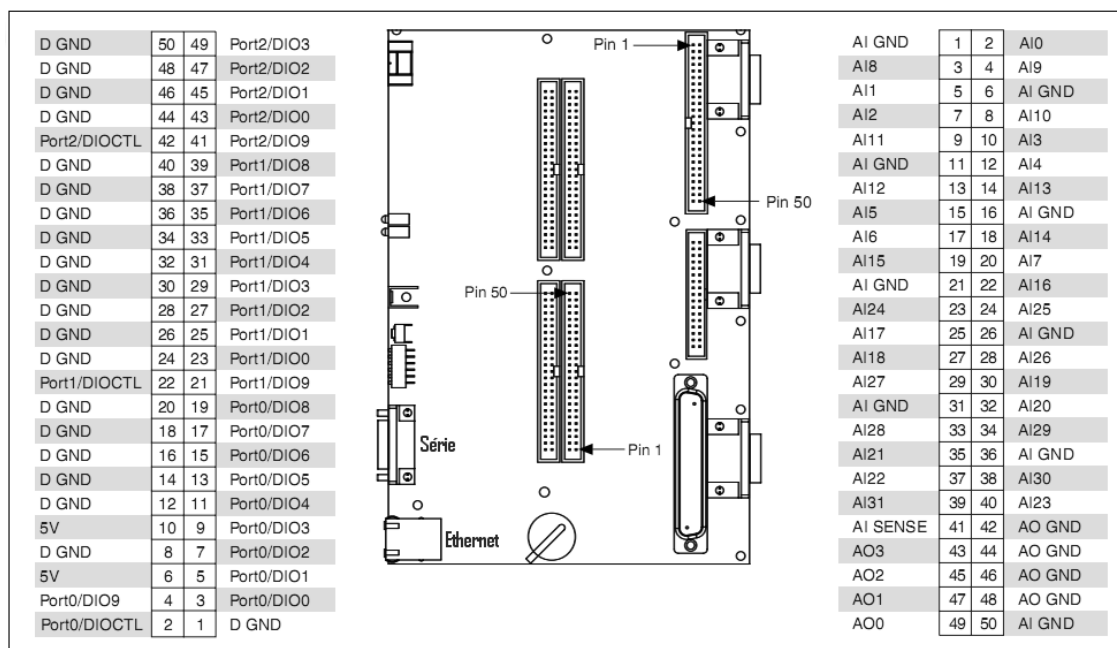


Figura 3-3 - Configuração de pinos dos conectores P4 e J7 - Adaptado [10]

Estão também apresentado na Figura 3-3 os conectores correspondentes à Ethernet e à comunicação série.

### 3.2.2 - Software de desenvolvimento

Como já foi dito, a programação da sbRIO-9631 é realizada utilizando o software de programação visual NI LabVIEW, desenvolvido pela National Instruments. A este software tem de ser adicionado o módulo de programação de sistema em tempo real (LabVIEW Real-Time) e o módulo de programação da FPGA (LabVIEW FPGA).

Um exemplo da organização geral do software pode ser visto na Figura 3-4.

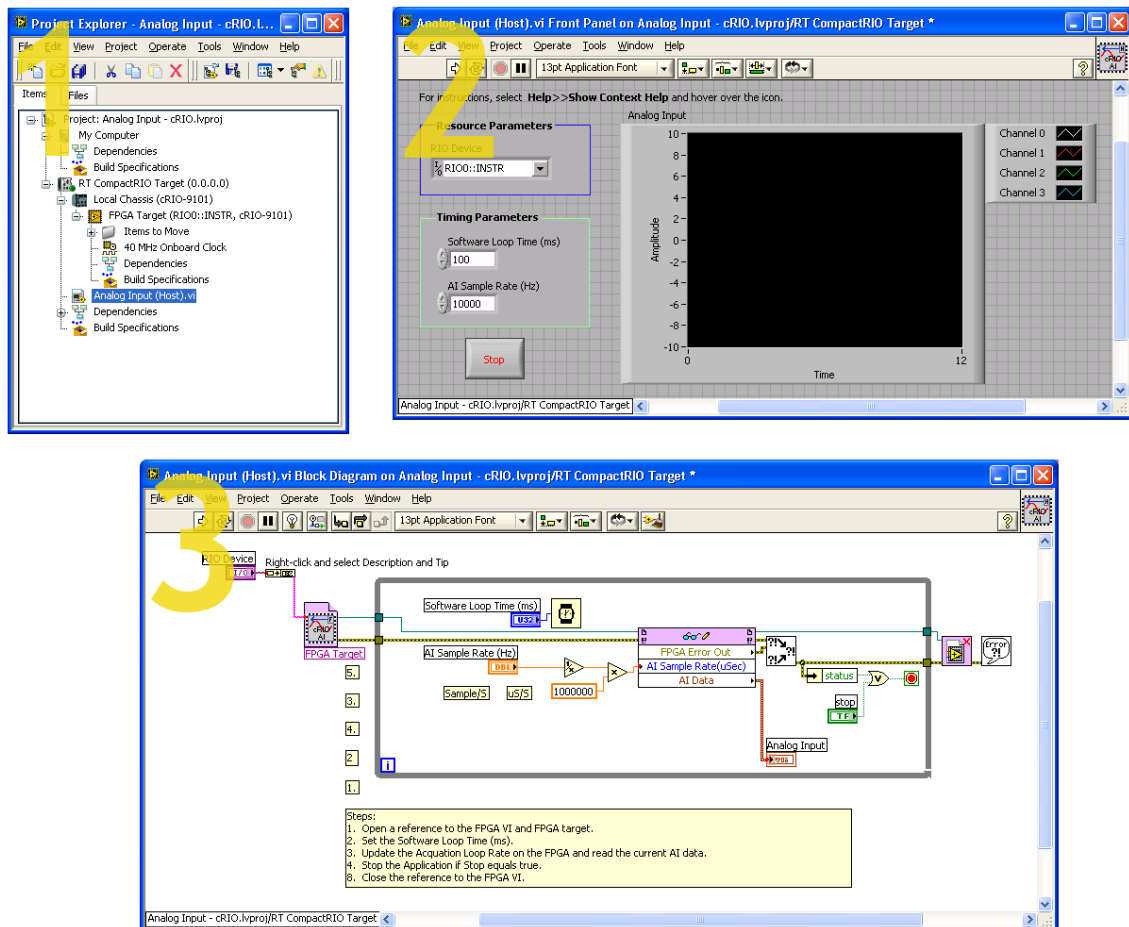


Figura 3-4 - Organização do software LabVIEW

A Figura 3-4 está subdividida em três partes mediante a divisão e organização do LabVIEW. A funcionalidade de cada janela é a seguinte:

- 1- **Project Explorer** - janela onde é feita a estruturação dos ficheiros relativos ao projecto. A disposição dos ficheiros é organizada segundo um esquema em árvore em que cada componente está inserido na sua pasta virtual. Pode ser visto na Figura 3-4 que o código a executar na FPGA encontra-se dentro da pasta correspondente à mesma, o mesmo acontece com o código a executar no processador Tempo-Real e às respectivas dependências.
- 2- **Front Panel** - permite simular um ambiente físico com botões, monitores e indicadores de funcionamento. É a camada de mais alto nível de um projecto, onde o projectista interage com o código implementado. Um exemplo da potencialidade deste interface é a possibilidade de implementar um equipamento virtual equiparado a um osciloscópio, e através do interface operar todas as suas funcionalidades. Por outras palavras permite desenvolver procedimentos vocacionados para o teste do software em construção.

- 3- **Block Diagram** - depois de implementar o painel frontal é na janela de Block Diagram que se programam as funcionalidades e interações de cada elemento. A programação é feita de forma visual arrastando e interligando blocos de processamento.

### 3.2.3 - Consumo de energia da sbRIO-9631

O consumo máximo de energia da sbRIO-9631 foi calculado a partir das informações disponibilizadas na sua folha de características [10], sendo os cálculos os que a seguir se apresentam:

$$P_{total} = (P_{int} + P_{DIO} + P_{5V} + P_{Cser}) \times 1,20 \quad (3-1)$$

$$Max P_{total} = (7,75 + 1,28 + 11,1 + 3,3) \times 1,20 = 28,156W \quad (3-2)$$

Para aumentar a capacidade de armazenamento de dados da placa de desenvolvimento e para facilitar o interface homem/máquina foram abordadas algumas soluções, estando estas explicadas nas subsecções 3.2.4 e 3.2.5.

### 3.2.4 - Apresentação de alternativas para armazenar os dados

Nesta subsecção pretende dar-se uma visão geral sobre algumas alternativas ou métodos analisados, que poderiam ser implementados no sistema, para o armazenamento de dados em memória não volátil. Além disso, pretende discutir-se as vantagens/desvantagens existentes em cada uma dessas alternativas.

Na Figura 3-5 encontram-se representadas as várias alternativas que foram analisadas e discutidas no decorrer do trabalho de preparação da dissertação.



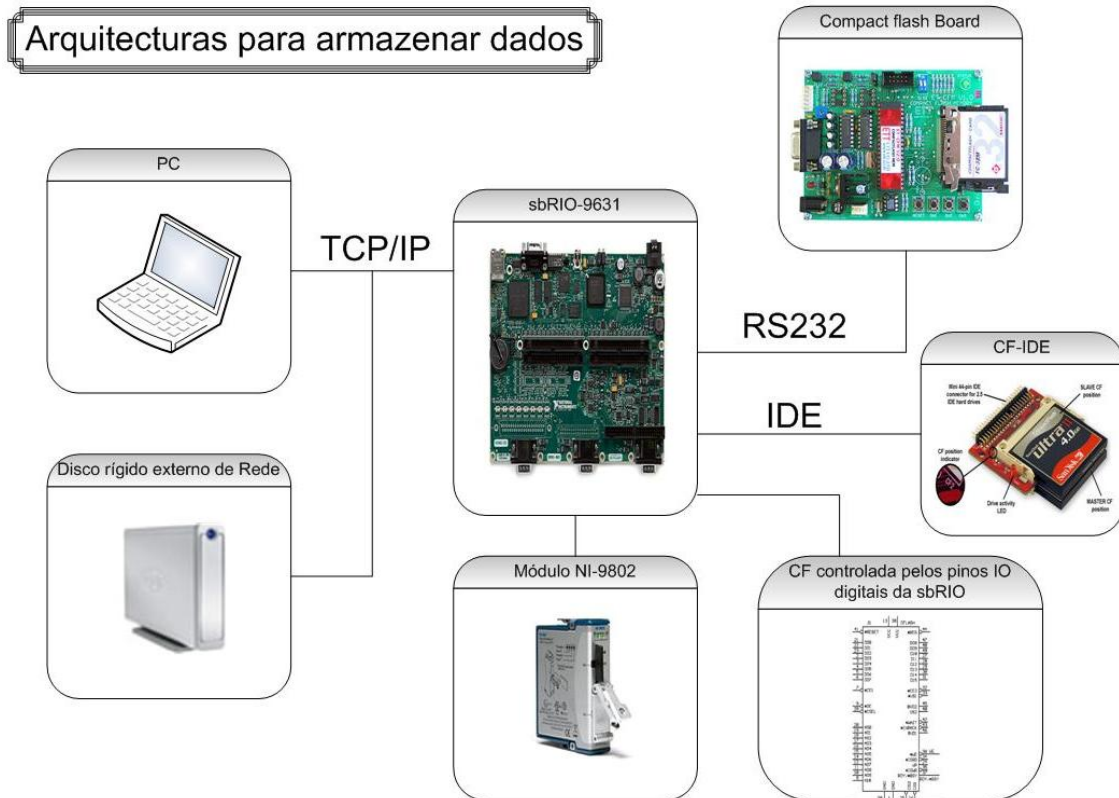


Figura 3-5 - Diferentes arquitecturas para sistema de armazenamento de dados [23]

Um dos métodos mais simples seria utilizar o armazenamento interno não volátil da própria placa sbRIO. Uma solução sem custos adicionais e com a vantagem principal de ser um dos métodos de armazenamento de dados mais rápidos. As taxas de transferência de dados podem assumir valores de 1,5 a 2,2MB/s. Contudo, esta alternativa tem a desvantagem da capacidade de memória interna estar limitada a 128MB.

Outra possibilidade seria acrescentar um módulo adicional NI-9802 (ver Figura 3-6), o qual proporciona uma expansão de armazenamento não volátil e removível, este é, especialmente, utilizado em aplicações armazenamento de dados. Tem dois slots onde são colocados cartões SD de 2GB cada. A utilização de cartões de memória é interessante do ponto de vista da capacidade e rapidez nas operações de leitura/escrita. A velocidade de transferência de dados para o módulo é de 2MB/s. Além disto são flexíveis na medida em que é possível retirá-los e colocá-los num PC para análise dos dados.

A principal desvantagem desta solução é o custo relativamente elevado do módulo NI-9802.



Figura 3-6 - Módulo NI 9802 [11]

Na procura de soluções alternativas foi equacionada a possibilidade de desenvolver um módulo de memória flash. A Figura 3-7 ilustra uma solução estudada, a *compact flash board* possui um microcontrolador da PIC, suporta memória *compact flash* e tem interfaces série do tipo RS232, RS422 e RS485.

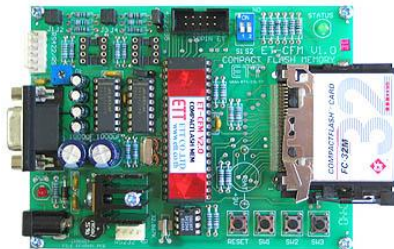


Figura 3-7 - Compact Flash Board

A solução passaria por interligar esta placa via RS232 à placa sbRIO-9631. Desta forma, os dados seriam transferidos via RS232 da sbRIO-9631 para a *compact flash board*, onde o microcontrolador se encarrega de controlar o acesso à memória para armazenamento os dados que recebidos. Esta solução apresenta uma limitação na velocidade de transferência de dados associado à velocidade de comunicação do protocolo série.

Foram equacionadas mais duas soluções que integram memórias *Compact Flash*. Uma delas utiliza um adaptador CF-IDE *Hard Drive*, em que o objectivo passaria por interligar este conector à sbRIO. A maior dificuldade reside no facto da placa não estar, preparada para aceitar este tipo de conectores. Outra solução passaria por ligar directamente pinos de IO digitais da placa de desenvolvimento aos pinos da memória *Compact Flash*. Uma desvantagem desta solução é o facto de haver a necessidade de se desenvolver um programa adicional que teria como objectivo controlar o acesso à memória, para leitura/escrita dos dados e para o respectivo endereçamento.

A última abordagem estudada embora desafiante, não consta nos objectivos do trabalho e a sua execução comprometeria o cumprimento dos objectivos estabelecidos para a presente dissertação, razão pela qual não foi adoptada.

Em resumo com base na descrição feita sobre estas últimas duas soluções pode-se desde já afirmar que para as desenvolver, certamente seria necessário despende de mais tempo em relação às restantes soluções, colocando as mesmas fora de hipótese de implementação apesar de estas serem economicamente atractivas.

Por fim falta discutir a possibilidade de utilização de um disco rígido externo de rede ou de um PC portátil. Estas duas soluções consistiam em ligar cada um dos dispositivos acima referidos por cabo Ethernet à placa sbRIO e transferir os dados da placa para os dispositivos por TCP/IP. Desta forma, estão disponíveis elevadas taxas de transferência de dados. Além disto, disponibilizam-se grandes capacidades de armazenamento de dados na ordem de centenas de GB. Apesar destes aspectos positivos, não poderemos deixar de registar que um aspecto negativo que é a necessidade de alimentação destas unidades.

Este estudo permite também apresentar caminhos para o futuro uma vez que a utilização de uma unidade do tipo PC para armazenamento de dados pode ser também utilizada para desenvolvimento de um ambiente gráfico para visualização dos dados em tempo real.

Após ponderação das várias soluções apresentadas optou-se por avançar com o primeiro método apresentado, utilização da memória interna não volátil da placa sbRIO. Assim, o objectivo será armazenar os dados de forma contínua para essa memória enquanto o veículo estiver em testes, e no final do ensaio a sbRIO é ligada à rede interna da FEUP para extrair os dados através da Ethernet.

### 3.2.5 - Apresentação de alternativas para a visualização dos dados em tempo real

É de algum interesse introduzir no sistema de aquisição de dados a possibilidade de visualização dos dados em tempo real. Para tal foram estudadas várias soluções a fim de se encontrar a mais apropriada.

Na Figura 3-8 ilustraram-se as alternativas analisadas:

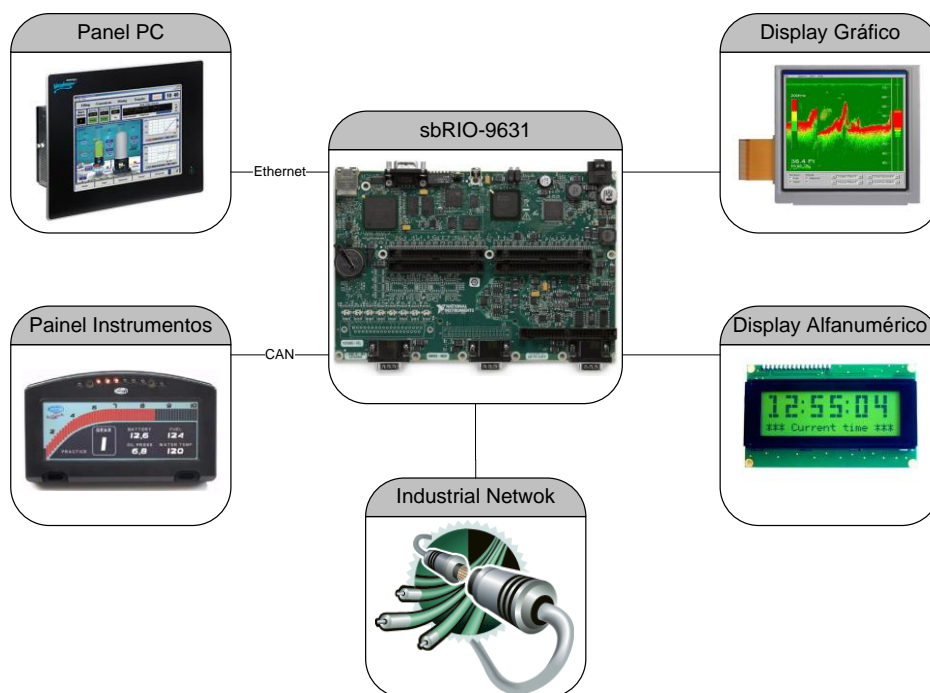


Figura 3-8 - Soluções de disponibilização dos dados em tempo real

Das soluções analisadas vão ser apresentadas de seguida as suas principais potencialidades e fragilidades:



Figura 3-9 - Panel PC [26]

Uma das soluções abordadas foi a utilização de um *Panel PC* para visualização dos dados recolhidos. Visto que esta plataforma permite a utilização de um sistema operativo

(Windows, Linux...), torna-se possível a instalação de qualquer software genérico de visualização de dados (Figura 3-9). Poderia inclusive ser instalado o software fornecido com a placa de desenvolvimento (sbRIO-9631), minimizando ao máximo a necessidade de adaptação e desenvolvimento de software. Esta solução é a mais simples e versátil para cumprir o requisito, contudo, é bastante dispendiosa e pode ser vista como duplicação de recursos já que o *Panel PC* tem capacidade de processamento excessiva para a tarefa a desempenhar.



Figura 3-10 - Painel de instrumentos

Outra solução estudada foi a aquisição de um painel de instrumentos genéricos para veículos eléctricos (Figura 3-10). Embora esta solução, seja simples de implementar, tem o grave problema de só permitir visualizar as grandezas standard. Existe ainda outra dificuldade adicional ao nível da comunicação, estes dispositivos comunicam tipicamente segundo o protocolo CAN sendo que este não está implementado de raiz na placa de desenvolvimento.

Propôs-se também a utilização de um *display* alfanumérico, o qual constitui uma abordagem com baixa complexidade e de custo reduzido. O *display* pode ser operado directamente pela placa de desenvolvimento, a sua programação é simples e facilmente se encontram bibliotecas para o efeito. A grande desvantagem desta abordagem é: o baixo nível de interface homem/máquina, não satisfazendo os requisitos de representação gráfica dos dados.

Para resolver os problemas apresentados na solução anterior, considerou-se utilização de um *display* gráfico, em detrimento do *display* alfanumérico. Desta forma o interface passaria a ser mais apelativo e proporcionaria melhor visualização dos dados. Esta solução apresenta um custo bastante mais elevado em relação, à anterior e a complexidade ao nível da programação também aumenta, significativamente. Deste trabalho de sintetização conclui-se que no futuro deveria ser equacionado uma outra actividade de desenvolvimento para assegurar a representação gráfica em tempo real.

### 3.3 - Alimentação

A instalação da plataforma de processamento no  $\mu$ Car implica o desenvolvimento de subsistema de alimentação para a sbRio com base na alimentação fornecida pelas baterias do sistema de tracção.

#### 3.3.1 - Requisitos do conversor DC-DC

Os requisitos do conversor são estabelecidos a partir das características das baterias do  $\mu$ Car e das necessidades da placa de desenvolvimento. Anteriormente calculou-se a potência necessária para o funcionamento da sbRIO-9631 com os periféricos instalados (3.2.3 - Consumo de energia da sbRIO-9631), daí se retirou o valor da potência do conversor de tensão. As especificações da placa de desenvolvimento definem que a gama de alimentação está compreendida entre 19 e 30 V. Considerando a potência necessária e a tensão de alimentação consegue-se calcular a corrente requerida ( $P = V \times I$ ). O valor do ripple de tensão associado à alimentação deve ser inferior a 20mv como especificado na folha de características [10].

A Tabela 3-1 apresenta resumidamente os requisitos do conversor.

Tabela 3-1 - Requisitos do conversor DC-DC

	Valor	Unidade
Potência saída	>29	W
Tensão de saída	19 a 30	V
Tensão de entrada	0 a 60	V
Corrente saída	>0,9	A
Ripple saída	<20	mV

#### 3.3.2 - Pesquisa de conversores DC

Fizeram-se várias pesquisas com o intuito de encontrar a melhor solução para o problema proposto. Seguiram-se duas linhas de pesquisa, sendo uma a comprar de um conversor standard e outra o desenvolver um conversor de raiz. Ao que se conclui que a melhor solução é a aquisição de um conversor standard, visto estarem disponíveis soluções que garantem o cumprimento dos requisitos impostos.

Assim sendo, o conversor escolhido foi o PSA242.5-2 (Figura 3-11) este aceita tensões de entrada na ordem dos 29 a 60 V, disponibilizando na saída uma tensão fixa de 24 V com corrente máxima de 2,5 A. O ripple associado à tensão de saída é na ordem dos 45 mVpp, sendo que este foi ajustado para os requisitos da unidade de processamento com a utilização de um filtro LC.



Figura 3-11 - PSA242.5-2IRY [13]

### 3.4 - Unidade Inercial

Nesta secção vão ser analisados e expostos de uma forma resumida todos os dados recolhidos, durante o estudo da unidade inercial (ADIS16350MLZ).

Vão ser também apresentados importantes dados relativos à comunicação SPI.

#### 3.4.1 - Características principais da unidade de medida inercial

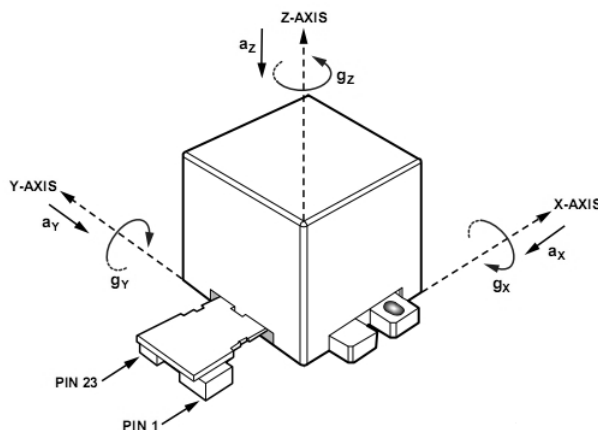


Figura 3-12 - ADIS16350MLZ [14]

#### Características

As principais características da unidade inercial são:

- Giroscópio de três eixos com escala regulável ( $\pm 75^\circ/\text{s}$ ,  $\pm 150^\circ/\text{s}$ ,  $\pm 300^\circ/\text{s}$ ) e 14bits de resolução;
- Acelerómetro três eixos  $\pm 10g$  e 14bits de resolução, 350Hz;
- Interface SPI;

- Alimentação: 4,75V a 5,25V;
- Entrada ADC auxiliar de 12bits e DAC.

É importante delinear que a interface com o módulo inercial é realizada por SPI, sendo que na secção 3.4.6 - está descrita a solução implementada para estabelecer a comunicação entre a ADIS16350 e a sbRIO9631.

### 3.4.2 - Especificações temporais comunicação SPI

Existem alguns requisitos temporais que têm de ser cumpridos para estabelecer uma comunicação correcta com o sensor inercial.

#### Tempo entre dois CS ( $t_{\text{DATARATE}}$ )

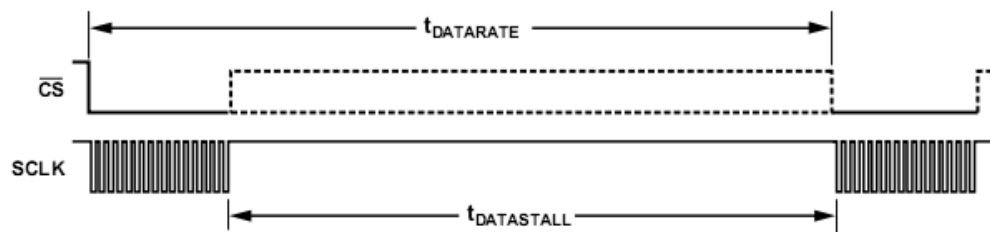


Figura 3-13 -  $t_{\text{DATARATE}}$  [14]

O parâmetro  $T_{\text{datarate}}$  (Figura 3-14) indica que entre dois flancos descendentes da linha CS (Chip Select) deve decorrer um período de tempo superior a 40 $\mu\text{s}$  para comunicações em Fast Mode, ou 160 $\mu\text{s}$  para comunicações em Normal Mode.

Este parâmetro também está subentendido na definição de  $F_{\text{datastall}}$  em que entre um flanco ascendente e o descendente que se segue de CS tem de decorrer um período de tempo superior a 9 $\mu\text{s}$  ou 75 $\mu\text{s}$  para Fast Mode ou Normal Mode, respectivamente.

#### Tempos SPI

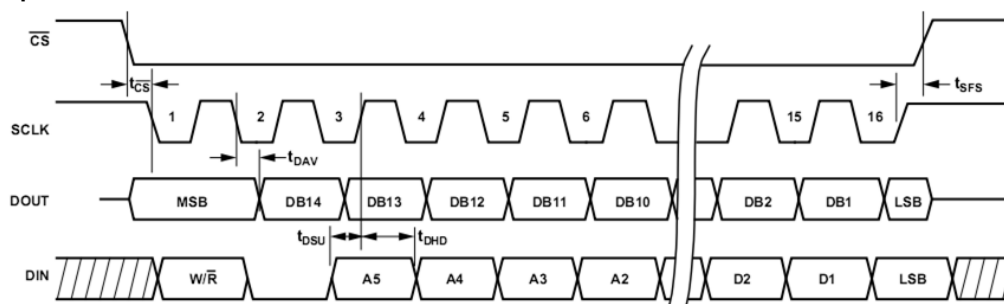


Figura 3-14 - Tempos SPI [14]

Alguns dos requisitos temporais mais importantes estão representados na Figura 3-14. Assim, da esquerda para a direita pode identificar-se:



- $t_{CS}$ - tempo de espera entre o flanco descendente do CS e o flanco descendente do SCLK.
- $t_{DAV}$ - tempo máximo de actualização do DOUT após o flanco descendente do SCLK.
- $t_{DSU}$ - tempo mínimo de espera entre a actualização de DIN e o flanco ascendente do SCLK.
- $t_{DHD}$ - tempo mínimo de espera entre o flanco ascendente de SCLK e a actualização de DIN.

$t_{SFS}$  - tempo de espera entre o flanco ascendente do SCLK e o flanco ascendente do CS.

A partir da Figura 3-14 podem ainda ser identificados a fase e a polaridade da comunicação. A importância destes parâmetros vai ser explicada no decorrer deste documento.

A Figura 3-15 apresenta os requisitos temporais dos diferentes parâmetros da comunicação SPI com o ADIS1635MLZ.

Parameter	Description	Min <sup>1</sup>	Typ	Max <sup>1</sup>	Unit
$f_{SCLK}$	Fast mode, SMPL_PRD $\leq$ 0x09 ( $f_s \geq$ 164 Hz)	0.01		2	MHz
	Normal mode, SMPL_PRD $\geq$ 0x0A ( $f_s \leq$ 149 Hz)	10		300	kHz
$t_{DATERATE}$	Data rate time, fast mode, SMPL_PRD $\leq$ 0x09 ( $f_s \geq$ 164 Hz)	40			$\mu$ s
	Data rate time, normal mode, SMPL_PRD $\geq$ 0x0A ( $f_s \leq$ 149 Hz)	160			$\mu$ s
$t_{DATASTALL}$	Data stall time, fast mode SMPL_PRD $\leq$ 0x09 ( $f_s \geq$ 164 Hz)	9			$\mu$ s
	Data stall time, normal mode SMPL_PRD $\geq$ 0x0A ( $f_s \leq$ 149 Hz)	75			$\mu$ s
$t_{CS}$	Chip select to clock edge	48.8			ns
$t_{DAV}$	Data output valid after SCLK falling edge <sup>2</sup>			100	ns
$t_{DSU}$	Data input setup time before SCLK rising edge	24.4			ns
$t_{DHD}$	Data input hold time after SCLK rising edge	48.8			ns
$t_{DF}$	Data output fall time		5	12.5	ns
$t_{DR}$	Data output rise time		5	12.5	ns
$t_{SFS}$	$\overline{CS}$ high after SCLK edge <sup>3</sup>	5			ns

Figura 3-15 - Requisitos temporais [14]

### 3.4.3 - Organização dos pacotes de dados

#### Construção dos pacotes

A Figura 3-16 apresenta a sequência de bits a introduzir num pacote de dados.

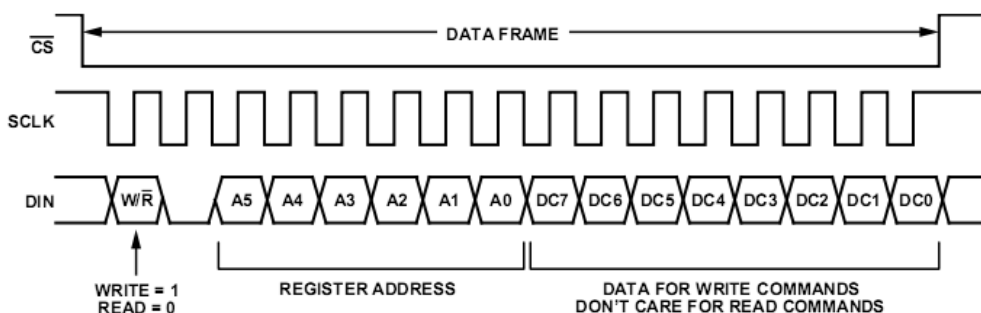


Figura 3-16 - Sequência de Bits [14]

O primeiro bit define se o comando é de leitura ou de escrita, sendo que 0 define um comando de leitura e 1 define um comando de escrita. O segundo bit tem sempre o valor lógico 0. Seguem-se 6 bits correspondentes ao endereço do registro a ler ou escrever. Os restantes 8 bits referem-se aos dados a enviar na mensagem, estes bits só têm significado para mensagens de escrita, são desprezados nos comandos de leitura.

#### Sequência de escrita de registros

Para introduzir dados num registro de 8bits é apenas necessário um pacote de dados, sendo que a exemplificação da constituição e envio deste é apresentada na Figura 3-17.

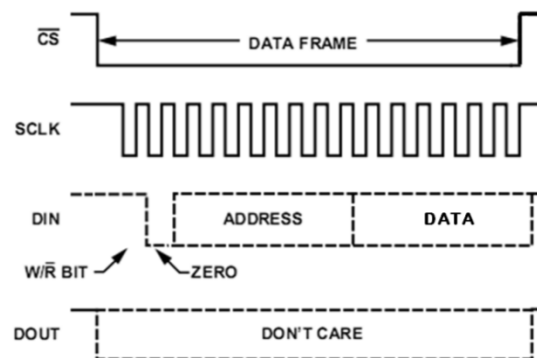


Figura 3-17 - Sequência de escrita - SPI - Alterado de [14]

#### Sequência de leitura de registros

A sequência de leitura de um registro necessita de dois ciclos para ser completo: o primeiro ciclo consiste no envio de um pacote com o endereço do registro a ler e o segundo ciclo consiste num outro pacote, com a finalidade de recolher os dados pedidos anteriormente. Isto significa que, o conteúdo do registro é lido na linha DOUT durante o envio do segundo pacote de dados, como exemplificado na Figura 3-18.

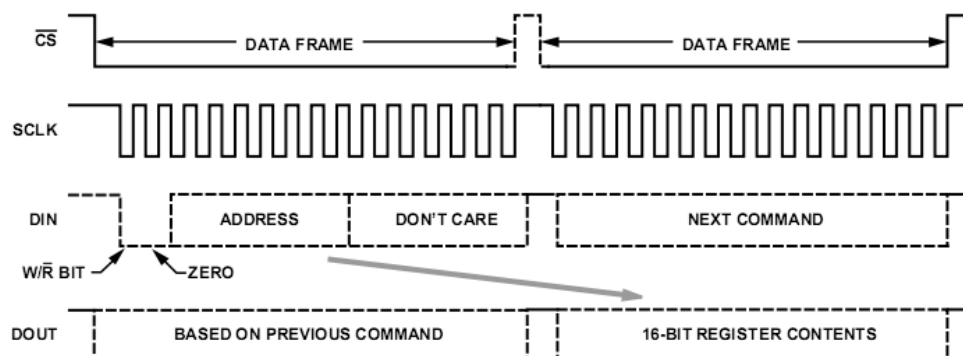


Figura 3-18 - Sequência de comandos de leitura - SPI [14]

Uma sequência de leitura requer dois pacotes de dados. É possível maximizar o desempenho deste sistema enviando vários comandos, consecutivamente, adquirindo os dados do pedido anterior no pacote seguinte. Este processo exige um pacote final extra para adquirir os dados do último pedido.

### 3.4.4 - Registos de dados

A leitura de dados e configuração do módulo está assente numa estrutura de leitura e escrita de registos. Os dados recolhidos pelo módulo são gravados num conjunto de registos, ficando esta informação acessível via SPI. De igual forma a reconfiguração do módulo pode ser feita alterando o valor dos registos de configuração, utilizando o interface SPI.

#### Registos de dados

As principais informações referentes ao registo de dados estão exemplificadas na Figura 3-19.

Name	Function	Addresses	Data Length	Data Format	Scale Factor (per LSB)
SUPPLY_OUT	Power supply measurement	0x03, 0x02	12 bits	Binary	1.8315 mV <sup>1</sup>
XGYRO_OUT	X-axis gyroscope output measurement	0x05, 0x04	14 bits	Twos complement	0.07326°/s <sup>2</sup>
YGYRO_OUT	Y-axis gyroscope output measurement	0x07, 0x06	14 bits	Twos complement	0.07326°/s <sup>2</sup>
ZGYRO_OUT	Z-axis gyroscope output measurement	0x09, 0x08	14 bits	Twos complement	0.07326°/s <sup>2</sup>
XACCL_OUT	X-axis acceleration output measurement	0x0B, 0x0A	14 bits	Twos complement	2.522 mg
YACCL_OUT	Y-axis acceleration output measurement	0x0D, 0x0C	14 bits	Twos complement	2.522 mg
ZACCL_OUT	Z-axis acceleration output measurement	0x0F, 0x0E	14 bits	Twos complement	2.522 mg
XTEMP_OUT	X-axis gyroscope sensor temperature measurement	0x11, 0x10	12 bits	Twos complement	0.1453°C <sup>3</sup>
YTEMP_OUT	Y-axis gyroscope sensor temperature measurement	0x13, 0x12	12 bits	Twos complement	0.1453°C <sup>3</sup>
ZTEMP_OUT	Z-axis gyroscope sensor temperature measurement	0x15, 0x14	12 bits	Twos complement	0.1453°C <sup>3</sup>
AUX_ADC	Auxiliary analog input data	0x17, 0x16	12 bits	Binary	0.6105 mV

<sup>1</sup> 5 V = 2730 LSBs (nominal)

<sup>2</sup> Assumes that the scaling is set to 300°/s.

<sup>3</sup> Typical condition, 25°C = 0 LSB.

Figura 3-19 - Registos de dados [14]

A cada registo de dados estão associados dois endereços, contudo, ambos devolvem o mesmo valor. Por exemplo, para obter o valor da tensão de alimentação (*Power supply measurement*), enviando um comando de leitura do endereço 0x02 ou do 0x03 retorna o mesmo valor.

É importante referir que cada pacote SPI acarreta 16bits na linha DOUT, sendo assim os dados de qualquer um dos registos pode ser encapsulado em apenas um pacote.

#### Registos de configuração

A reconfiguração do módulo é feita alterando o valor dos registos de configuração. As principais informações relativas à configuração são exemplificadas na Figura 3-20, não obstante, constam na folha de características do equipamento, elementos de maior detalhe.

Register Name	Type	Volatility	Addresses	Bytes	Function
ENDURANCE	R	Nonvolatile	0x00, 0x01	2	Flash memory write count
	R	Volatile	0x02 to 0x17	22	Output data
			0x18, 0x19	2	Reserved
XGYRO_OFF	R/W	Nonvolatile	0x1A, 0x1B	2	X-axis gyroscope bias offset factor
YGYRO_OFF	R/W	Nonvolatile	0x1C, 0x1D	2	Y-axis gyroscope bias offset factor
ZGYRO_OFF	R/W	Nonvolatile	0x1E, 0x1F	2	Z-axis gyroscope bias offset factor
XACCL_OFF	R/W	Nonvolatile	0x20, 0x21	2	X-axis acceleration bias offset factor
YACCL_OFF	R/W	Nonvolatile	0x22, 0x23	2	Y-axis acceleration bias offset factor
ZACCL_OFF	R/W	Nonvolatile	0x24, 0x25	2	Z-axis acceleration bias offset factor
ALM_MAG1	R/W	Nonvolatile	0x26, 0x27	2	Alarm 1 amplitude threshold
ALM_MAG2	R/W	Nonvolatile	0x28, 0x29	2	Alarm 2 amplitude threshold
ALM_SMPL1	R/W	Nonvolatile	0x2A, 0x2B	2	Alarm 1 sample size
ALM_SMPL2	R/W	Nonvolatile	0x2C, 0x2D	2	Alarm 2 sample size
ALM_CTRL	R/W	Nonvolatile	0x2E, 0x2F	2	Alarm control
AUX_DAC	R/W	Volatile	0x30, 0x31	2	Auxiliary DAC data
GPIO_CTRL	R/W	Volatile	0x32, 0x33	2	Auxiliary digital input/output control
MSC_CTRL	R/W	Nonvolatile <sup>1</sup>	0x34, 0x35	2	Miscellaneous control
SMPL_PRD	R/W	Nonvolatile	0x36, 0x37	2	Internal sample period (rate) control
SENS_AVG	R/W	Nonvolatile	0x38, 0x39	2	Dynamic range/digital filter control
SLP_CNT	R/W	Volatile	0x3A, 0x3B	2	Sleep mode control
STATUS	R	Volatile	0x3C, 0x3D	2	System status
COMMAND	W	N/A	0x3E, 0x3F	2	System command

<sup>1</sup> The contents of the lower byte are nonvolatile; the contents of the upper byte are volatile.

Figura 3-20 - Registos de configuração [14]

Cada registo é constituído por dois bytes de informação, sendo necessários dois pacotes de dados SPI para reescrever um registo. A escrita dos registos não retorna dados na linha DOUT.

### 3.4.5 - Características principais da ADIS1635x/EVAL

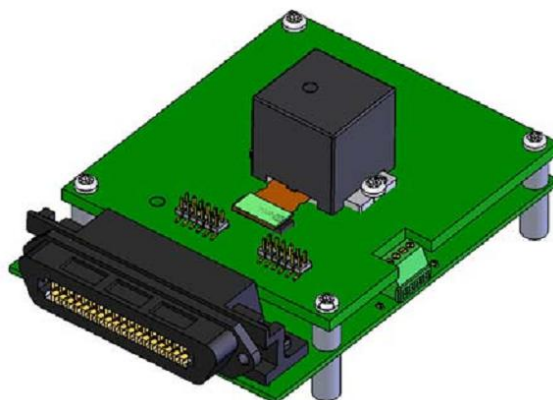


Figura 3-21 - ADIS1635x/EVAL [15]

Para permitir a interface do sensor inercial com o PC, foi acoplada a este uma base de desenvolvimento (ADIS16350/EVAL). Esta base reorganiza os pinos do sensor de forma a permitir a comunicação via porta serie. Para além disto, também regula a tensão de

alimentação do sensor, e condicionamento dos sinais de comunicação utilizando para o efeito inversores schmitt trigger.

### Alimentação

O sistema é alimentado por uma tensão, cujos valores estão compreendidos entre 4,75v e 5,25V, através do conector J2 e consome uma corrente de, aproximadamente, 57mA.

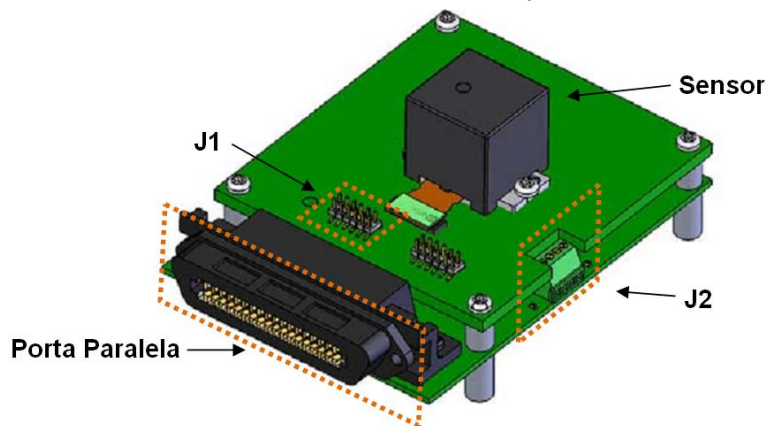


Figura 3-22 - ADIS1635x/EVAL - Principais conectores - alterado de [15]

### Descrição dos conectores

#### Conector J2

É através do conector J2 que são feitas as ligações para a alimentação do sistema. Como se pode ver no esquema seguinte, ao pino 1e 4 deve ser ligado o vcc e ao pino 2 e 3 o GND.

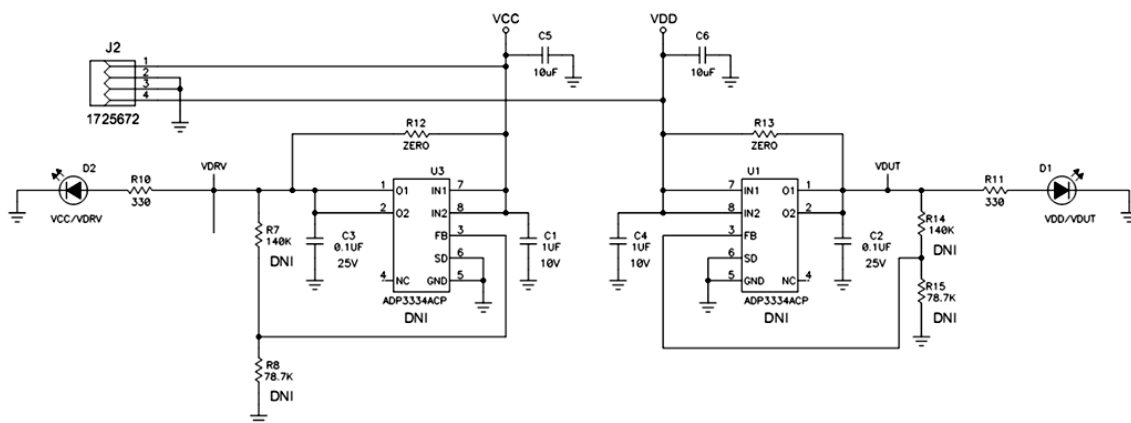


Figura 3-23 - Circuito interno de alimentação [15]

A alimentação e protecção do sensor inercial e dos circuitos integrados da placa de desenvolvimento é feita, separadamente. Na Figura 3-23 estão representados dois circuitos simétricos, estando o da esquerda associado aos CIs da placa de desenvolvimento e o da direita ao sensor inercial.

Tabela 3-2 - Alimentação ADIS1635x/EVAL

Pino	Função	Tensão (V)
1	Digital I/O Power Supply	4,75 a 5,25
2	GND	-
3	GND	-
4	Sensor Power Supply	4,75 a 5,25

### Porta Paralela

Como já foi dito com a utilização ADIS1635x/EVAL o sensor passa a ser acessível por porta paralela. A figura seguinte ilustra a conexão entre a porta paralela e o sensor ADIS16350.

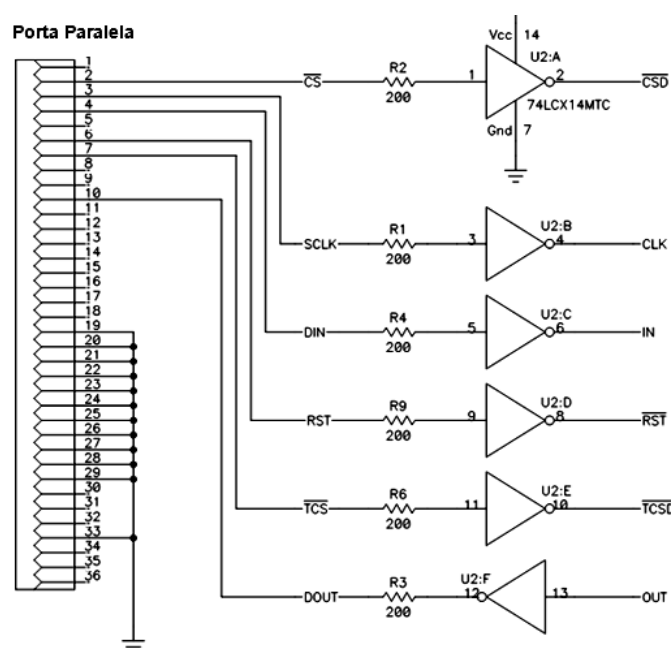


Figura 3-24 - Conexão porta Paralela / Placa de desenvolvimento [15]

Podemos ver que os sinais de comunicação SPI estão disponíveis nos pinos 2,3,4 e 10 (CS, SCLK, DIN e DOUT respectivamente). Existem ainda mais dois sinais importantes o sinal de reset no pino 6 e TCS no pino 7. A massa está disponível em vários pinos de 19 a 29 e 33.

Tabela 3-3 - Sinais Porta Série

Sinais	Pino
CS	2
SCLK	3
DIN	4
RST	6
TCS	7
DOUT	10
GND	19 a 29 e 33

**Conector J1**

O conector J1 está directamente ligado ao módulo inercial permitindo assim visualizar os diferentes sinais com o osciloscópio e validar o funcionamento da comunicação SPI.

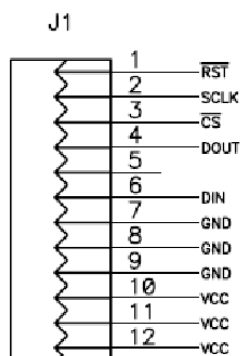


Figura 3-25 - Conector J1

**3.4.6 - SPI - *Serial Peripheral Interface***

Na secção é efectuada uma descrição do funcionamento do processo de comunicação (SPI) entre a placa sbRIO-9631 e o dispositivo de medida inercial (ADIS16350MLZ).

**Características**

O interface SPI caracteriza-se por ser uma ligação síncrona full-duplex. Os dispositivos interligados por SPI comunicam segundo um protocolo Mestre/Escravo, em que o mestre dá início à comunicação activando a linha de CS (*Chip Select*) do escravo desejado e fica responsável por actualizar a linha de *clock* (SCLK).

A informação é transferida nos dois sentidos, utilizando a linha MOSI para enviar dados do mestre para o escravo e a linha MISO para receber.

Os sinais a reter são:

- SCLK - sinal de relógio que estabelece o sincronismo entre o mestre e o escravo;
- MOSI - linha de transmissão de dados do mestre para o escravo. Transmissão bit a bit em sincronismo com os flancos do sinal de relógio;

- MISO - linha de transmissão de dados do escravo para o mestre. Transmissão bit a bit em sincronismo com os flancos do sinal de relógio;
- CS ou SS - linha de selecção de escravo. Tipicamente cada linha de CS está conectada a um escravo, sendo que o mestre comunica com o escravo associado à linha de selecção activa.

### Conexão Mestre/Escravo

#### Conexão simples

Para estabelecer uma conexão simples SPI apenas é necessário interligar correctamente quatro linhas de comunicação. A Figura 3-26 apresenta as linhas envolvidas na comunicação simples.

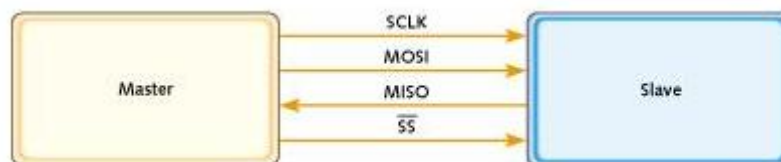


Figura 3-26 - SPI - Conexão mestre escravo [16]

#### Conexão múltipla ponto a ponto

Numa ligação múltipla, ao dispositivo mestre podem ser conectados vários escravos. Nesta ligação é efectuada umas das seguintes topologias:

Atribuindo uma linha de CS (SS) diferente a cada escravo. A comunicação é feita com o escravo cuja linha de selecção está activa (Figura 3-27).

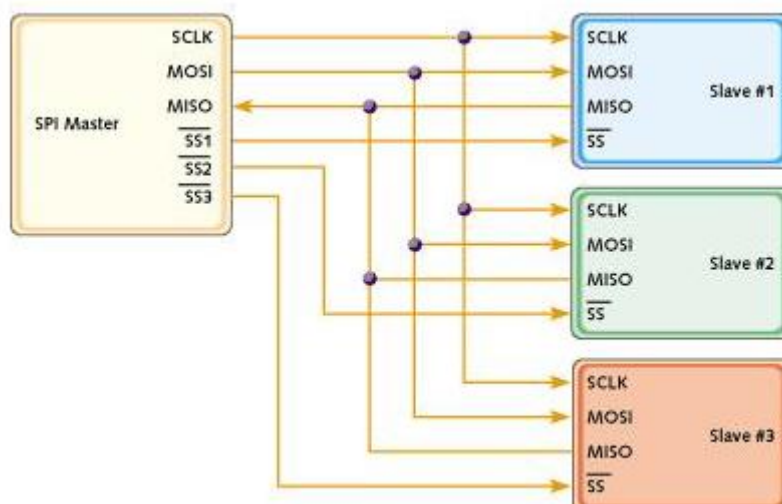


Figura 3-27 - SPI - Mestre conectado a vários escravos independentes [16]



### Conexão múltipla cooperativa

Utilizando um sistema de escravos cooperativos, todos os escravos estão activos, os dados são enviados sucessivamente de um escravo para o outro.

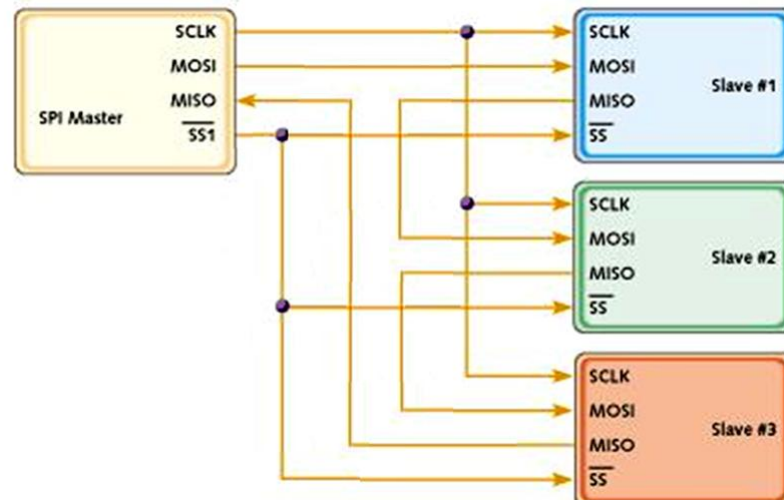


Figura 3-28 -SPI - Mestre conectado a vários escravos cooperativos - a partir de [16]

No projecto em questão utiliza-se a conexão SPI simples, já que apenas existe um dispositivo a comunicar segundo este protocolo. Contudo é possível introduzir novos dispositivos e passar e implementara a conexão múltipla ponto a ponto ou cooperativa.

Para implementação do protocolo de comunicação desenvolveu-se uma máquina de estados responsável por gerir o estado das linhas de comunicação. Este é descrito de seguida.

### Máquina de estados protocolo SPI

- 1) O mestre coloca uma linha de SS ao nível lógico de zero para iniciar a comunicação com o escravo.
- 2) Estando o SS a zero é dado um flanco na linha SCLK (ascendente ou descendente, conforme a configuração) os dispositivos actualizam a linha de MOSI e MISO para o valor a transmitir.
- 3) É dado um novo flanco na linha de SCLK (ascendente ou descendente), o valor na linha de MOSI e MISO é lido e registado.
- 4) Os passos 2 e 3 são repetidos até todos os bits serem transmitidos.
- 5) Quando a transmissão fica completa, a linha SS é reposta ao nível lógico um e o mestre fica a aguardar por nova ordem de comunicação.

A máquina de estados da comunicação é apresentada na Figura 3-29.

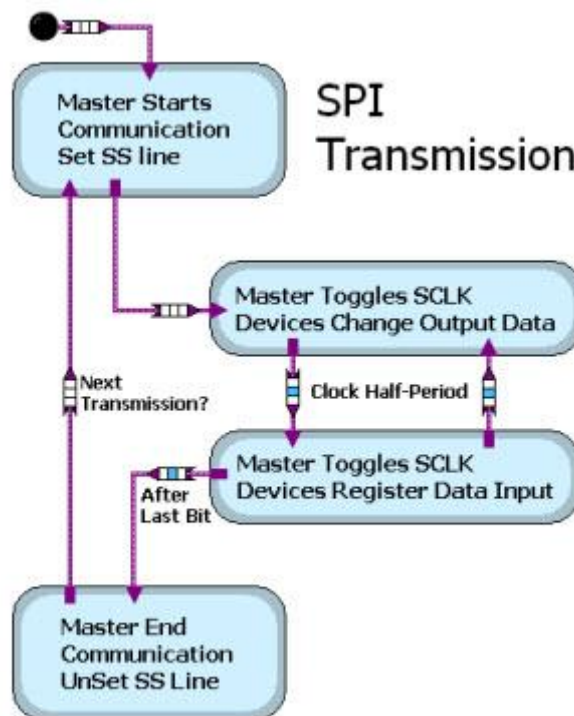


Figura 3-29 - Máquina de estados da comunicação SPI [16]

### Bits de Configuração SPI

O sinal de relógio da comunicação SPI é configurável por dois parâmetros, a polaridade (CPOL) e a fase (CPHA).

A influência destes bits de configuração no sistema é a seguinte:

- Para CPOL=0, o sinal de relógio tem valor lógico base zero.
- Com CPHA=0, a informação é adquirida ao flanco ascendente do sinal de relógio e é alterada durante o flanco descendente.
- Com CPHA=1, a informação é lida no flanco descendente e modificado no flanco ascendente do sinal de relógio.
- Para CPOL=1, o sinal de relógio tem valor lógico base um (o inverso de CPOL=0)
- Com CPHA=0, a informação é adquirida no flanco descendente e alterada no flanco ascendente.
- Com CPHA=1, a informação é adquirida no flanco ascendente e alterada no flanco descendente.

A Figura 3-30 ilustra a descrição anterior.

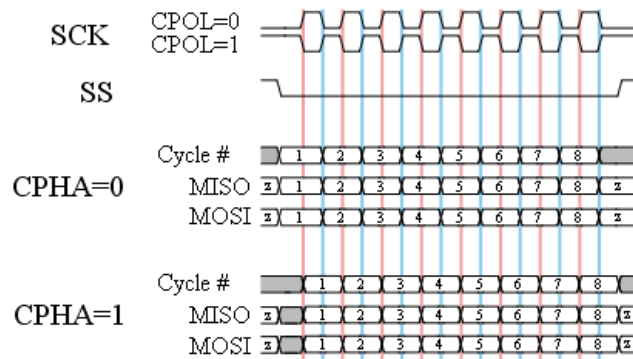


Figura 3-30 - Configuração SPI

### 3.5 - Global Position System

Nesta secção são apresentados aspectos mais relevantes do módulo GPS que foi seleccionado para ser integrado no sistema de aquisição de dados.

Este dispositivo permite, de entre outros, recolher a velocidade, a direcção e a posição do veículo.

#### Módulo GPS

O módulo GPS utilizado neste projecto foi o GPS-41EBF3V desenvolvido pela empresa RF Solutions. É um módulo de baixo custo apropriado para sistemas de navegação automóvel. Necessita de antena externa, ficando esta ligada através de um conector MMCX. Podem ser utilizadas com este módulo GPS antenas passivas ou activas.

Na Figura 3-31 encontra-se uma imagem do módulo e da antena.

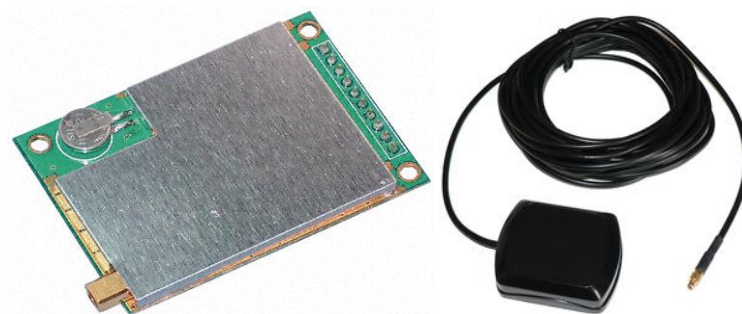


Figura 3-31 - Módulo GPS [18] e antena [19]

#### **Características gerais - GPS**

- Recepção paralela de 12 canais GPS;
- Pesquisa simultânea de 4000 vias;
- Sensibilidade:
  - -140dBm - sensibilidade de aquisição;
  - -150dBm - sensibilidade de navegação.
- Tempo de aquisição:
  - <10 segundos - *hot start*  
(tempo de espera para reaquisição do sinal de satélite);
  - <45 segundos - *cold start*  
(tempo de espera na primeira aquisição do sinal de satélite).
- Precisão 5m CEP.

#### **Antena**

A antena adquirida é também produzida pela RF (Figura 3-31). É uma antena activa alimentada a 3,3V e com conector MMCX. A escolha deste equipamento justifica-se pelo seu ganho de 27dB superior às antenas passivas e pela versatilidade da base magnética que permite fixar facilmente a antena a vários pontos do chassis do  $\mu$ Car.

#### **Características gerais - Antena**

- Antena compacta;
- Ajustada à frequência do sistema GPS;
- Base magnética;
- Ganho activo de 27dB;
- Alimentação de 3,3V a 5,5V;
- Corrente máxima de 25mA;
- Conector MMCX.

#### **Integração da unidade de GPS**

O módulo GPS tem como interface um conector do tipo SIL (*Single in line*) de 10 pinos a partir do qual pode ser feita a alimentação e a comunicação série. Neste conector está também disponível um sinal pulsado com frequência 1Hz e síncrono com o relógio do sistema GPS.

A finalidade de cada pino do conector está descrita na Tabela 3-4:

Tabela 3-4 - Descrição conector 10 pinos do módulo GPS

Pino	Nome do sinal	Descrição	Ligação
1	Data OUT 1	Saída série - LVTTTL	Tx
2	Data IN 1	Entrada Série - LVTTTL	Rx
3	VCC	3,3V	VCC
4	GND	Massa	GND
5	PIO OUT	Estado do GPS	-
6	1PPS	1 Pulso por segundo	-
7	Reset	Reset	VCC
8	Data IN 2	Entrada Série - LVTTTL	VCC
9	VBAT	<i>Backup Power - SRAM</i>	-
10	Antenna Power	Alimentação da antena	VCC

A disposição física dos pinos no módulo GPS é apresentada na Figura 3-32.

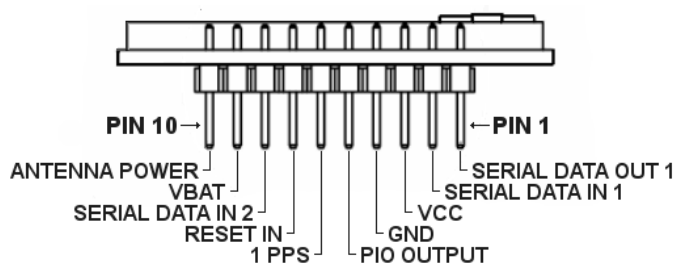


Figura 3-32 - Vista lateral módulo GPS - Conector 10 pinos

Do lado oposto ao conector de 10 pinos, está o conector MMCX onde deve ser ligada a antena externa.



Figura 3-33 - Vista lateral módulo GPS - Conector MMCX

### Protocolo de comunicação

O módulo GPS comunica por RS232 segundo o protocolo NMEA definido e disponibilizado pela *National Marine Electronics Association* [17]. O protocolo NMEA define um conjunto de especificação de dados e electrónicas para dispositivos electrónicos de navegação.

Para este projecto selecciona-se especificamente do protocolo NMEA as especificações relativas à comunicação série e as definições relativas ao formato e codificação das tramas transferidas.

### Especificações da comunicação série

Segundo a norma NMEA-0183 a comunicação é realizada com *baud rate* de 4800, 8 bits sem paridade e com um *stop bit*. A Tabela 3-5 sintetiza a informação da comunicação série.

Tabela 3-5 - NMEA, especificação da comunicação série

Nome	Valor
Baud rate	4800
Data Bits	8
Parity	None
Stop bits	1
Handshake	None

### Especificações das mensagens

Ao nível das mensagens transmitidas este protocolo define vários tipos de mensagens (GGA; GLL; GSA; GSV; RMC; VTG; ZDA.) sendo que neste trabalho apenas se utilizam as mensagens do tipo RMC, já que estas acarretam toda a informação necessária ao trabalho.

As mensagens do tipo RMC estão organizadas da seguinte forma:

#### RMC - RECOMMENDED MINIMUM SPECIFIC GPS/TRANSIT DATA

(Horas, data, posição, direcção e velocidade)

Na Tabela 3-6 encontram-se descritos os elementos que compõem a mensagem.

#### Formato:

\$GPRMC,<1>,<2>,<3>,<4>,<5>,<6>,<7>,<8>,<9>,<10>,<11>,<12>\*<13><CR><LF>

#### Exemplo:

\$GPRMC,104549.04,A,2447.2038,N,12100.4990,E,016.0,221.0,250304,003.3,W,A\*22<CR><LF>

Tabela 3-6 - Descrição da mensagem RMC - NMEA

Número	Exemplo	Descrição
1	104549.04	Tempo no formato hhmmss.ss, 000000.00 ~ 235959.99
2	A	Estado, 'V' = <i>navigation receiver warning</i> , 'A' = <i>valid position</i>
3	2447.2038	Latitude no formato dddmm.mmmm Zeros Transmitidos
4	N	Latitude hemisphere indicator, 'N' = <i>North</i> , 'S' = <i>South</i>
5	12100.4990	Longitude no formato dddmm.mmmm Zeros Transmitidos
6	E	Indicador do hemisfério da latitude, 'E' = <i>East</i> , 'W' = <i>West</i>
7	016.0	Velocidade no solo, 000.0 ~ 999.9 nós
8	221.0	Direcção no solo, 000.0 ~ 359.9 graus
9	250304	Data UTC, format ddmmyy
10	003.3	Variação magnética, 000.0 ~ 180.0 graus
11	W	Direcção da variação magnética, 'E' = <i>East</i> , 'W' = <i>West</i>
12	A	Mais indicadores 'N' = <i>Data invalid</i> 'A' = <i>Autonomous</i> 'D' = <i>Differential</i> 'E' = <i>Estimated</i>
13	22	<i>Checksum</i>

### 3.6 - Velocidade das Rodas

Para medição da velocidade das rodas dianteiras e da roda traseira foram utilizadas abordagens diferentes. Nas rodas dianteiras foram instalados no veio dos motores codificadores que fornecem impulsos representativos do movimento e do sentido do mesmo. Na roda traseira foi instalado um sensor de relutância variável que permite medir somente a velocidade da roda excluindo o seu sentido de rotação.

Nas secções seguintes são apresentados os sensores utilizados na aquisição da velocidade das duas rodas dianteiras do veículo e da roda traseira, demonstrando as suas principais características e funcionalidades.

#### 3.6.1 - Sensores de velocidade das rodas dianteiras

Para medição da velocidade das rodas dianteiras foram instalados codificadores incrementais no veio dos motores, visto estes estarem directamente interligados com as rodas, a velocidade do veio do motor é análoga à velocidade da roda associada, considerando a relação redutora.

#### Codificador de impulsos

Foi escolhido para o  $\mu$ Car o sensor Bearing series No. 6206, este caracteriza-se pela sua baixa susceptibilidade às interferências electromagnéticas, pela fácil instalação e reduzido volume, sendo ideal para aplicação com limitação de volume.



Figura 3-34 - Bearing series No. 6206 [20]

#### Características do sensor

O sinal gerado pelo sensor é uma onda quadrada com ciclo de trabalho de aproximadamente 50% e desfasamento entre o sinal A e B de  $90^\circ \pm 45^\circ$ . Aceita alimentação numa gama de 3,8 a 24 V e consome corrente de aproximadamente 10 mA. A saída é em colector aberto. Por cada rotação completa são gerados 64 impulsos.

A Tabela 3-7 resume as principais características do sensor de velocidade.

Tabela 3-7 - Características do sensor Bearing series No.6206

Item	Característica
Ciclo de trabalho	$50\% \pm 15\%$
Desfasamento entre A e B	$90^\circ \pm 45^\circ$
Tensão de alimentação	3,8 a 24 V
Consumo de corrente	10 mA
Tipo de saída	Colector Aberto
Número de impulsos por rotação	64



### 3.6.2 - Sensor de velocidade da roda traseira

Foi utilizado neste projecto um sensor de relutância variável, sendo este posicionado para detectar o movimento de uma roda dentada ferro-magnética.

O sensor adquirido é utilizado pela Volkswagen na aquisição da velocidade das rodas para utilização em conjunto com o sistema ABS.

O sensor em questão está apresentado na Figura 3-35.



Figura 3-35 - Sensor de relutância variável

O sensor de relutância é constituído na sua essência por um íman permanente, uma bobina e um núcleo de ferro. Embora não faça parte do sensor, é sempre necessário que exista uma roda dentada ferro-magnética da qual vai ser lida a velocidade. Este sensor não necessita de alimentação e tem como saída uma onda sinusoidal codificadora do movimento da roda dentada.

## 3.7 - Corrente

O sistema datalogger recolhe informação relativa ao fluxo de corrente em cinco pontos do sistema eléctrico do veículo. Um sensor está instalado no barramento da bateria sendo esta uma corrente DC, os restantes quatro sensores são utilizados na medição das correntes AC da alimentação dos motores do  $\mu$ Car. Visto que os motores são trifásicos, por cada um destes existem três condutores e, consequentemente, três correntes por motor a adquirir. Na alimentação de cada motor foram instalados dois sensores de corrente na fase R e S, sendo que a terceira corrente (T) é calculada por métodos analíticos.

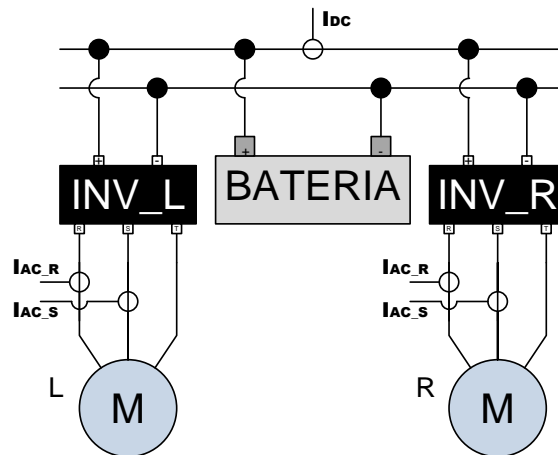


Figura 3-36 - Disposição dos sensores de corrente

Para a medição de corrente foram escolhidos sensores de Hall visto a possibilidade de instalar os mesmos sem necessidade de seccionar o condutor de alimentação do motor, e também por existir no mercado sensores deste tipo com as características desejadas para este trabalho.

Foi utilizado o sensor HAIS 100-P fabricado pela LEM, destaca-se neste a sua capacidade de medição de corrente numa gama de de  $\pm 300$  A. A saída de dados do sensor é analógica e varia proporcionalmente com a corrente numa gama que vai de 0,625 V a 4,375 V.

$$V_o = V_{Ref} + 0,625 \times \frac{I_p}{100} \quad (3-3)$$

Sendo que:

$$V_{Ref} = 2,5 \pm 0,025 \text{ V} \quad (3-4)$$

O sensor deve ser alimentado com uma tensão de 5 V e o seu consumo de corrente é de aproximadamente 22 mA.



Figura 3-37 - HAIS 200P encapsulamento equivalente ao HAIS 100P

Na Figura 3-38 está representado um esquema do sensor HAIS 100P visto de baixo, com a respectiva numeração dos pinos e legenda. Está também apresentado o circuito electrónico proposto pelo fabricante para implementação deste sensor.

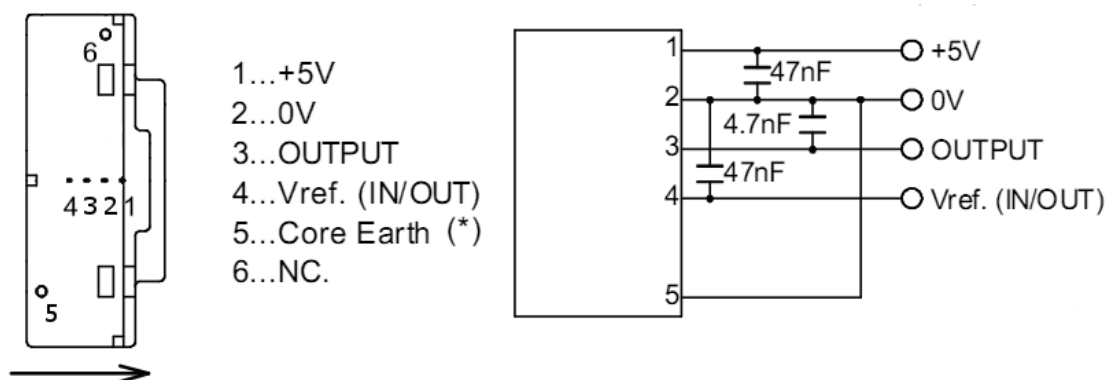


Figura 3-38 - Esquema do HAIS 100P [22]

Como especificado nos requisitos do sistema de aquisição de dados a corrente no barramento da bateria vai ser adquirida a uma frequência de 200Hz bem como a corrente AC nas linhas de alimentação do motor.

### 3.8 - Tensão

Para aquisição da tensão disponibilizada no barramento das baterias do  $\mu$ Car foi utilizado um divisor de tensão resistivo, sendo que este garante que a tensão aplicada no ADC da sbRIO-9631 está compreendida numa gama entre 0 V e 5 V.

### 3.9 - Temperatura

As medições de temperatura são feitas em quatro pontos do sistema eléctrico do veículo, respectivamente, nos dois inversores e nos dois motores. Para detecção da temperatura escolheu-se o termistor do tipo NTC.



Figura 3-39 - Termistor

Este é equiparado a uma resistência inversamente variável com a temperatura. A resistência nominal do sensor escolhido é de 4,7 k $\Omega$  sendo esta a sua resistência à temperatura de 25  $^{\circ}$ C.

A característica resistiva do termistor em estudo relativamente à gama de temperatura de 50 a 100  $^{\circ}$ C está apresentada na Tabela 3-8.

Tabela 3-8 - Característica do termistor

T (°C)	R ( $\Omega$ )
50	1694
55	1405
60	1170
65	980
70	824
75	696
80	591
85	503
90	430
95	369
100	318

Os dados apresentados na Tabela 3-8 estão representados na figura seguinte.

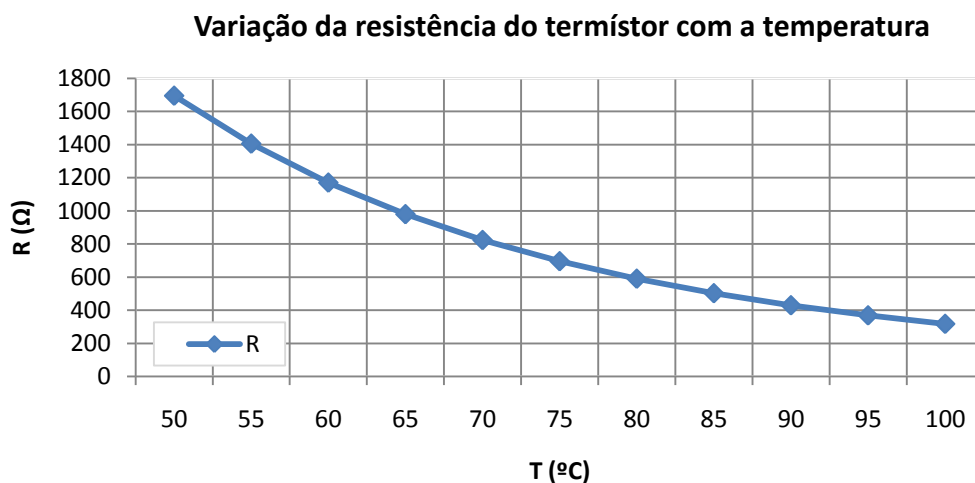


Figura 3-40 - Característica do termistor

Pode-se constatar que a variação da resistência eléctrica do termistor não é directamente proporcional à temperatura a ele aplicada, pelo que foi necessário estudar uma estratégia para promover a linearização. Esta será apresentada no capítulo relativo à implementação.

### 3.10 - Conclusões

Este capítulo sintetiza toda a informação relacionada com as características dos sensores e das suas funcionalidades.

É feita a apresentação da placa de desenvolvimento, utilizada como base do sistema de aquisição de dados. São também apresentadas as necessidades relacionadas com a

alimentação da sbRIO-9631, fornecendo dados importantes no que respeita à adaptação da energia armazenada nas baterias do  $\mu$ Car.

As especificações do módulo inercial e do módulo GPS são também descritas, dando-se destaque à necessidade de implementação do protocolo de comunicação SPI e da utilização comunicação RS232.

As principais características dos sensores de aquisição da velocidade das rodas, da corrente, tensão e temperatura, estão também aqui descritos.



# Capítulo 4

## Software e circuitos de condicionamento

### 4.1 - Introdução

Este capítulo é dedicado à apresentação das soluções implementadas no trabalho de integração dos sensores. Expõem-se os circuitos electrónicos implementados para alimentação dos sensores e condicionamento de sinal, bem como, o software implementado para recolha e visualização dos dados.

Por último são referenciadas as placas de circuito impresso desenvolvidas para integração e suporte de toda a electrónica.

### 4.2 - Visão global

O interface da placa de desenvolvimento com os diferentes módulos e sensores instalados no  $\mu$ Car é feito de formas distintas. O módulo GPS comunica segundo o protocolo RS232, interagindo directamente com o bloco UART da sbRIO, por sua vez sendo acessível a partir do microprocessador em tempo real. O módulo inercial interage segundo o protocolo SPI programado na FPGA, ficando por isso ligado aos I/Os digitais. Os sensores de velocidades produzem sinais digitais, daí a necessidade de comunicar com estes segundo o conector digital. Os sensores de corrente, tensão e temperatura produzem informação no formato analógico e por isso o mais indicado para a recolha destes é a utilização do conector de entradas analógicas.

Na Figura 4-1 está apresentada, esquematicamente, a estrutura organizacional da sbRIO e dos seus diferentes módulos.

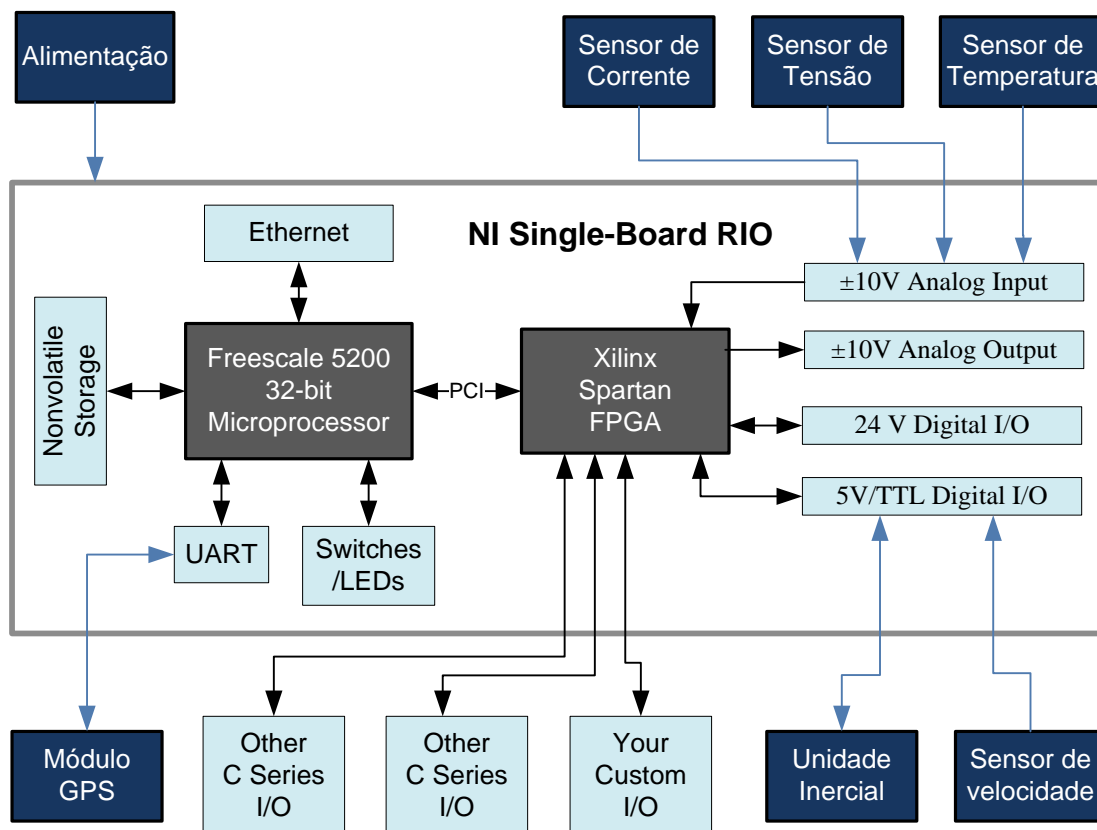


Figura 4-1 - Estrutura global do sistema de aquisição de dados

### 4.3 - Alimentação

Para fornecer alimentação à placa de desenvolvimento utilizou-se um conversor CC/CC abaixador.

A tensão no barramento das baterias do  $\mu$ Car pode variar consoante o seu modo de funcionamento. Assim e considerando a natureza do projecto e no sentido de prevenir possíveis problemas e danos no conversor iniciou-se o desenvolvimento de um circuito de protecção contra sobretensão e curto-circuito.

A tensão no barramento das baterias é de 48V, contudo em diferentes modos de funcionamento do  $\mu$ Car e dependendo do estado de carga das existem variações na tensão.

A especificação de tensão máxima de entrada do conversor é de 60 V o que não garante margem de segurança, pelo que se desenvolveu um circuito de protecção do tipo "Crowbar".

Na implementação deste circuito de protecção surgiu a necessidade de introduzir um fusível, para fazer um controlo efectivo da corrente na entrada. O valor standard para fusíveis mais próximo da necessidade deste projecto é 1,5 A.

#### Circuito de protecção Baseado no Crowbar

O circuito de protecção desenvolvido para protecção do conversor CC/CC está ilustrado na Figura 4-2.



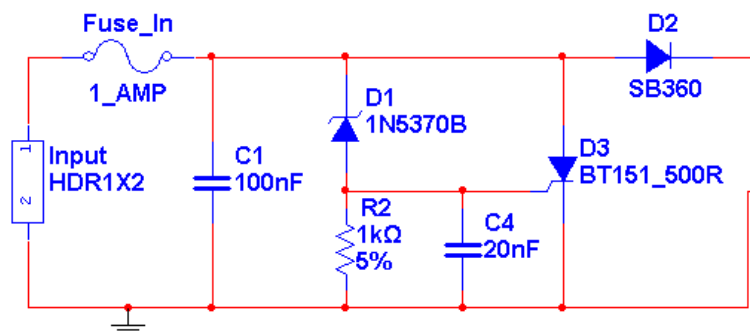


Figura 4-2 - Circuito de protecção (baseado no crowbar)

O funcionamento desta protecção pode ser, sucintamente, descrito da seguinte forma: sempre que ocorre uma sobretensão o diodo zener (1N5370B) entra em condução, a corrente que flui através deste gera uma diferença de potencial na resistência R1 o que gera o sinal de disparo do tiristor (BT151\_500R). A entrada em condução do tiristor cria um curto-circuito que queima o fusível de protecção de corrente de curto-circuito.

Os restantes componentes asseguram um funcionamento mais robusto da protecção Crowbar. Os condensadores C1 e C2 são responsáveis por filtrar picos de tensão procurando evitar disparos intempestivos do sistema de protecção.

#### 4.3.1 - Desenvolvimento da PCB de suporte ao circuito de alimentação

Para o circuito de alimentação projectado desenvolveu-se uma placa de circuito impresso, desenhada com o Multisim e Ultiboard da NI. Numa primeira fase introduziu-se e validou-se o circuito de alimentação no software Multisim. Exportou-se de seguida o circuito para o Ultiboard, onde se definiu a disposição dos componentes e se desenharam as pistas condutoras.

O resultado do projecto pode ser visto na Figura 4-3.

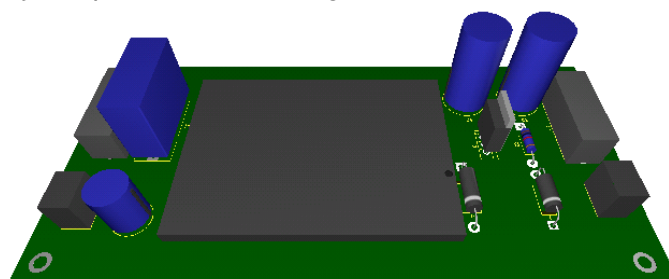


Figura 4-3 - Vista superior da PCB

Note-se que, embora alguns dos elementos estejam representados por cilindros ou paralelepípedos, em detrimento do seu aspecto real, a visualização permite ter uma imagem razoável do aspecto final.

Assim, no centro da placa consta o conversor DC-DC (PSA242.5-2); do lado direito está localizado o conector de entrada e o respectivo circuito de protecção e no lado esquerdo consta o conector de saída e o filtro de tensão.

A Figura 4-4 apresenta a vista inferior da placa de circuito impresso.

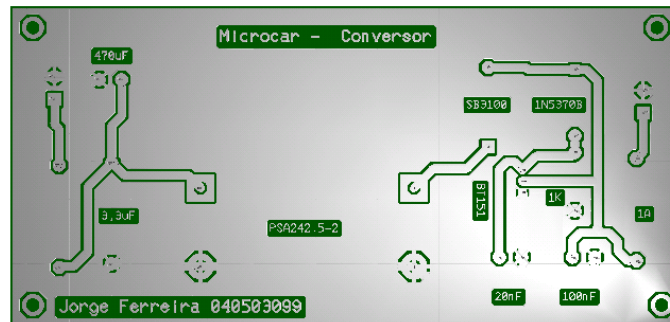


Figura 4-4 - Vista inferior da PCB

As pistas condutoras têm espessura de 2mm garantindo o correcto funcionamento para as correntes impostas.

## 4.4 - Unidade inercial

A comunicação com a unidade inercial obrigou ao desenvolvimento de uma primeira camada de código em LabView para implementação da comunicação SPI. Posteriormente, desenvolveu-se uma camada de software que garante a comunicação com módulo através do protocolo SPI desenvolvido.

### 4.4.1 - Implementação do interface SPI

Na sbRIO estão integrados um Microprocessador e uma FPGA, a programação de baixo nível foi feita na FPGA, de modo a garantir os requisitos temporais do interface, aproveitando também a grande capacidade deste componente e não sobrecarregando desde logo o microprocessador. A sbRIO está estruturada por camadas, a camada de mais alto nível é o microprocessador, que gere o acesso à memória e comunica com a FPGA através de um barramento PCI. Na camada de mais baixo nível encontra-se a FPGA que permite a execução de código e o acesso aos pinos de entrada e saída da sbRIO ( ver Figura 4-5).

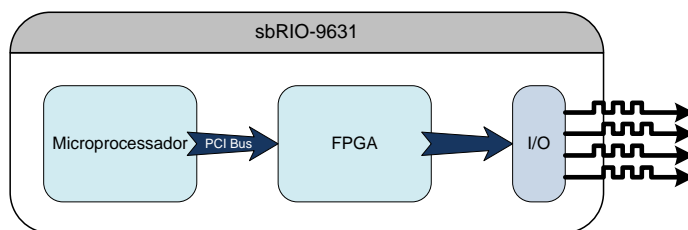


Figura 4-5 - Organização Interna da sbRIO

Tendo em consideração a organização da sbRIO, o programa de interface foi organizado da seguinte forma:

- na FPGA fica alocado a parte estrutural do interface SPI: a leitura e escrita dos I/Os; o cumprimento dos requisitos temporais, a leitura e actualização dos espaços de memória alocados ao SPI.
- no Microprocessador fica alocado o processo de gestão dos dados a enviar e interpretação dos dados recebidos, fica também alocada a tarefa de visualização dos dados.

#### Conexão sbRIO-9631 - ADIS16350

A conexão entre a placa de desenvolvimento e a unidade inercial foi feita utilizando os quatro sinais correspondentes ao interface SPI, a esquematização das ligações pode ser vista na Figura 4-6.

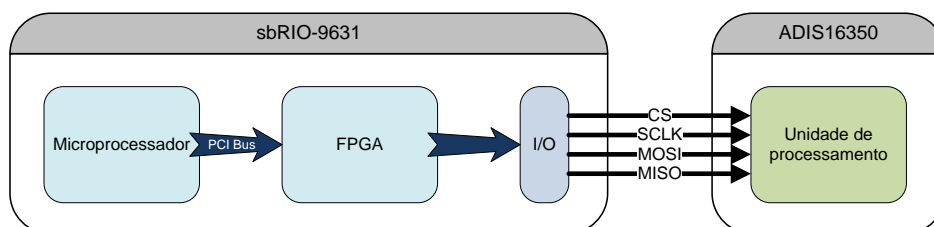


Figura 4-6 - Conexão sbRIO - ADIS16350

#### Organização do programa em LabView

O interface do LabView apresenta os ficheiros do programa organizados em árvore. Na Figura 4-7 podemos constatar que o código a executar no microprocessador da sbRIO está alocado na pasta virtual correspondente à raiz (sbRIO-9631), e o código a executar na FPGA está alocado dentro da pasta virtual *FPGA Target*.

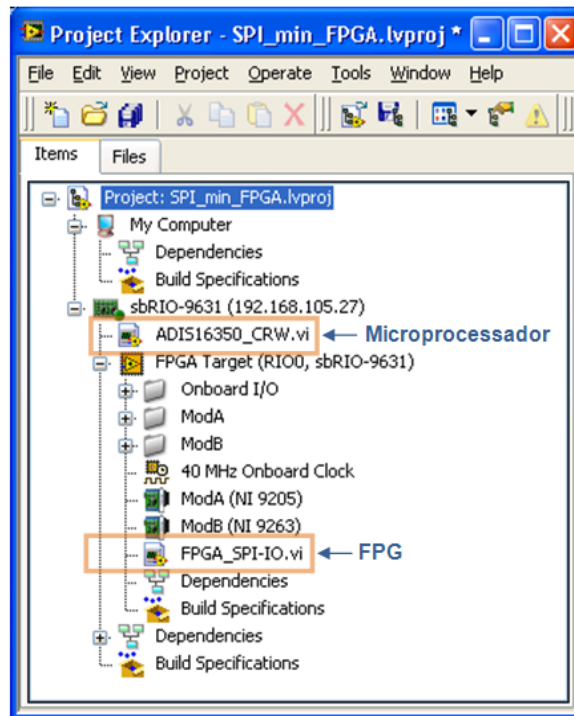


Figura 4-7 - LabView Project Explorer

A Figura 4-7 corresponde ao projecto desenvolvido durante a implementação do interface SPI na placa de desenvolvimento. O nome do projecto é SPI\_min\_FPGA, e está apresentado na primeira linha, as restantes dependências são apresentadas de seguida, nas respectivas pastas virtuais.

Ao código que corre na FPGA foi dado o nome FPGA\_SPI-IO e ao código implementado no Microprocessador foi dado o nome de ADIS16350\_CRW.

### Estrutura do código implementado

#### FPGA

O código implementado na FPGA está estruturado numa máquina de estados, em que, a cada estado corresponde uma acção e as transições entre estados acontecem quando as condições de transição são cumpridas.

A Figura 4-8 representa a máquina de estados implementada durante a programação do interface SPI na FPGA da placa de desenvolvimento.

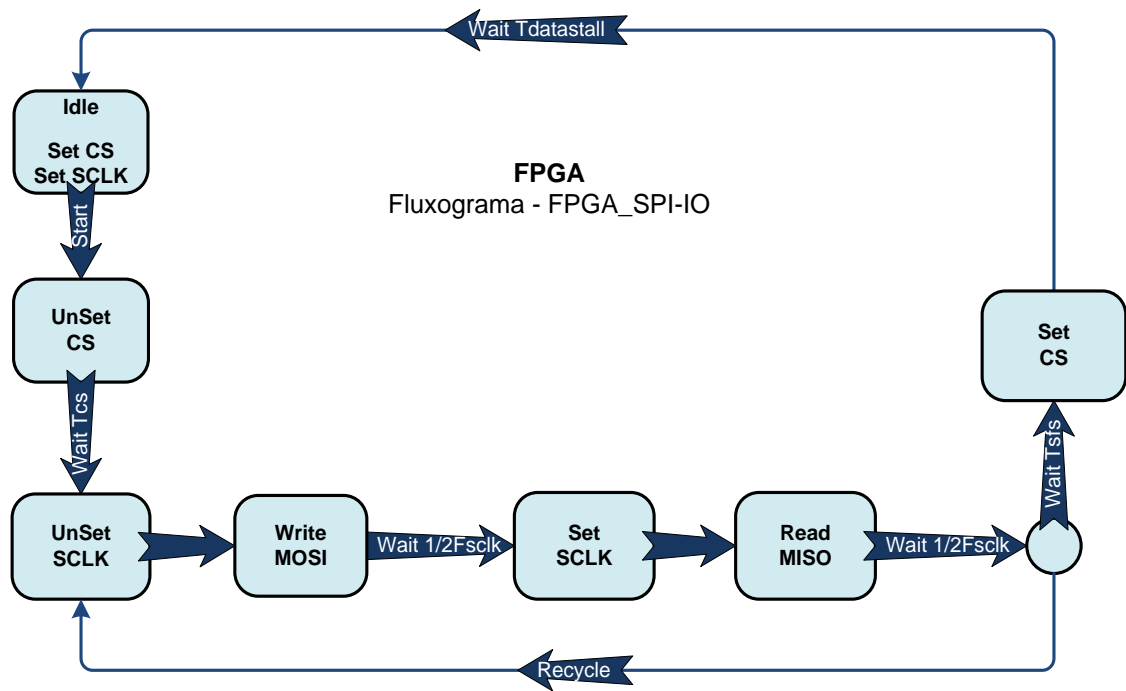


Figura 4-8 - Fluxograma - SPI FPGA

O fluxograma apresentado processa-se da seguinte forma:

- O processo inicia-se no estado *Idle*, onde é confirmado que o sinal de CS e de SCLK estão activos. O processo mantém-se neste estado até que seja dada a ordem de início (*Start*);
- Se o sinal de *Start* for activado, o processo comuta para o estado *UnSet CS* onde o sinal de CS é comutado para o valor lógico zero. De seguida é aguardado um tempo correspondente a *Tcs* (3.4.2 - Especificações temporais comunicação SPI) até que se dê nova transição de estado;
- No estado *UnSet SCLK* é dado o flanco descendente do sinal SCLK e o processo comuta automaticamente para o estado seguinte;
- No estado *Write MOSI* é escrito na linha MOSI o valor lógico correspondente ao bit actual a enviar do mestre para o escravo. É aguardado um tempo correspondente a  $1/2F_{sclock}$  e ocorre a transição de estado;
- O estado *Set SCLK* corresponde ao flanco ascendente do sinal SCLK e o processo comuta para o estado seguinte;
- Em *Read MISO* é feita a leitura do bit enviado do escravo para o mestre e arquivado na memória. De seguida é aguardado o tempo correspondente a  $1/2F_{sclock}$  e é feita a transição;
- O estado seguinte faz o redireccionamento do processo, caso ainda não tenham sido enviados todos os bits necessários para completar uma trama, o sistema regressa ao estado *UnSet SCLK*, este processo é repetido até que todos os bits sejam enviados. Quando o envio da trama de dados está completa, o processo aguarda tempo correspondente a *Tsfs* (tempo descrito anteriormente na secção Tempos SPI) e segue para o estado seguinte;

- Por fim vem o estado Set Cs onde o sinal de selecção do escravo é posto ao nível lógico um, é aguardado o tempo correspondente a Tdatastall e o processo retorna ao estado inicial.

Pretendia-se que a comunicação SPI fosse configurável, permitindo alterar o valor de CPOL e de CPHA. Isto deu origem a que a ordenação dos estados seja variável, consoante a configuração em vigor. O fluxograma da Figura 4-9 apresenta as diversas possibilidades de configuração do protocolo SPI e a respectiva sequência de estados associados.

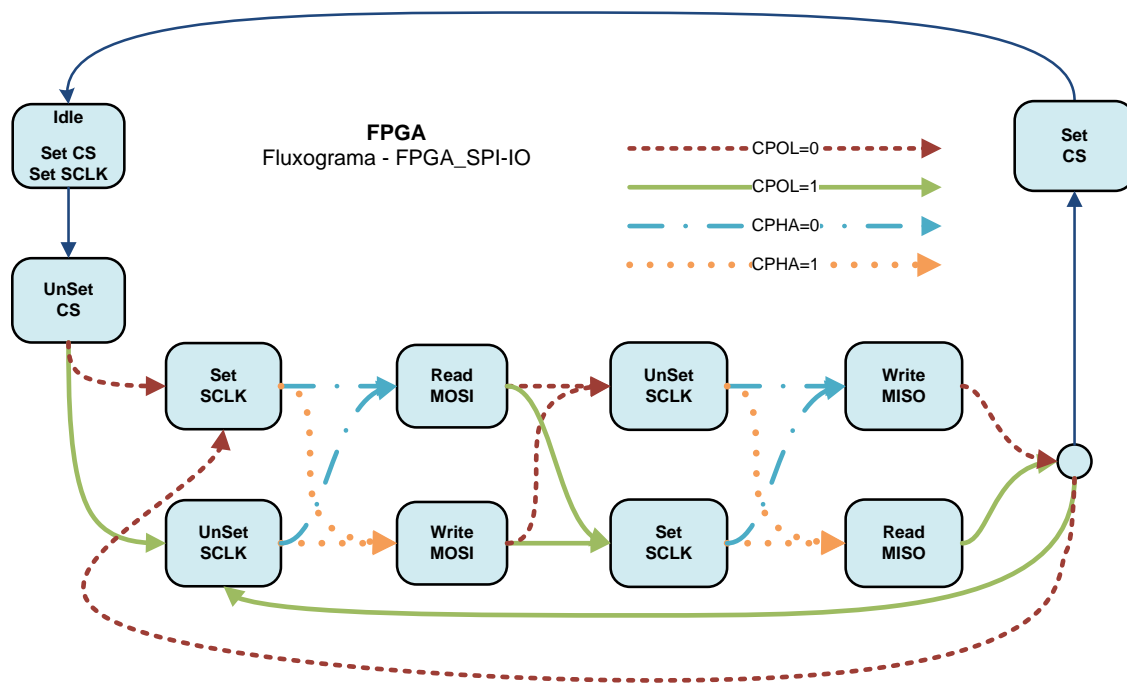


Figura 4-9 - SPI FPGA multi-configuração

### Interface FPGA

Durante o desenvolvimento da camada de programação referente ao SPI foi desenvolvido um interface virtual em LabView que permite a configuração e teste do módulo de comunicação SPI. Na Figura 4-10 apresenta-se o aspecto geral do interface desenhado.

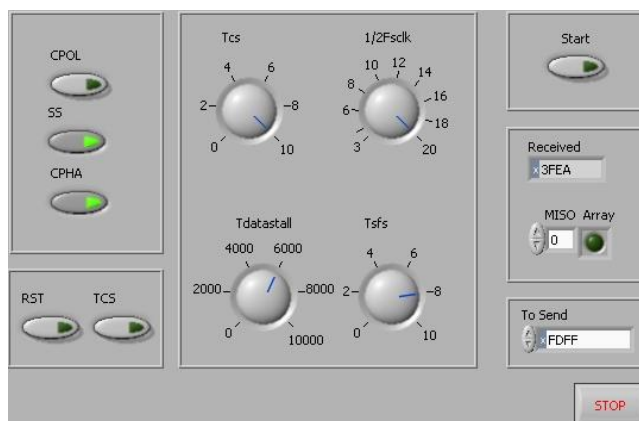


Figura 4-10 - Interface FPGA

Podemos ver do lado esquerdo, a configuração da polaridade e fase do sinal de relógio, a configuração do CS (SS) e também dois botões auxiliares RST e TCS. Na zona central existe uma secção de configuração dos requisitos temporais. Do lado direito está localizado uma caixa de texto com os dados a enviar, uma caixa de texto com os dados a recebidos e o botão *Start* que dá ordem de inicio da comunicação.

É de referir que todos estes parâmetros estão acessíveis ao microprocessador, ficando esta interface apenas para testes do funcionamento do código implementado na FPGA.

### Microprocessador

O código implementado no microprocessador da sbRIO foi igualmente estruturado recorrendo ao conceito de máquina de estado. Naturalmente que o código implementado no microprocessador não funciona sem o código implementado na FPGA.

Os fluxogramas que descrevem o funcionamento do processo implementado no microprocessador são caracterizados de seguida.

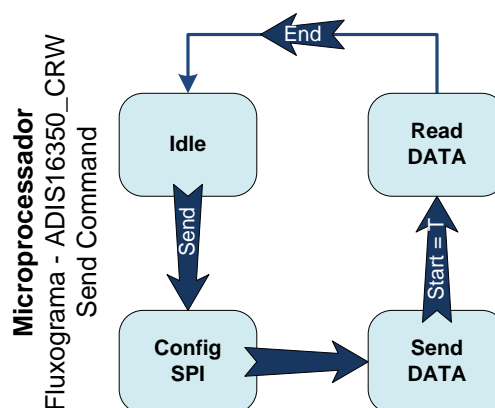


Figura 4-11 - Fluxograma envio de comando pelo Microprocessador

O fluxograma apresentado na Figura 4-11 corresponde ao processo de envio de um comando simples para a unidade inercial. Pode ser um comando de leitura de registos ou escrita.

O processo inicia-se no estado *Idle*, quando surge o comando *Send* este comuta para o estado de configuração do interface SPI. Neste estado, são configurados os seguintes parâmetros: CPOL, CPHA, SS (escravo activo com CS no nível lógico zero ou um),  $1/2F_{sclk}$ , Tdatastall, Tcs e Tsfs. Finalizada a configuração, o processo evolui para o estado *Send Data*, neste o registo com os dados a enviar é actualizado e é activo o bit *Start*. De seguida o processo comuta para o estado *Read Data*, onde os dados são recolhidos e o processo é finalizado, regressando ao estado *Idle*.

Na Figura 4-12 é apresentado o fluxograma correspondente ao processo de leitura cíclica e em tempo real dos dados recolhidos pelos sensores da ADIS16359.

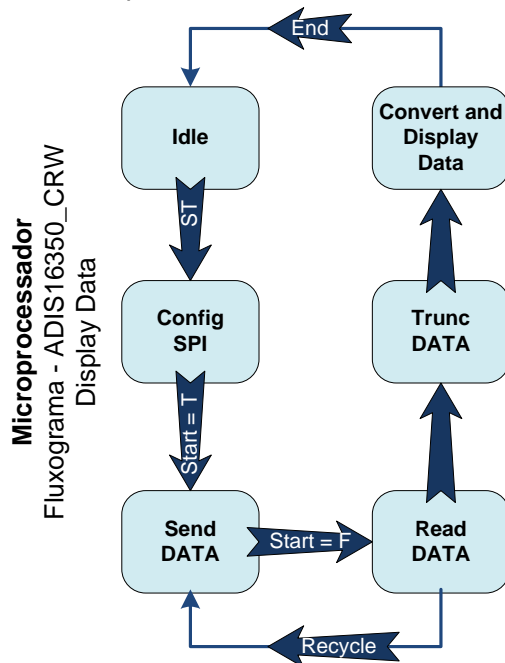


Figura 4-12 - Fluxograma leitura de registos pelo Microprocessador

Este processo é uma ampliação do processo de leitura e escrita de registos, podemos verificar que os quatro primeiros estados e transições são equivalente aos apresentados na Figura 4-11, com a diferença de existir um ciclo entre o estado *Send Data* e *Read Data*. Este ciclo foi implementado para permitir a leitura dos registos sequencialmente. Neste caso particular são adquiridos nove registos em cada execução do processo, os registos lidos são: XGIRO\_OUT; YGIRO\_OUT; ZGIRO\_OUT; XACCL\_OUT; YACCL\_OUT; ZACCL\_OUT; XTEMP\_OUT; YTEMP\_OUT; ZTEMP\_OUT.

São introduzidos ainda dois estados novos no fim do processo, sendo o primeiro o *Trunc DATA*, onde se faz um pré-processamento da informação recolhida, retirando os bits



indesejados. Por último vem o estado *Convert and Display DATA*, onde se multiplica a informação recolhida pelo respectivo factor de escala e se redirecciona a informação para o respectivo gráfico. Finaliza-se assim o processo retornando ao estado *Idle*.

### Interface Microprocessador

Na Figura 4-13 é possível visualizar o interface virtual implementado no microprocessador da placa de desenvolvimento com o objectivo de teste do módulo de comunicação. Pode-se constatar que existe na parte superior uma zona de configuração da leitura de dados em tempo real e uma zona de envio de comando simples. São apresentados três gráficos sendo estes, respectivamente, correspondentes aos dados recolhidos pelos giroscópios, acelerómetros e sensores de temperatura.

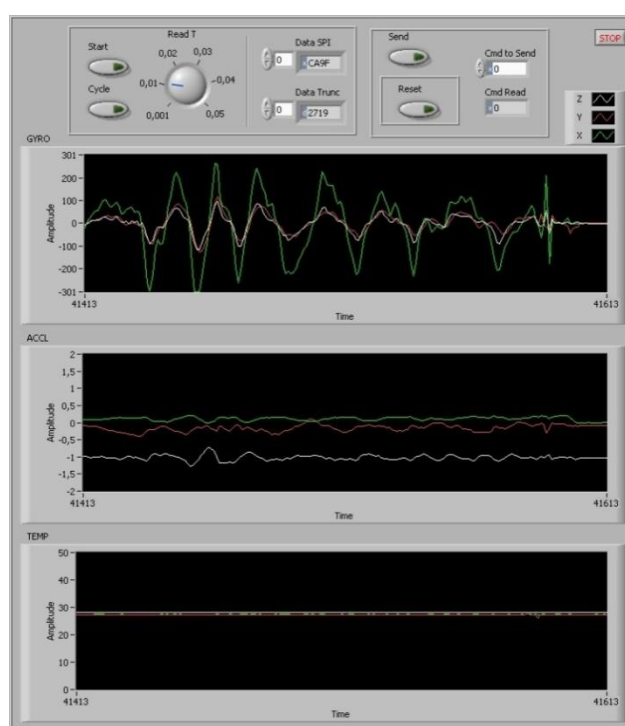


Figura 4-13 - Interface Microprocessador

Esta interface destina-se à validação do funcionamento do sistema. Foram posteriormente retirados daqui funcionalidades para implementação do sistema de aquisição de dados.

## 4.5 - GPS

O módulo GPS apresenta algumas características diferenciadoras a ter em conta durante o seu desenvolvimento. A tensão de alimentação é de 3,3 V pelo que implica a introdução de um circuito regulador de tensão, já que a placa de desenvolvimento só fornece a tensão de 5 V. Ao nível da comunicação é utilizado o protocolo RS232, implicando a introdução do CI

MAX3232 para garantir a compatibilidade dos níveis lógicos entre o módulo e a placa de desenvolvimento.

#### 4.5.1 - Circuito electrónico

Para alimentação e condicionamento dos sinais associados ao módulo GPS projectou-se o circuito electrónico apresentado na Figura 4-14. Este circuito garante uma tensão de 3,3V, através do CI LM317T e o CI MAX3232 garante a conversão de nível lógico para a comunicação RS232. Foi projectado um circuito para detecção de erro com base em LEDs.

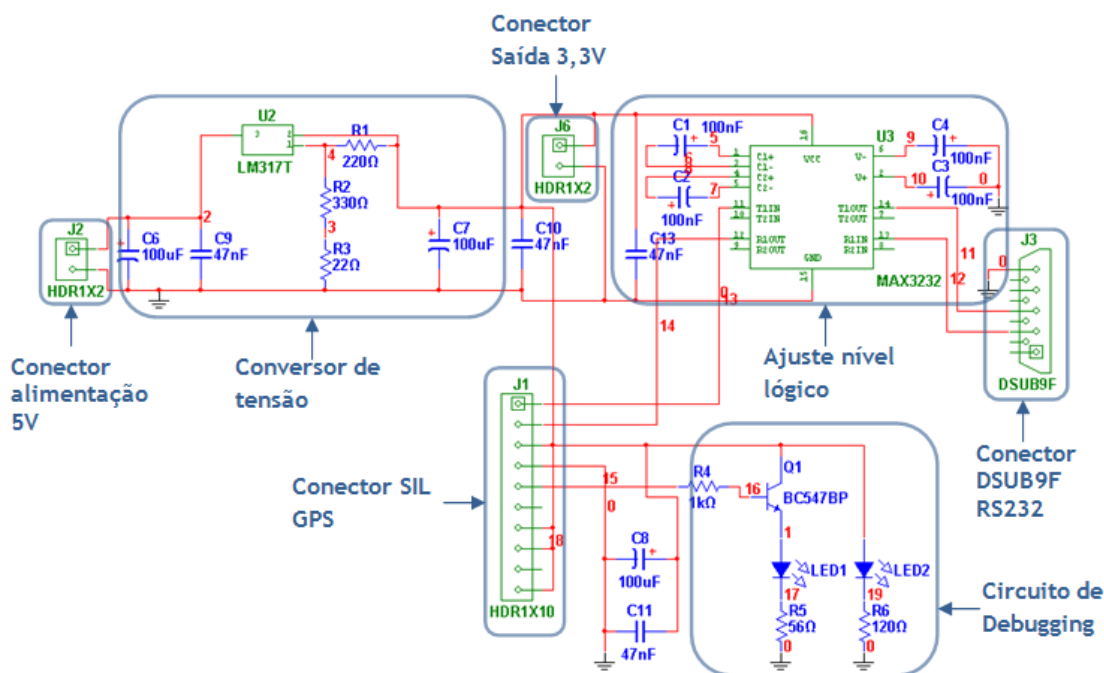


Figura 4-14 - Circuito electrónico

Após o desenvolvimento e teste do circuito, desenhou-se uma placa de circuito impresso. A PCB tem apenas uma face, dada a simplicidade do circuito. Uma pré-visualização da localização dos componentes pode ser vista na Figura 4-15.

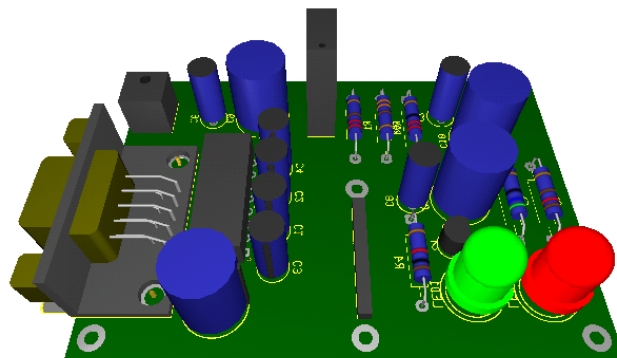


Figura 4-15 - Disposição dos componentes - PCB



O software de interface com o GPS é composto, internamente, por vários módulos (VI), sendo que de seguida vão ser descritas as funcionalidades de cada módulo e apresentados os fluxogramas representativos do seu funcionamento.

### VI Global

A primeira VI em estudo integra outros VIs secundários, formando assim um VI global. Esta possibilita um interface de alto nível com o módulo GPS, asseguradora a aquisição das tramas NMEA enviadas pelo GPS via RS232 e apresenta os dados sobre a forma texto e também graficamente.

O funcionamento da VI Global está dependente de uma outra VI designada por *GPS Read NMEA*, que vai ser apresentada de seguida. A Figura 4-18 apresenta o fluxograma da VI global.

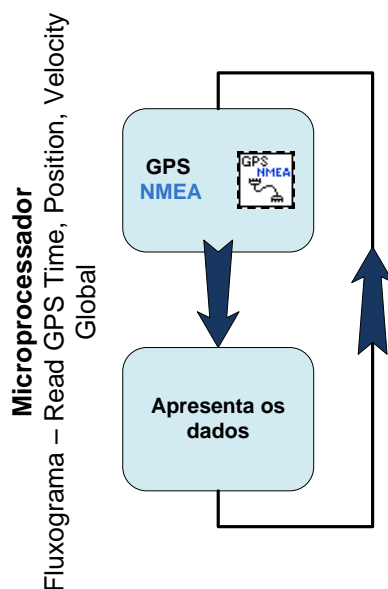


Figura 4-18 - Fluxograma VI Global

### GPS Read NMEA

Na Figura 4-19 está apresentado o funcionamento interno da VI GPS Read NMEA.

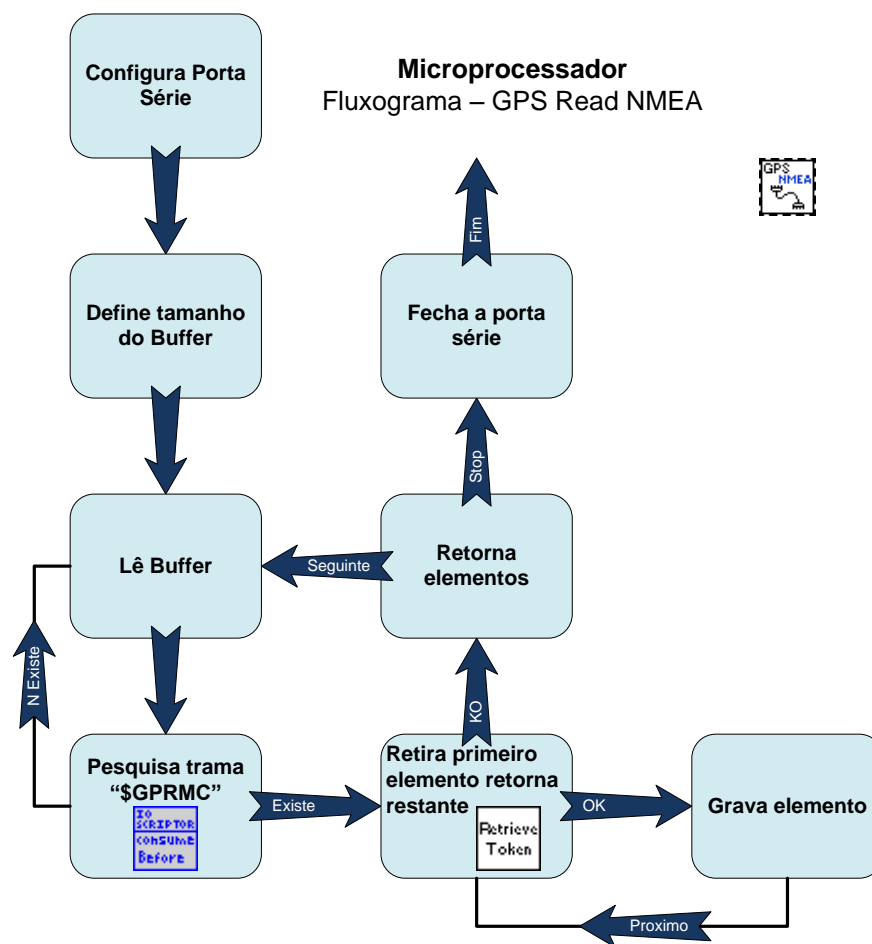
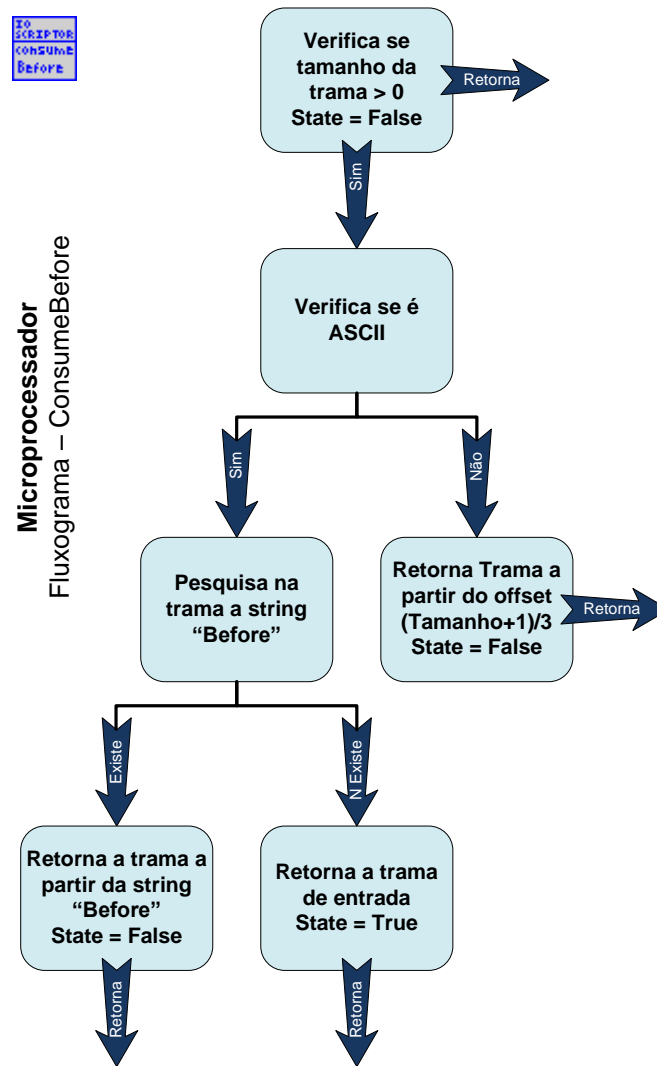


Figura 4-19 - Fluxograma do VI GPS Read NMEA

De uma forma geral pode-se constatar que o VI GPS Read NMEA é responsável pela configuração da porta série, pela detecção das tramas NMEA do tipo \$GPRMC e pela sua interpretação. É utilizado para detecção das tramas \$GPRMC o subVI *Retrieve Token String*, e para a sua interpretação o subVI *ConsumeBefore*.

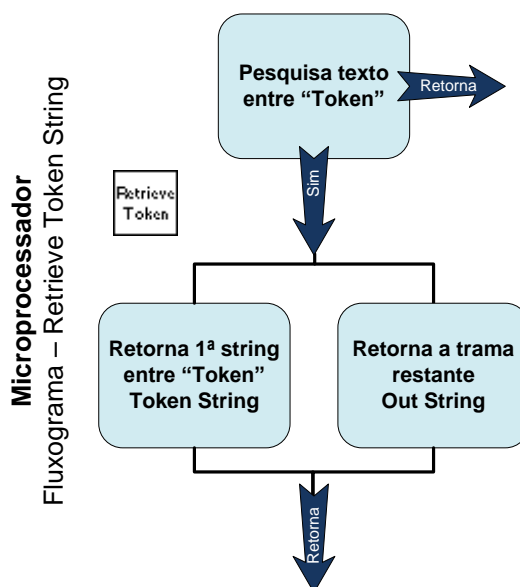
#### ConsumeBefore

Como já foi dito anteriormente este VI é responsável pela detecção das tramas NMEA \$GPRMC contidas nos dados que chegam à porta série.

Figura 4-20 - Fluxograma do VI *ConsumeBefore*

### Retreive Token String

O fluxograma apresentado na Figura 4-21 representa o VI responsável por separar os dados contidos nas tramas fornecidas pelo GPS. O código aqui implementado retira um a um os dados contidos na trama e separados pelo valor “Token”, no caso particular das tramas do tipo \$GPRMC o valor da letra representada por “Token” é a “,” (vírgula).

Figura 4-21 - fluxograma do VI *Retrieve Token String*

## 4.6 - Velocidade das rodas

Tal como descrito anteriormente, a velocidade das rodas dianteiras é obtida a partir da informação recolhida dos codificadores de impulsos, por sua vez, a velocidade da roda traseira é medida através de um sensor de relutância variável.

O sinais provenientes dos sensores, são previamente condicionados através de circuitos electrónicos para garantir a robustez da medição e melhorar a relação sinal/ruído.

### 4.6.1 - Velocidade das rodas dianteiras

Os codificadores de impulsos instalados geram sinais digitais com tensão de 5V, a filtragem feita para estes sinais tem apenas o intuito de filtrar o ruído presente no sinal. Para este efeito foram utilizadas NANDs Schmitt trigger, estes dispositivos impõem uma lógica de patamares com grande capacidade de filtragem de ruído em sinais digitais.

Na Figura 4-22 constam três exemplos para o funcionamento de uma NAND Schmitt Trigger genérica. Pode-se verificar que este CI transpõe, inversamente, o sinal de entrada e rectifica-o, utilizando efeito de histerese.

Podemos verificar que o sinal de saída comuta para o nível lógico “zero” quando o valor da entrada é superior a  $V_h$  e comuta para o nível lógico “um” quando o sinal de entrada é inferior a  $V_l$ . Sendo que existe uma zona neutra entre  $V_h$  e  $V_l$ , onde a saída do CI se mantém inalterada.

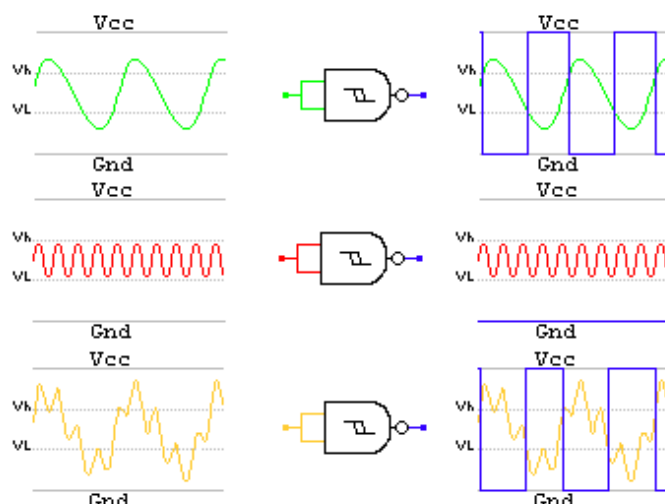


Figura 4-22 - Exemplo de funcionamento da NAND Schmitt Trigger

### Circuito de filtragem

O circuito implementado para filtragem dos sinais provenientes dos sensores de velocidade das rodas dianteiras está apresentado na Figura 4-23.

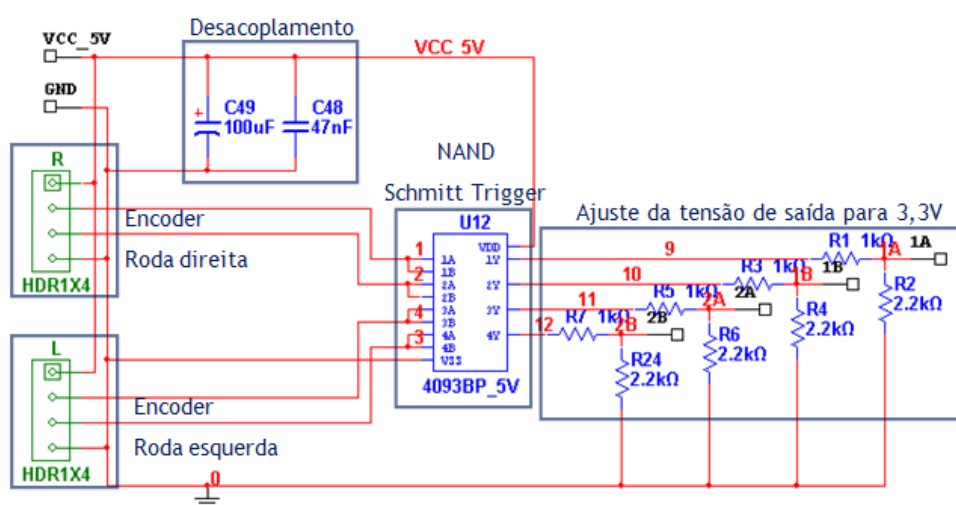


Figura 4-23 - Circuito de filtragem, sensor de velocidade das rodas dianteiras

O circuito é constituído por dois conectores onde são ligados os encoders, dois condensadores de desacoplamento, um CI 4393BP constituído internamente por quatro NANDs Schmitt trigger e um circuito de ajuste de tensão de 5 V para 3,3 V formado por divisores resistivos.

### 4.6.2 - Velocidade da roda traseira

A velocidade da roda traseira é adquirida utilizando um sensor de relutância variável habitualmente utilizado nos sistemas de ABS dos automóveis. Os aspectos fundamentais para a implementação deste sensor são descritos de seguida.



### Sinal na saída do sensor

O sensor de relutância gera um sinal de saída com baixa amplitude e com bastante ruído, isto deve-se à estrutura do sensor, que não necessita de alimentação externa e é composto por uma bobina, sendo que este elemento é susceptível à captação ruído electromagnético.

O sinal de saída do sensor de relutância variável quando a roda dentada se encontra parada é apresentado na seguinte imagem, retirada do osciloscópio.

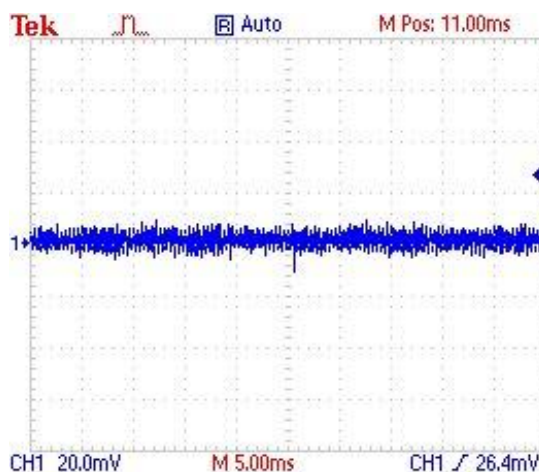


Figura 4-24 - Sinal de saída do VRS, em regime estacionário

Como podemos confirmar pela Figura 4-24, a saída do sensor apresenta muito ruído.

A Figura 4-25 apresenta o sinal de saída do sensor VRS quando a roda dentada está em movimento. Podemos verificar que continua a existir ruído, contudo existe também um sinal, de frequência menor, proveniente da leitura do sensor.

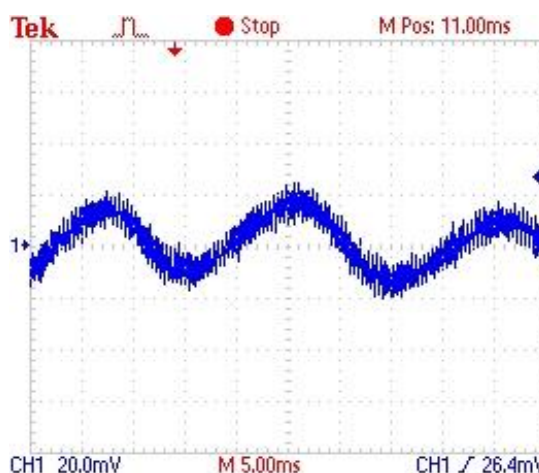


Figura 4-25 - Sinal de saída do VRS, com roda dentada em rotação

### Condicionamento e rectificação do sinal

Devido às características do sinal de saída do sensor de relutância magnética, tornou-se necessário fazer o condicionamento do sinal para que este respeite a gama de tensões de operação da placa de desenvolvimento, para diminuir o ruído e para rectificar o sinal.

O Circuito implementado para este efeito é o apresentado na Figura 4-26.

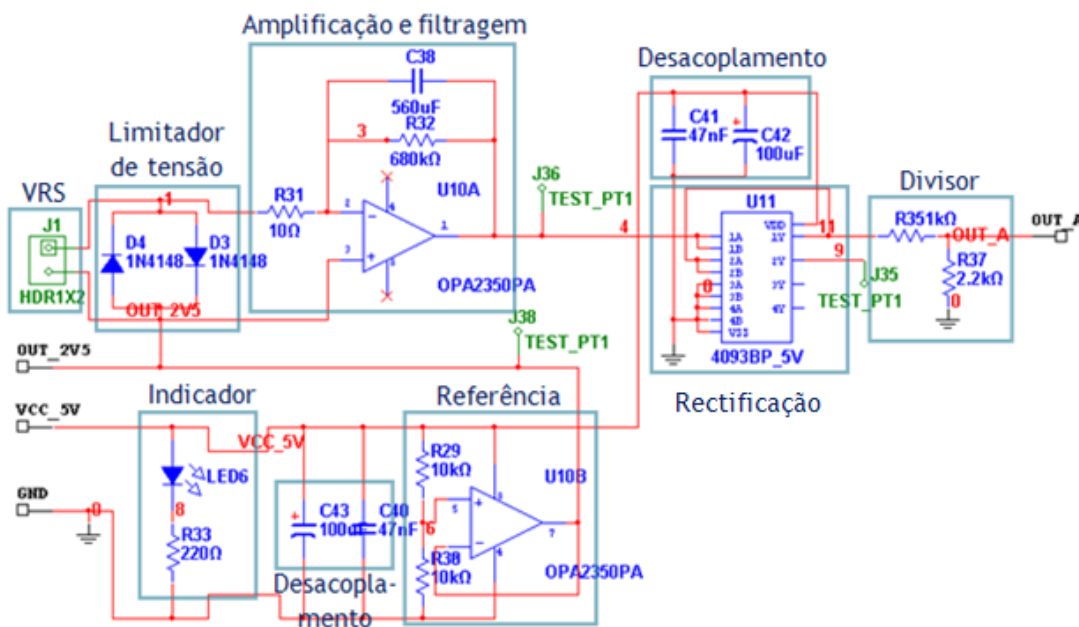


Figura 4-26 - Circuito de condicionamento de sinal

Esta figura proporciona a visualização dos sete blocos básicos para o funcionamento do circuito de condicionamento: limitador de tensão; referência; amplificação e filtragem; desacoplamento; indicador; rectificação e divisor.

#### Limitador de tensão

O primeiro bloco consiste num limitador de tensão, este bloco é constituído por dois diodos montados em anti-paralelo. Sempre que a tensão diferencial do sinal de entrada ultrapassa o valor de 0,7 V ou -0,7 V os diodos entram em condução mantendo assim a tensão de entrada numa gama de  $\pm 0,7$  V.

#### Referência

O bloco denominado por referência, é constituído por uma fonte de alimentação Dc de 5 V, um divisor de tensão e um AmpOp em montagem seguidora. Esta montagem tem a finalidade de gerar uma referência de tensão de 2,5V.

#### Amplificação e filtragem

O bloco de amplificação e filtragem condiciona o sinal em termos de gama de tensão e promove a sua filtragem.

### Circuito de amplificação e filtragem

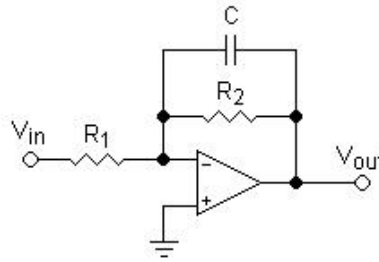


Figura 4-27 - Amplificação e filtragem

Para fazer a amplificação do sinal gerado pelo sensor foi utilizado um AmpOp em montagem inversora, como representado na Figura 4-27.

Este amplificador caracteriza-se por:

$$V_{out} = -\frac{R_2}{R_1} \times V_{in} \quad (4-1)$$

No caso particular apresentado na Figura 4-26:

$$V_{out} = -\frac{R_2}{R_1} \times V_{in} \leftrightarrow V_{out} = -\frac{680K}{10K} \times V_{in} \quad (4-2)$$

A frequência de corte deste filtro é dada por:

$$F_c = \frac{1}{2\pi \times R_2 \times C} \quad (4-3)$$

Sendo que para o caso em questão pode-se calcular:

$$F_c = \frac{1}{2\pi \times R_2 \times C} \leftrightarrow F_c = \frac{1}{2\pi \times 680k \times 560p} \leftrightarrow F_c \sim 418Hz \quad (4-4)$$

A frequência de corte implementada no circuito de condicionamento, está de acordo com a gama de frequências aplicadas pelo sensor. Este valor de frequência foi obtido através do relacionamento do perímetro da roda do carro, da velocidade do veículo e do número de dentes da roda dentada da qual se vai extrair a leitura.

### Rectificação

O bloco de rectificação, é constituído por um NAND schmitt trigger.

Este bloco faz a rectificação do sinal proveniente da saída do bloco de amplificação e filtragem, tornando-o num sinal digital de amplitude 5 V. O funcionamento deste CI está exemplificado na Figura 4-22.

O circuito de condicionamento de sinal foi feito de forma a que o sinal amplificado proveniente do VRS em regime estacionário se encontre na zona neutra do CI Schmitt Trigger (entre  $V_h$  e  $V_l$ ).

#### Divisor

Este bloco é responsável por diminuir a tensão proveniente do bloco de rectificação para uma tensão de 3,3V.

#### Indicador

A funcionalidade deste circuito resume-se à alimentação de um LED para indicação visual do funcionamento do circuito de condicionamento do VRS.

#### Desacoplamento

Estes blocos resumem-se à funcionalidade de desacoplar os CI do restante circuito, reduzindo a propagação do ruído.

## 4.7 - Tensão

Na medida da tensão no barramento da bateria é utilizado um divisor de tensão e electrónica para condicionamento e filtragem do sinal.

O circuito electrónico implementado está representado na Figura 4-28, estando igualmente delimitados os diferentes módulos que o compõem.

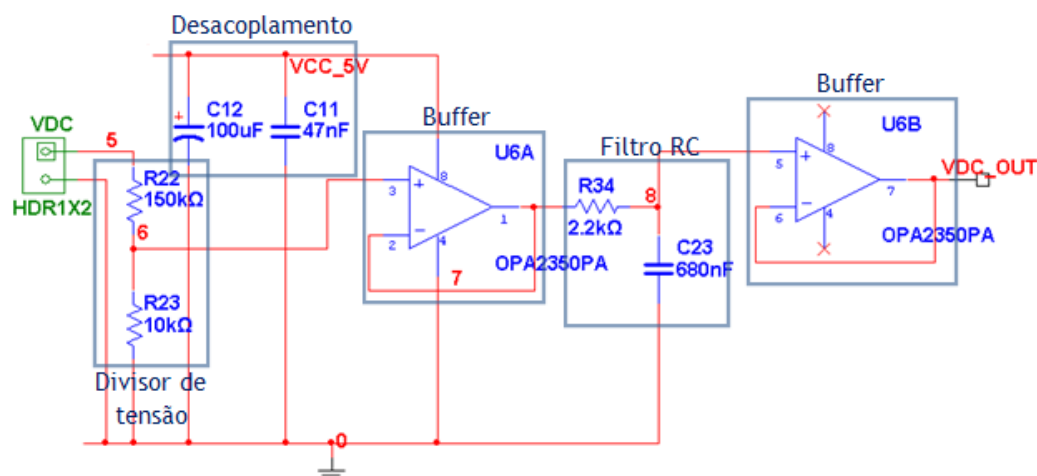


Figura 4-28 - Circuito de condicionamento do sinal de tensão

A explicação de cada módulo é a que a seguir se expõe.

#### **Divisor de tensão**

A introdução do divisor, como o próprio nome indica permite dividir a tensão na sua entrada por uma determinada constante, Possibilitando assim o ajuste linear da tensão na sua saída garantindo a compatibilidade do valor a medir com as capacidade de aquisição da electrónica.

Para o divisor de tensão aqui apresentado foram usadas duas resistências, sendo a primeira de 150 kΩ e a segunda de 10 kΩ, proporcionando uma divisão pelo factor de 16.

$$V_{out} = \frac{R_{23}}{R_{22} + R_{23}} \times V_{DC} = \frac{10000}{150000 + 10000} \times V_{DC} = \frac{V_{DC}}{16} \quad (4-5)$$

Considerando que a tensão no barramento das baterias varia entre 0 V e 80 V, com um factor de divisão de 16, temos à saída do divisor um sinal com excursão de 0V a 5V.

#### **Buffer**

Na concepção deste circuito foram utilizados dois Amp-Ops como “buffer” no sentido de minimizar o efeito de carga sobre o divisor de tensão de entrada e minimizar a resistência de saída.

#### **Desacoplamento**

A utilização deste circuito resume-se ao desacoplamento do CI OPA2350.

#### **Filtro RC**

A frequência de amostragem da tensão VDC é de 200Hz, para garantir a filtragem de ruído e para evitar efeitos de aliasing, foi introduzido no circuito um filtro passa baixo com frequência de corte de 100Hz. Desta forma garantimos o cumprimento do teorema de Nyquist.

## **4.8 - Corrente**

Para aquisição do valor da corrente DC ou AC nos diferentes pontos de medição do circuito eléctrico do µCar, foi utilizado o sensor HAI5 100P fabricado pela LEM. Para este foi estudada a funcionalidade dos seus pinos e retirado o seu circuito básico de alimentação e condicionamento, apresentado de seguida.

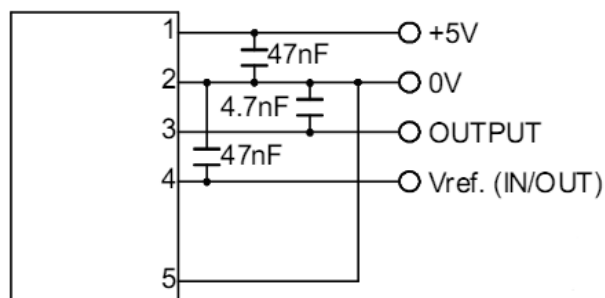


Figura 4-29 - Alimentação e condicionamento HAIS 100P [22]

Para implementação deste circuito (Figura 4-29) foi desenvolvida uma PCB a fim de fixar todos os componentes.

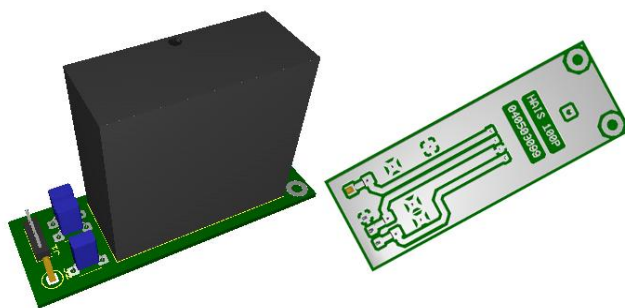


Figura 4-30 - LEM e PCB

Para além do circuito de alimentação do sensor de corrente foi também necessário desenvolver um circuito de condicionamento e filtragem para o sinal de saída deste. No circuito desenvolvido consta um conector de entrada por onde é feita a conexão com o sensor, um circuito de filtragem passa baixo activo e um bloco de desacoplamento. O esquema do circuito desenvolvido está apresentado na Figura 4-31.

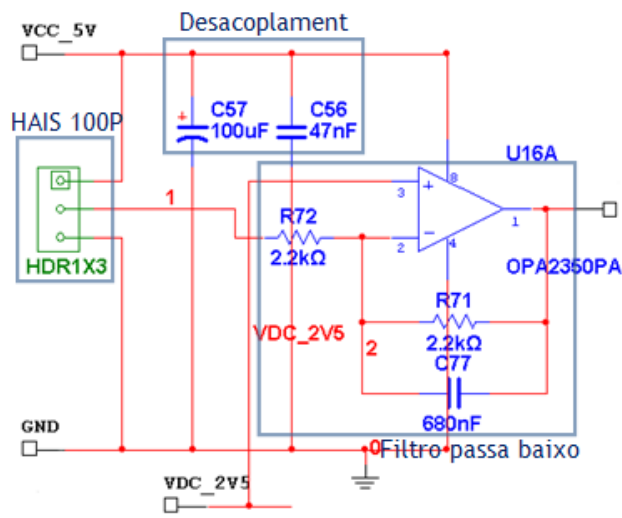


Figura 4-31 - Condicionamento e filtragem, sensor de corrente

O filtro passa baixo apresentado nesta figura tem uma frequência de corte, de aproximadamente, 100Hz já que a aquisição deste sinal é feita a 200Hz.

$$f_c = \frac{1}{2\pi R_{71} C_{77}} = \frac{1}{2\pi \times 2200 \times 680 \times 10^{-9}} = 106 \text{ Hz} \quad (4-6)$$

## 4.9 - Temperatura

A caracterização do regime térmico dos motores e conversores irá ser efectuada através de termístores. Este tipo de sensor tem resposta não linear, sendo que a variação da sua resistência não é directamente proporcional à variação da temperatura, exigindo a introdução de um circuito de linearização.

Para a linearização do sensor foi estudada a possibilidade de introdução de um divisor resistivo, colocando para o efeito uma resistência em série com o termistor, tal como apresentado na Figura 4-32.

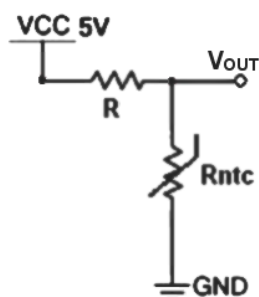


Figura 4-32 - Linearização do termistor

A tensão de saída deste circuito tem a seguinte expressão:

$$V_{out} = \frac{R_{ntc}}{R + R_{ntc}} \times V_{cc} \quad (4-7)$$

A resistência R tem o valor de  $470\Omega$  visto ter sido o valor que se traduziu numa melhor resposta. Com  $V_{cc}$  de 5 V podemos chegar à seguinte expressão.

$$V_{out} = \frac{R_{ntc}}{470 + R_{ntc}} \times 5 \quad (4-8)$$

Desta expressão e cruzando-a com os dados previamente retirados da folha de características do termistor chegamos à seguinte tabela.

Tabela 4-1 - Linearização do termistor

$V_{cc}$ (V)	5
R ( $\Omega$ )	470

T ( $^{\circ}\text{C}$ )	$R_{ntc}$ ( $\Omega$ )	$V_{out}$ (V)
50	1694	3,91
55	1405	3,75
60	1170	3,57
65	980	3,38
70	824	3,18
75	696	2,98
80	591	2,78
85	503	2,59
90	430	2,39
95	369	2,20
100	318	2,02

A partir desta tabela é gerado o gráfico apresentado na Figura 4-33.

Podemos ver o gráfico gerado para  $V_{out}$  relativamente às diferentes temperaturas e constatar que este é praticamente linear. No gráfico está também presente uma aproximação linear do gráfico gerado e a respectiva equação da recta.



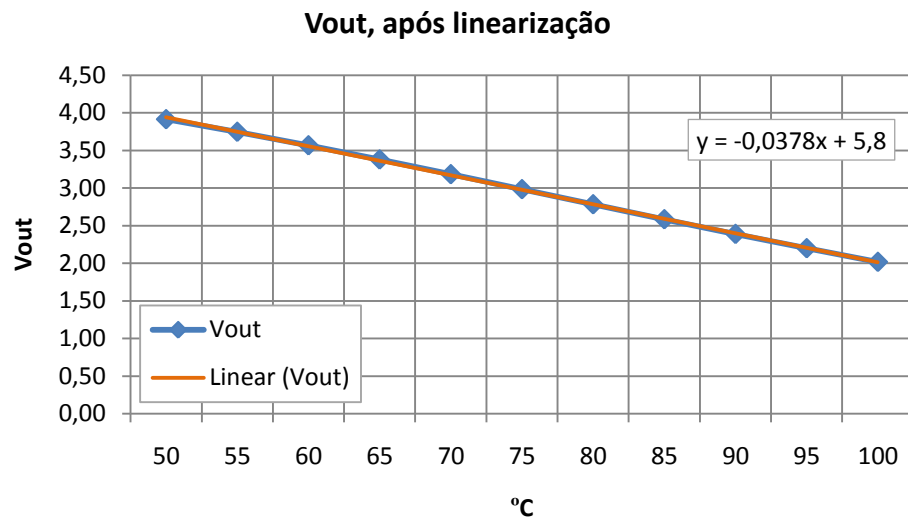


Figura 4-33 - Gráfico, Vout linearizado

Por fim desenvolveu-se o circuito electrónico que faz o condicionamento do sinal gerado pelo termistor, o qual está apresentado na Figura 4-34.

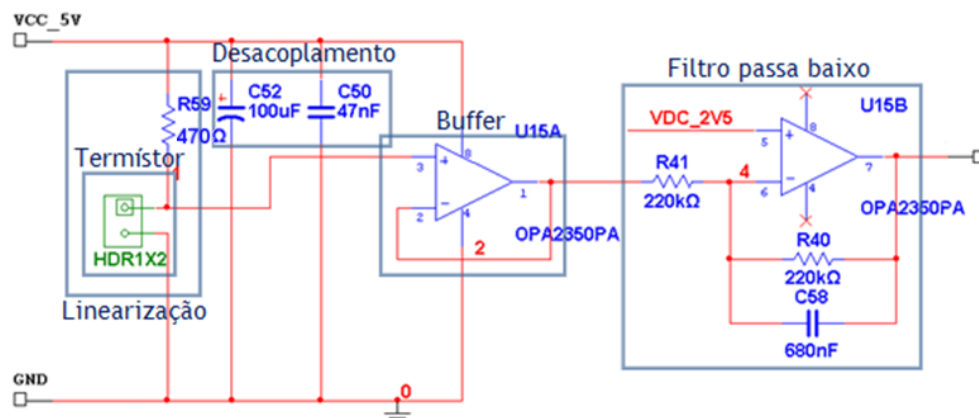


Figura 4-34 - Condicionamento do termistor

O circuito de condicionamento é constituído por: um conector para ligação do termistor, pelo divisor de tensão responsável pela linearização, por um bloco de desacoplamento, um circuito de buffer e um filtro passa baixo activo na saída.

## 4.10 - Sistema global

O projecto da implementação culmina no desenho e fabrico de duas placas de circuito impresso onde são alojados todos os sensores e circuitos electrónicos. São referidas duas

placas visto o projecto ter sido dividido em duas partes, analógico e digital ou seja, uma placa comporta com os sensores analógicos e a outra com os sensores digitais.

As PCBs desenvolvidas são conectadas à placa de desenvolvimento através de dois cabos FFC. Sendo que a PCB dos sensores analógicos liga ao conector J7 da sbRIO-9631 e a PCB dos sensores digitais liga ao conector P4.

O esquema de ligação dos sensores analógicos ao conector J7 está apresentado na Figura 4-35.

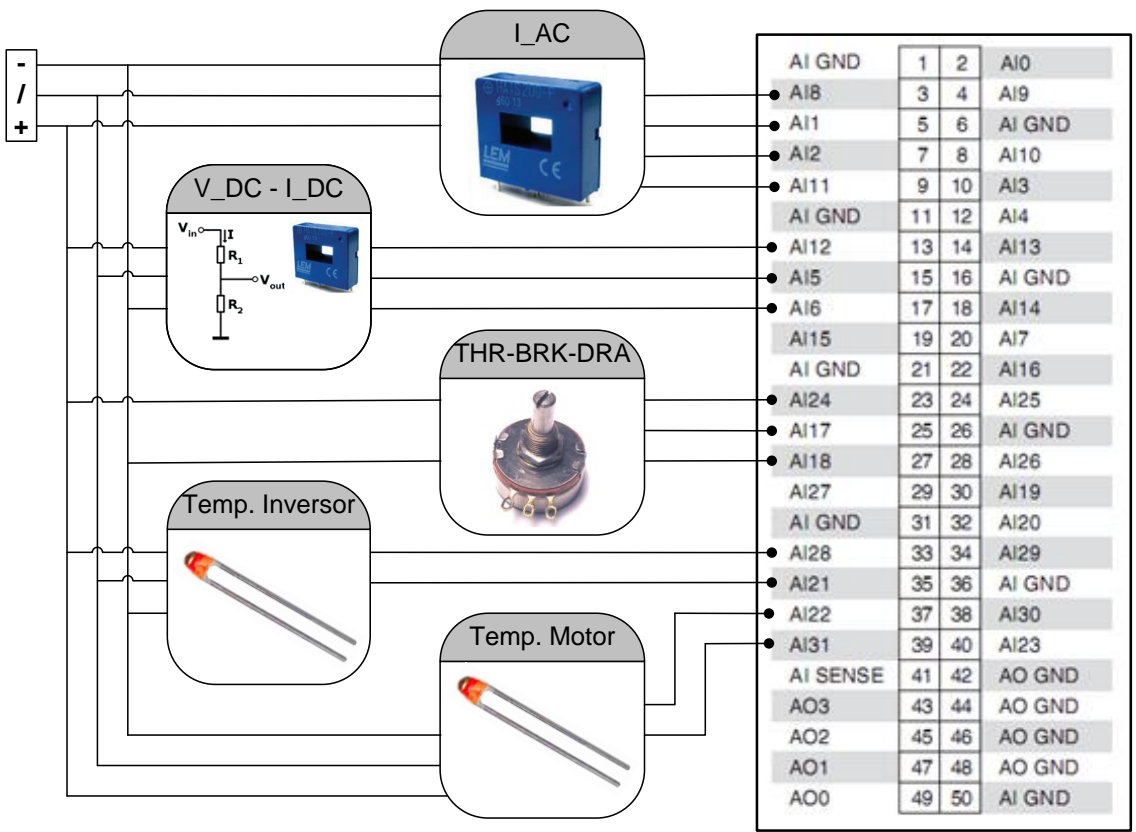


Figura 4-35 - Conexão dos sensores analógicos ao conector J7

Uma pré-visualização da PCB dos sensores analógicos pode ser vista na Figura 4-36 e na Figura 4-37.

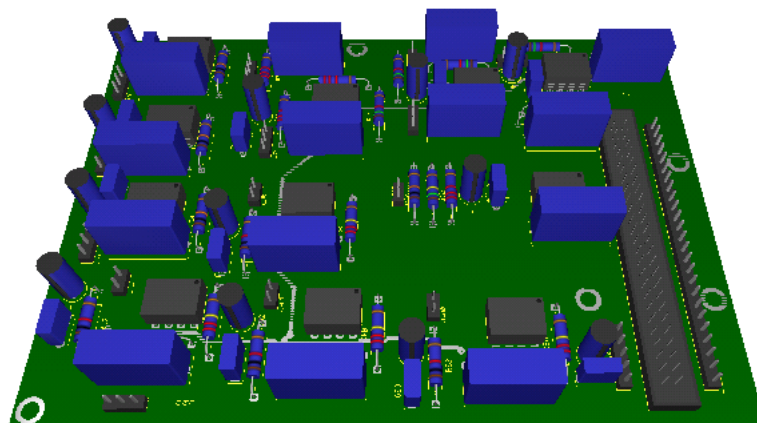


Figura 4-36 - PCB sensores analógicos, top

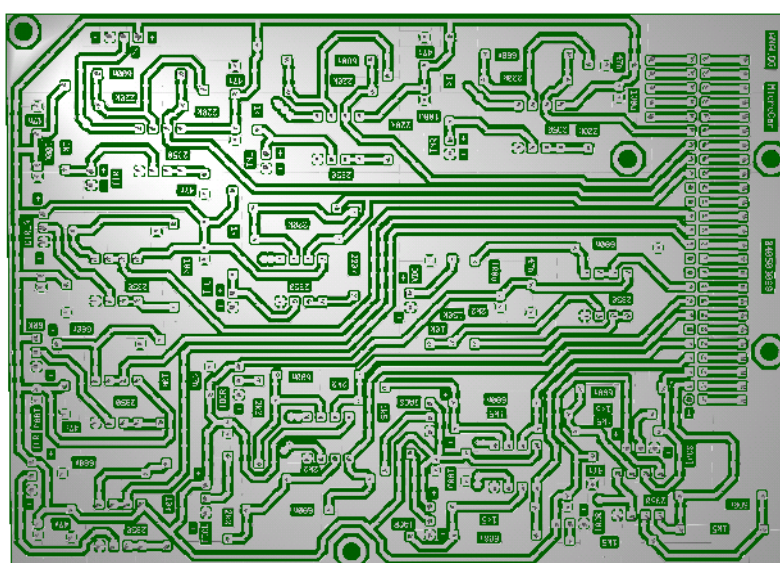


Figura 4-37 -PCB sensores analógicos, bottom

O esquema de ligação dos sensores digitais ao conector P4 está apresentado na Figura 4-38.

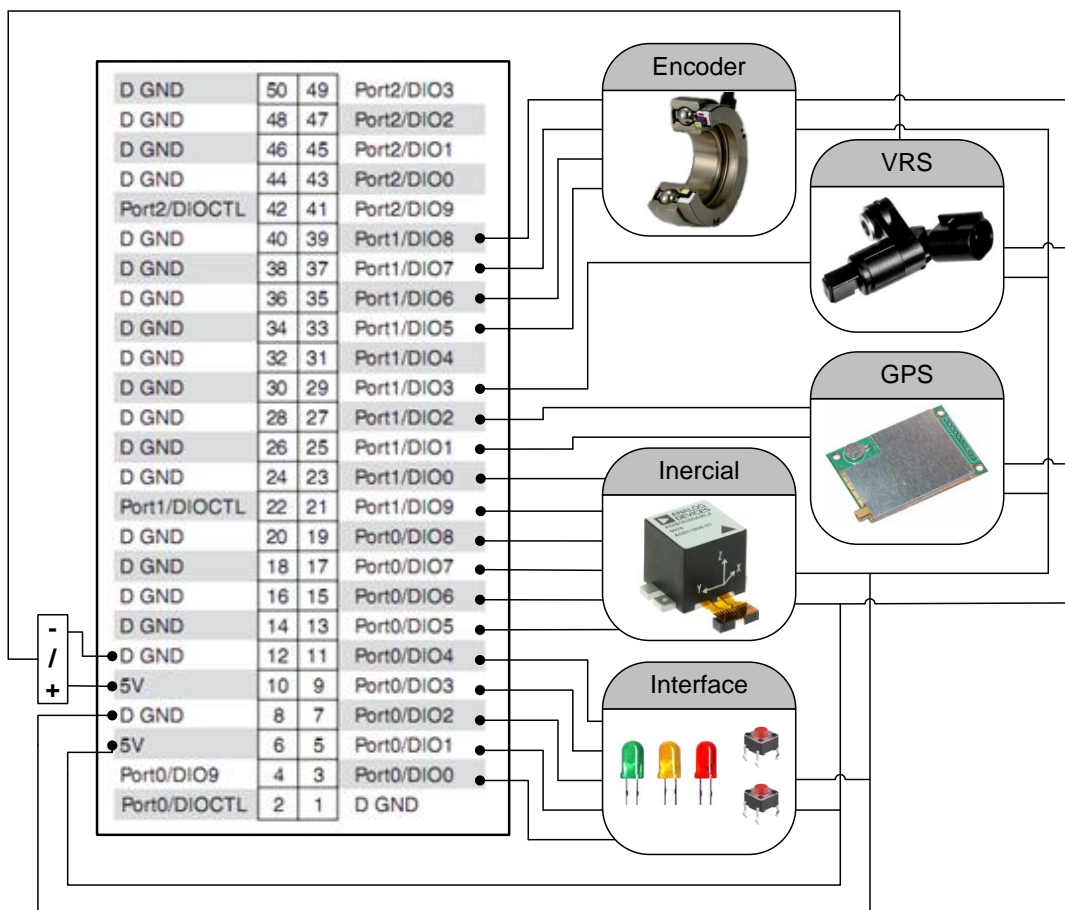


Figura 4-38 - Conexão dos sensores digitais ao conector P4

Da mesma forma uma pré-visualização da PCB dos sensores digitais pode ser vista na Figura 4-39 e na Figura 4-40.

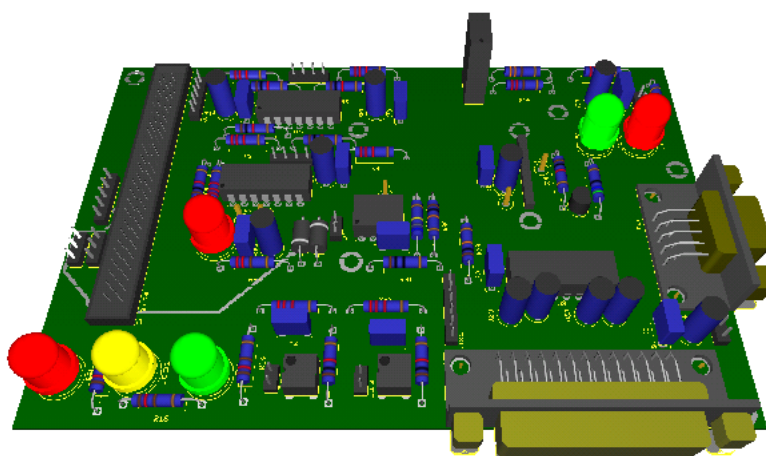


Figura 4-39 - PCB sensores digitais, top

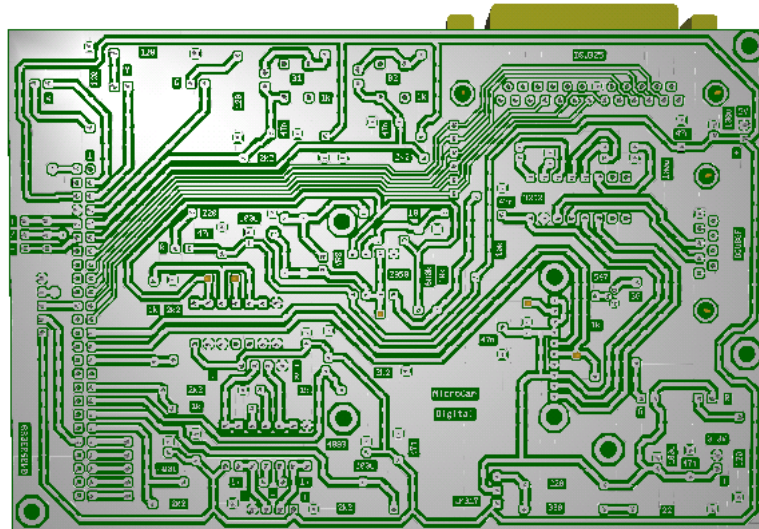


Figura 4-40 - PCB sensores digitais, bottom

No decorrer do desenvolvimento do software do sistema de aquisição de dados, foi desenvolvido um interface que permite visualizar em tempo real os dados recolhidos.

O interface desenvolvido está apresentado na Figura 4-41.

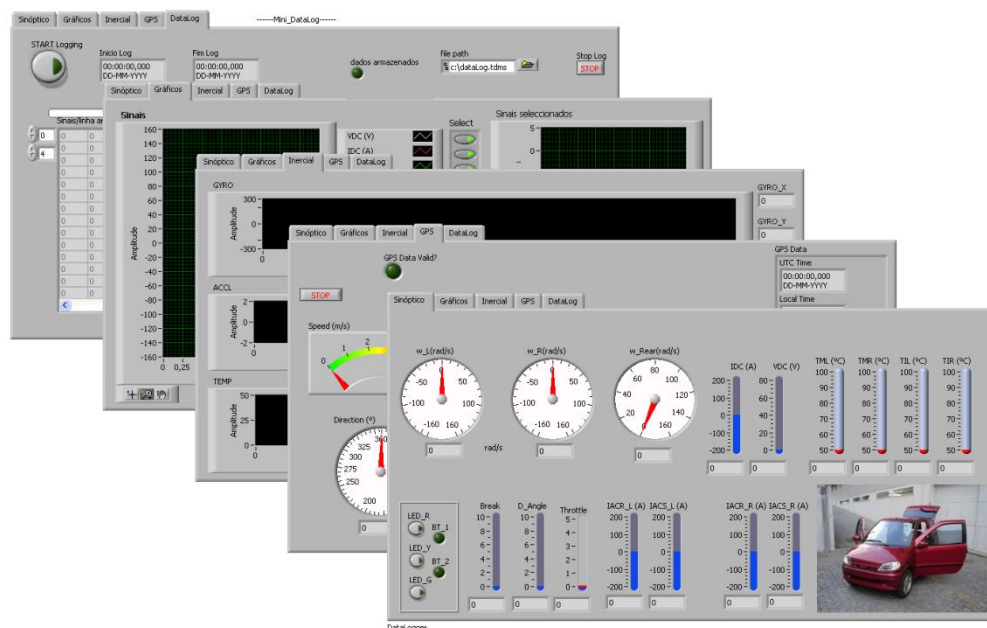


Figura 4-41 - Interface software de visualização dos dados em tempo real

A organização do interface é feita utilizando abas, garantindo assim a separação das diferentes funcionalidades. Existe uma aba principal onde são apresentados os principais sinais recolhidos (Sinóptico), e uma aba dedicada à apresentação de dados em formato de gráfico (Gráficos). As duas abas seguintes (Inercial e GPS) dedicam-se à apresentação dos dados recolhidos pelo módulo inercial e pelo GPS. Por fim o separador Datalogger onde é possível gerir o processo de armazenamento de dados.

## 4.11 - Conclusões

Neste capítulo foram apresentados os aspectos considerados mais relevantes durante o projecto e implementação do hardware e software que constitui a base do sistema de aquisição de dados.

Procura-se mediante o possível, encontrar soluções simples de electrónica analógica para o condicionamento do sinal nas diferentes cadeias de medição. Naturalmente dada sua complexidade destacam-se a estrutura e o fluxo de dados desenvolvido para implementação do protocolo SPI. O módulo de projecto referente ao GPS também merece uma descrição pormenorizada do circuito desenvolvido e do programa.

Relativamente aos sensores analógicos foram apresentados os seus circuitos de condicionamento dando ênfase aos filtros passa baixo e à linearização dos termistores. Concluiu-se apresentando o software desenvolvido e as placas de circuito impresso desenhadas a fim de integrar e interligar todos os componentes no sistema de aquisição de dados.



# Capítulo 5

## Validação experimental

### 5.1 - Introdução

Antes de avançar com a integração dos vários componentes de hardware e software desenvolvidos no decorrer do trabalho de preparação da dissertação, foram desenvolvidos testes laboratoriais com o intuito de testar e validar o seu funcionamento. Assim neste capítulo são apresentados os testes realizados que permitiram comprovar de forma preliminar o funcionamento dos diferentes módulos.

### 5.2 - Alimentação

Para garantir que a tensão de saída do conversor respeita os requisitos impostos foram realizados alguns testes.



Figura 5-1 - Circuito de alimentação

Foi utilizada a fonte de alimentação da bancada do laboratório para fornecer energia ao conversor, esta foi ajustada numa gama de 24 a 61V. Utilizou-se um reóstato como carga na

saída do conversor, o qual foi regulado para  $20\ \Omega$ , garantindo assim uma corrente de saída na ordem dos 1,2 A.

A partir do osciloscópio obteve-se a seguinte imagem:

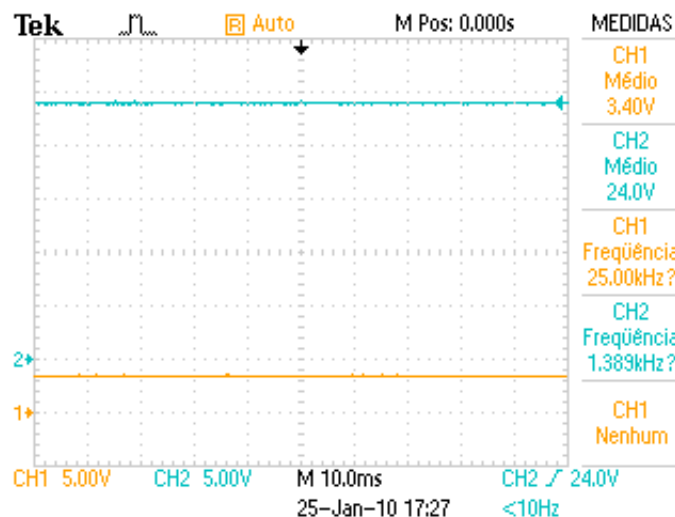


Figura 5-2 - Tensão de entrada e saída do conversor DC-DC

Como se pode confirmar a tensão de saída é de 24 V (CH2) e a tensão de entrada de 34 V (CH1) embora esta esteja representada como 3,4 V, isto deve-se ao factor de atenuação de 10X da ponta de prova.

Para confirmar o ripple de saída definiu-se o acoplamento do canal 2 do osciloscópio (CH2) como AC, desta forma toda a componente DC do sinal é filtrada e alterou-se a sua escala para 20 mV. Daí resultou a Figura 5-3. Pode-se confirmar nesta que o ripple de tensão não está dentro dos parâmetros desejados (<20 mV).

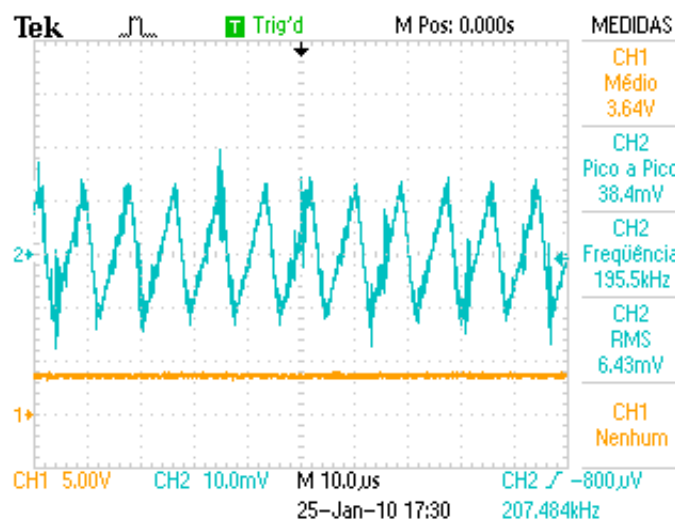


Figura 5-3 - Ripple na saída do conversor DC-DC sem filtro



### 5.2.1 - Filtro passa baixo LC

Para contornar este problema introduziu-se um filtro passa baixo do tipo LC na saída do conversor.

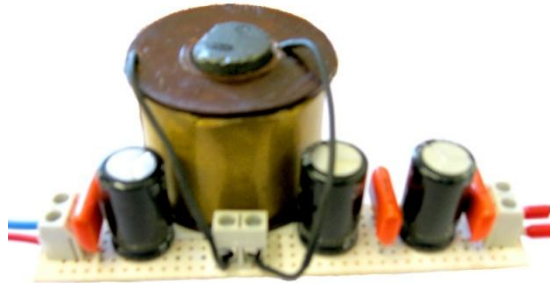


Figura 5-4 - Foto Filtro LC

O filtro é constituído por uma bobina de 14 mH e um condensador de 940  $\mu$ F. O resultado após a filtragem foi adquirido com o osciloscópio digital e está ilustrado na Figura 5-5.

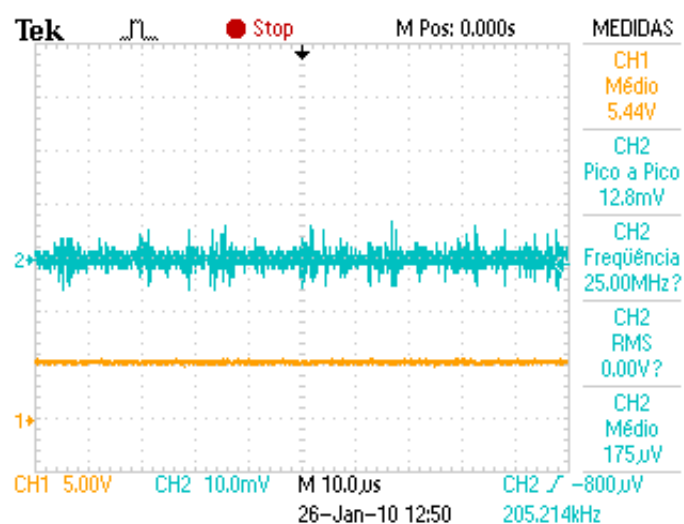


Figura 5-5 - Tensão de saída do conversor após filtro LC

A tensão de entrada do conversor foi alterada para um valor superior, para testar o conversor numa situação mais exigente do seu funcionamento. Como podemos comprovar, a introdução do filtro LC reduz, significativamente, o ripple e garante o cumprimento dos requisitos.

## 5.3 - Unidade Inercial / SPI

Na implementação da unidade inercial foi referida a necessidade de implementar o protocolo SPI na placa de desenvolvimento, sendo que os primeiros testes a este módulo são, efectivamente, testes ao protocolo de comunicação.

De seguida serão apresentados os testes ao módulo inercial.

Validação da comunicação SPI

Para validar os requisitos temporais impostos pelo módulo ADIS16350, utilizou-se o osciloscópio para visualizar os sinais do barramento SPI. Na figura seguinte estão indicados alguns parâmetros correspondentes aos requisitos temporais da interface SPI.

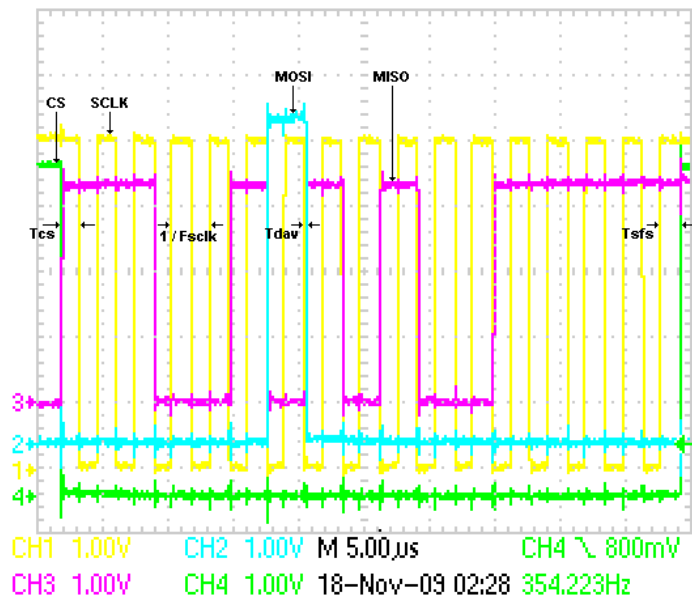


Figura 5-6 - SPI - Data Frame

A seguinte tabela confirma que a comunicação SPI cumpre com os tempos impostos pelo sistema.

Tabela 5-1 - Confirmação dos requisitos temporais

	Tempo Medido	Tempo Imposto
T <sub>CS</sub>	>1µs	>48,8ns
1/F <sub>SCLK</sub>	~3µs	>0,5µs e <0,1µs
T <sub>DAV</sub>	~0ns	<100ns
T <sub>SFS</sub>	>1µs	>5ns

Pode confirmar-se também que o sinal CS está no nível lógico “zero” durante a comunicação e no nível lógico “um” durante os período de inatividade. Confirma-se também que existem 16 flancos ascendentes necessários para a correcta transmissão dos dados e que a linha MOSI e MISO são actualizadas durante os flancos descendentes.

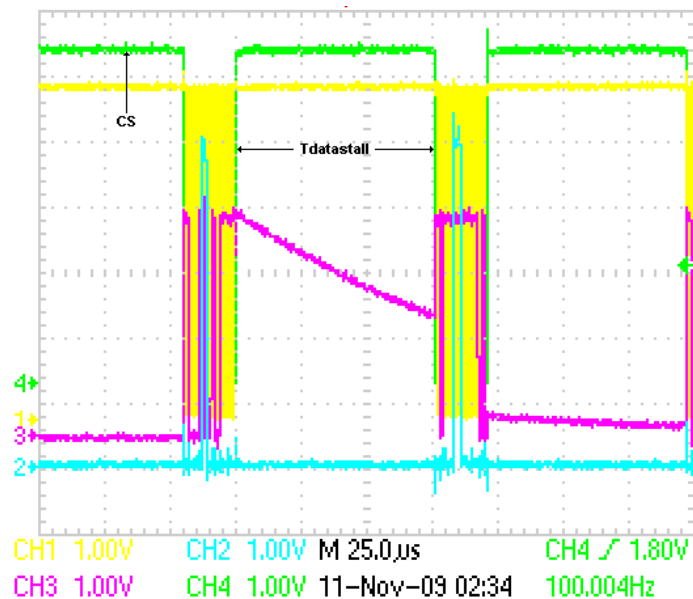


Figura 5-7 - SPI - Tdatastall

A Figura 5-7 tem como finalidade confirmar que a comunicação respeita o parâmetro Tdatastall. Podemos verificar na imagem que Tdatastall tem um período de 75µs respeitando assim o tempo especificado.

Os tempos impostos nos requisitos para a comunicação SPI foram cumpridos, tal como demonstrados pela Tabela 5-1 e pela figura Figura 5-7.

#### Validação do sensor inercial

Foram feitos testes à resposta da unidade inercial para diferentes condições de funcionamento e avaliada a sua resposta, com a finalidade de comprovar o seu funcionamento.

Os dados dos testes a seguir apresentados foram recolhidos a uma frequência de 10 Hz, tendo sido os três gráfico aqui apresentados, recolhidos no mesmo instante.

#### Giroscópio

Na Figura 5-8 está representada a informação recolhida pelo giroscópio da unidade inercial. Durante o teste o sensor foi agitado a fim de se observarem as medições. No acto dos testes, foram confirmados os resultados em tempo real, verificando se o gráfico correspondia á acção das forças aplicadas ao módulo.

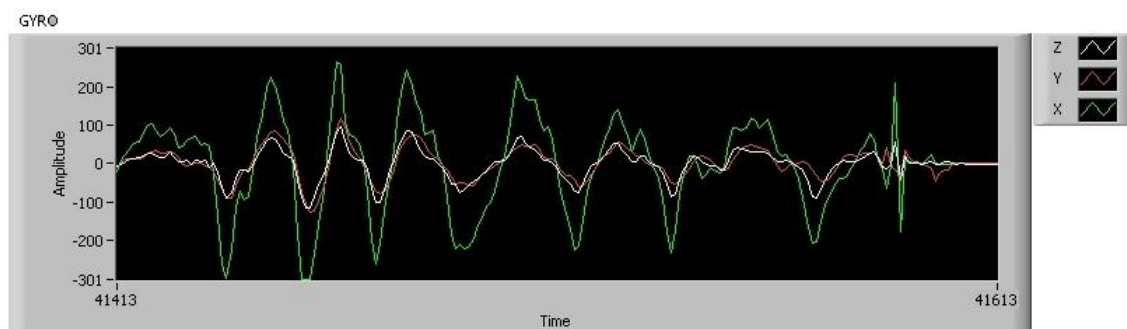


Figura 5-8 - Gráfico da informação recolhida pelos giroscópios

### Aceleração

Na sequência dos testes dos giroscópios foi também recolhida a informação dos acelerómetros, que está representada na Figura 5-9.

O módulo inercial foi mantido, essencialmente, na horizontal e por isso é possível observar que o valor adquirido pelos acelerómetros par o eixo Z se encontra na maior parte do tempo do teste com o valor -1, correspondente à medição da aceleração gravítica da terra. Os eixos X e Y rondam sempre o valor de 0, visto estarem apenas sujeitos a pequenas vibrações.

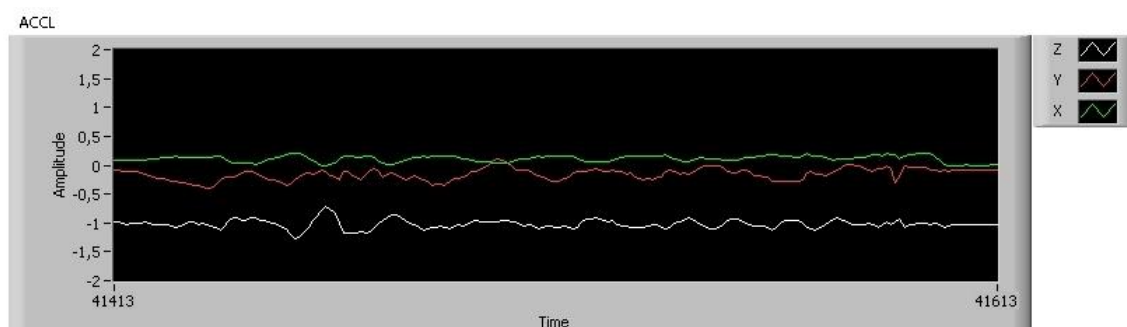


Figura 5-9 - Gráfico da informação recolhida pelos acelerómetros

### Temperatura

A temperatura interna dos sensores do módulo inercial foi também recolhida, contudo, esta variável não tem grande interesse, visto não ser relevante para o projecto final. É possível observar na Figura 5-10 que a temperatura se mantém constante durante o período analisado.

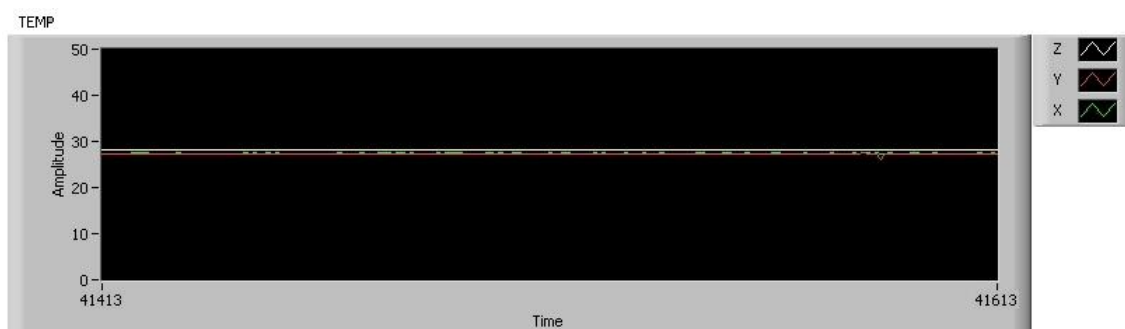


Figura 5-10 - Gráfico da informação recolhida pelos sensores de temperatura

Os testes aqui apresentados, comprovaram o funcionamento deste módulo e da comunicação SPI desenvolvida. Para além da validação aqui apresentada, foram feitas validações intermédias durante a implementação do sensor a fim de observar a resposta deste a diferentes tipos de perturbações.

## 5.4 - GPS

A validação do funcionamento do módulo GPS foi feita de duas formas, numa primeira fase foi utilizado o software Trimble [27] para interagir com o módulo, e numa segunda fase foram feitos testes utilizando a placa de desenvolvimento e o software envolvido no âmbito do GPS.

### Trimble

Este software facilitou a primeira fase de testes e validação do módulo GPS. Destaca-se a sua facilidade de interação com o módulo, bastando apenas configurar as definições da porta série, e desde que o GPS envie as tramas segundo o protocolo NMEA esta fica automaticamente disponível na janela principal do software.

Para além da recolha e disponibilização textual da informação recolhida, existe um módulo designado por *Real-Time Sky Plot* que evidencia informação relativa aos satélites disponíveis e à sua localização.

Por fim é possível cruzar as coordenadas GPS recolhidas com o Bing Maps, permitindo comprovar o real posicionamento do GPS. Neste caso o erro foi diminuto como pode ser visualizado na Figura 5-11.

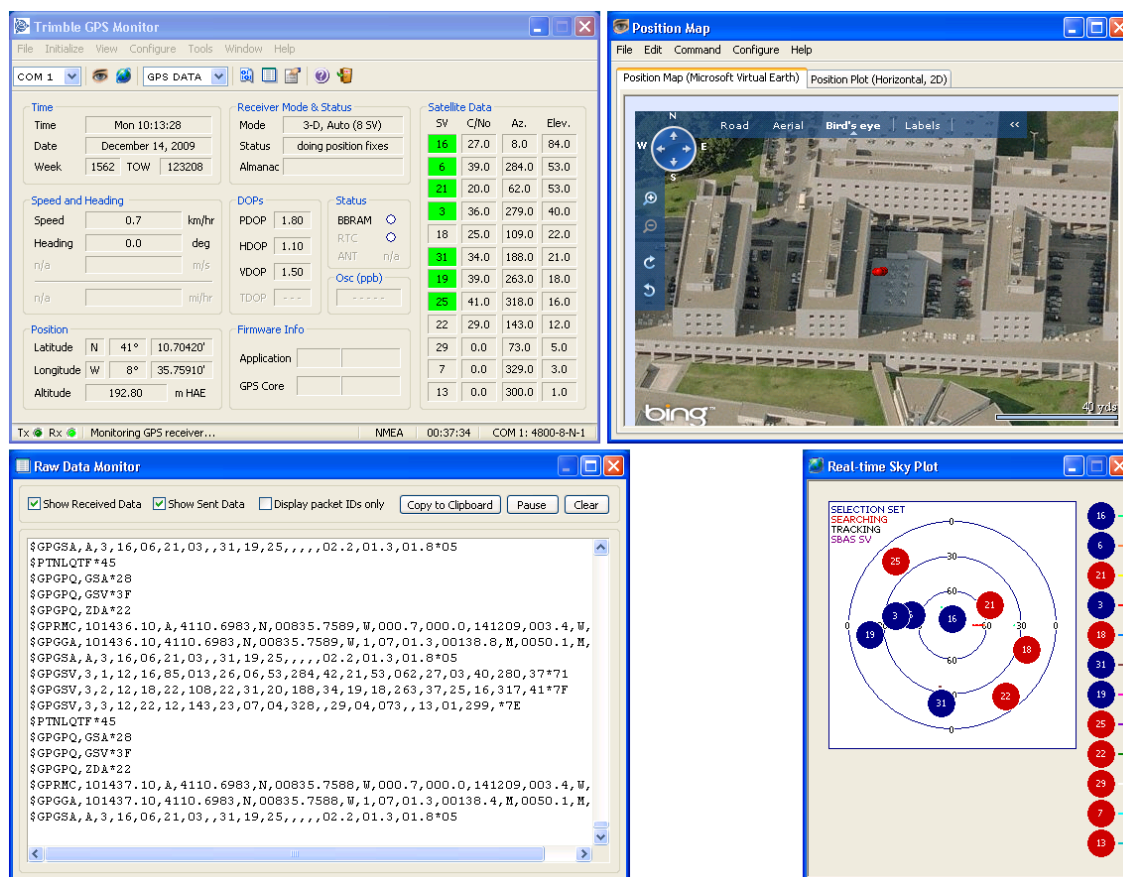


Figura 5-11 - Trimble [27]

### sbRIO-9631 e LabView

A segunda fase de testes foi feita a partir do software desenvolvido no âmbito do GPS. Neste pretendeu-se comprovar, principalmente, o funcionamento do software visto que na alínea anterior já se tinha comprovado o funcionamento do Módulo GPS.

O módulo GPS impõem uma onda pulsada de frequência 1 Hz no pino PIO OUT quando se encontra sincronizado com os satélites. Esta onda tem importância para garantir a sincronização do GPS com o restante sistema.

Na Figura 5-12 é apresentada a onda pulsada de 1 Hz, ou seja o sinal de sincronismo do GPS.

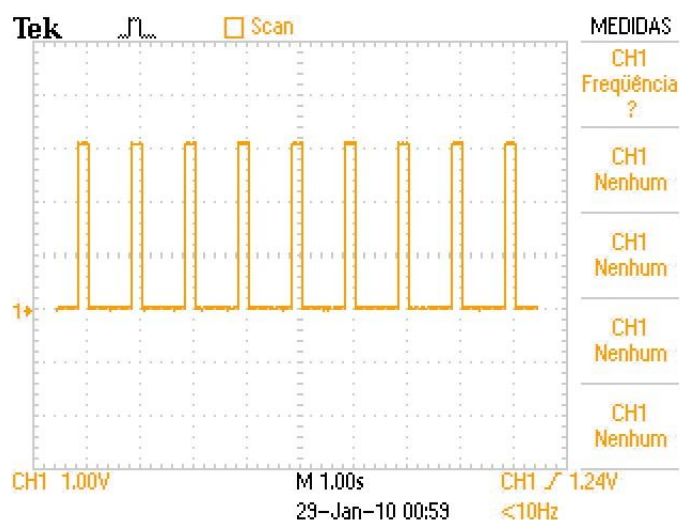


Figura 5-12 - Sinal de sincronismo do GPS

Todavia antes do módulo GPS sincronizar, está presente no pino PIO OUT uma onda com frequência de 1/3 Hz.



Figura 5-13 Saída do PIO OUT antes do sincronismo

A Figura 5-14 foi retirada durante os testes ao software desenvolvido para recolha dos dados GPS, nela pode constatar-se o funcionamento do mesmo. Os dados recolhidos estão apresentados nos respectivos painéis de instrumentos virtuais. A informação recolhida está de acordo com a obtida nos testes efectuados com o software Trimble.

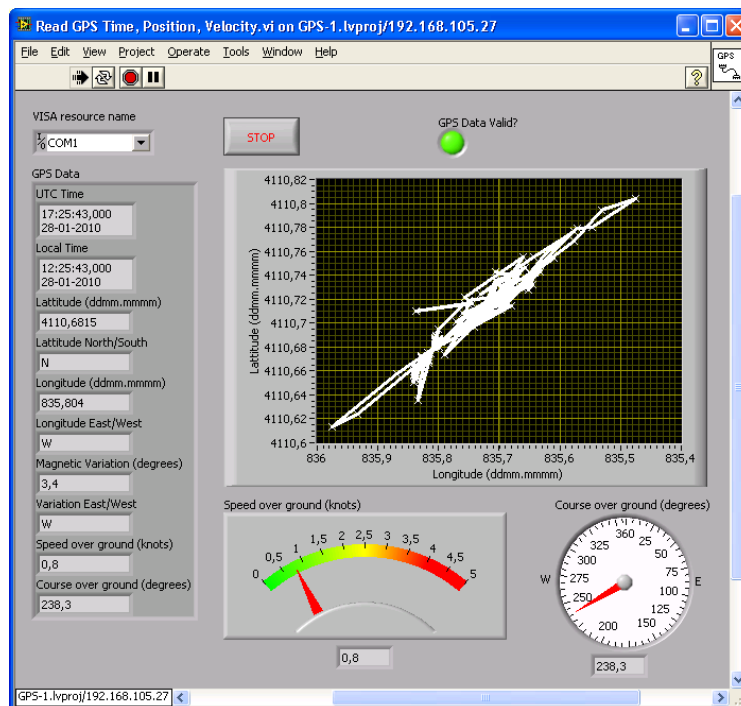


Figura 5-14 - Testes LabView GPS

## 5.5 - Velocidade das rodas

### 5.5.1 - Rodas dianteiras

Para confirmação da medição da velocidade das rodas foram feitas algumas medições, utilizando o circuito desenvolvido e a placa de desenvolvimento.

Primeiramente verificou-se o funcionamento das NANDs Schmitt trigger, respectivamente, a sua capacidade de filtragem, e o desfaseamento do sinal na saída (Figura 5-15).

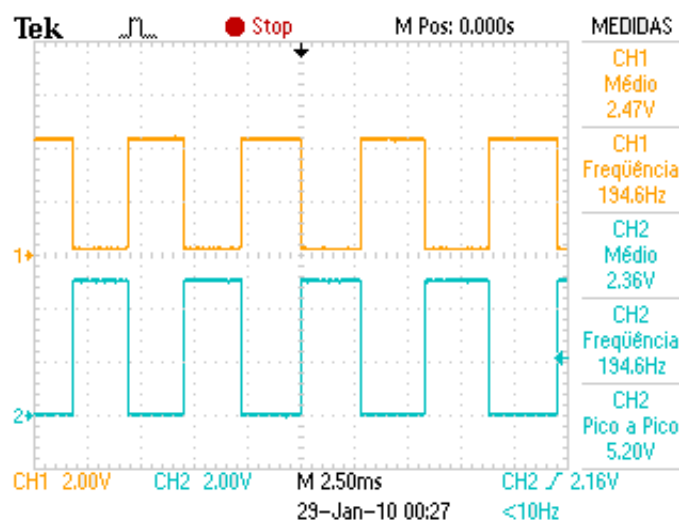


Figura 5-15 - Canal A do encoder e respectiva filtragem, NAND Schmitt trigger



Como esperado na saída da NAND Schmitt trigger encontra-se uma transposição do sinal na sua entrada, com desfasamento de  $180^\circ$  e tensão pico a pico de 5V.

No interface do LabView relativo a esta secção do código fizeram-se alguns testes com o intuito de comprovar o funcionamento do código implementado. Uma pequena representação dos testes é apresentada na Figura 5-16.

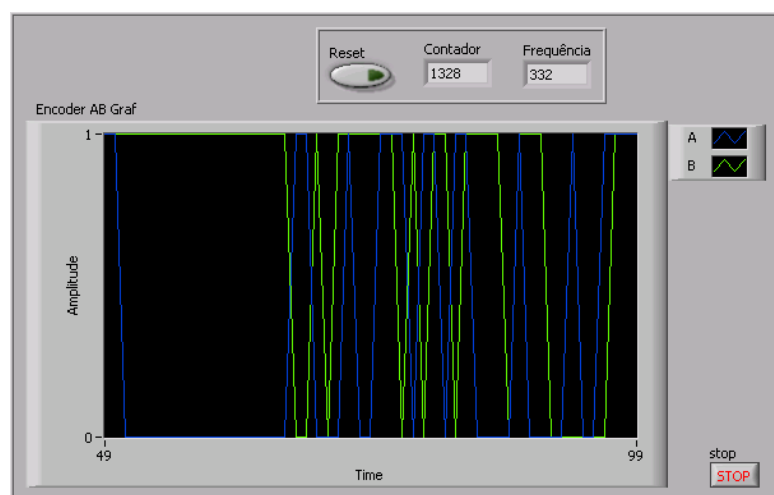


Figura 5-16 - Interface LabView encoder

### 5.5.2 - Roda traseira

Na validação do funcionamento do circuito de aquisição de velocidade da roda traseira, foram testados os três blocos principais: o bloco limitador, o bloco de amplificação e o de rectificação.

#### Limitador

A Figura 5-17 obtida previamente com auxílio do osciloscópio, faculta a visualização do efeito do bloco limitador de tensão no sinal proveniente do sensor. Na parte mais à esquerda da imagem encontra-se o sinal adquirido sem utilização do bloco limitador de tensão e à direita pode ser visto o sinal limitado.

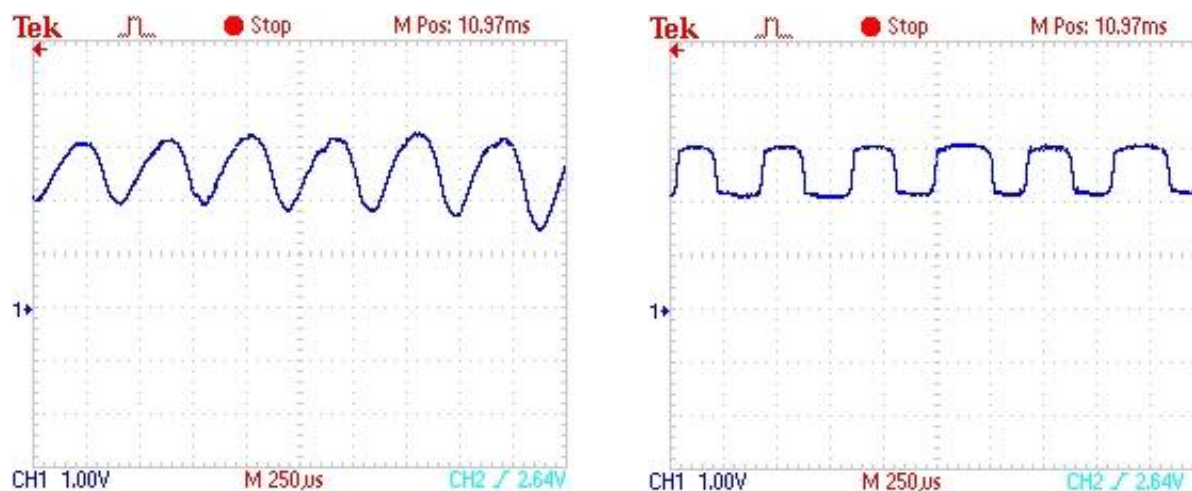


Figura 5-17 - Sinal de saída do VRS com e sem limitador de tensão

O bloco limitou a tensão de entrada para uma gama de, aproximadamente  $\pm 0,7V$  como esperado. Existe um offset no sinal de saída do VRS, este deve-se à referência do sinal à tensão de 2,5 V.

### Amplificação

O sinal à saída do sensor de relutância tem pequena amplitude pelo que é necessária a sua amplificação. Está representada na Figura 5-18 o sinal proveniente do sensor e o resultado da sua amplificação.

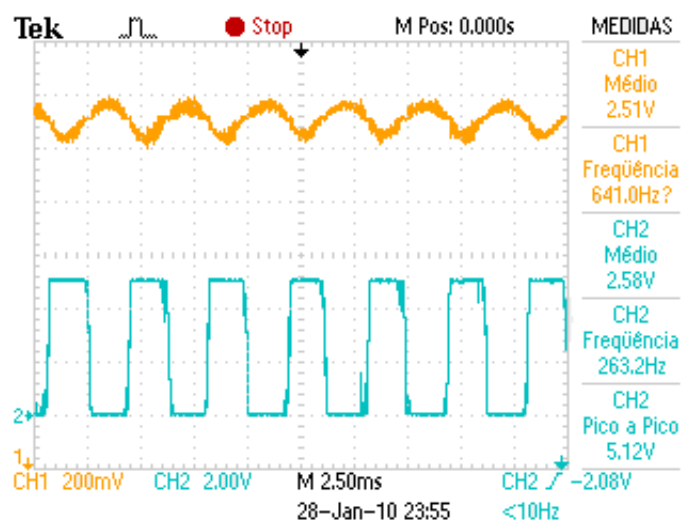


Figura 5-18 - Amplificação do sinal gerado pelo sensor VRS

### Rectificação

Para verificar o funcionamento do circuito de condicionamento e rectificação fez-se a visualização com o osciloscópio do sinal eléctrico proveniente do bloco amplificado e do seu aspecto final após ser rectificado. A Figura 5-19 é representativa disto mesmo.

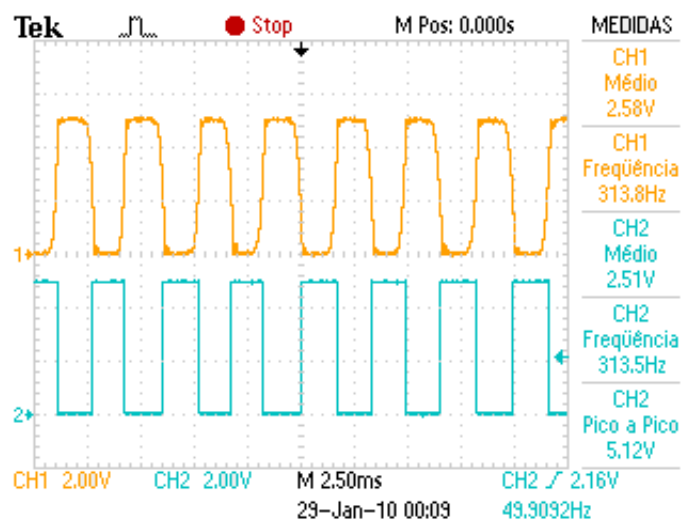


Figura 5-19 - Rectificação do sinal amplificado

No canal 1 está apresentado o sinal à saída do bloco de amplificação, onde se pode verificar que este sinal é, aproximadamente, uma onda quadrada com 5V pico a pico.

No canal 2 está apresentado o sinal à saída do bloco rectificador, podemos ver uma onda quadrada com tensão pico a pico de 5V.

Denote-se que o sinal na saída do bloco amplificador e rectificador sai com a polaridade invertida, isto deve-se ao efeito inversor destes blocos.

## 5.6 - Tensão

Ao nível dos circuitos de condicionamento e aquisição da tensão no barramento da bateria, efectuaram-se alguns testes. O primeiro consistiu na verificação da resposta do circuito electrónico para uma entrada de tensão contínua de 60 V, os resultados retirados com auxílio do osciloscópio constam na Figura 5-20.

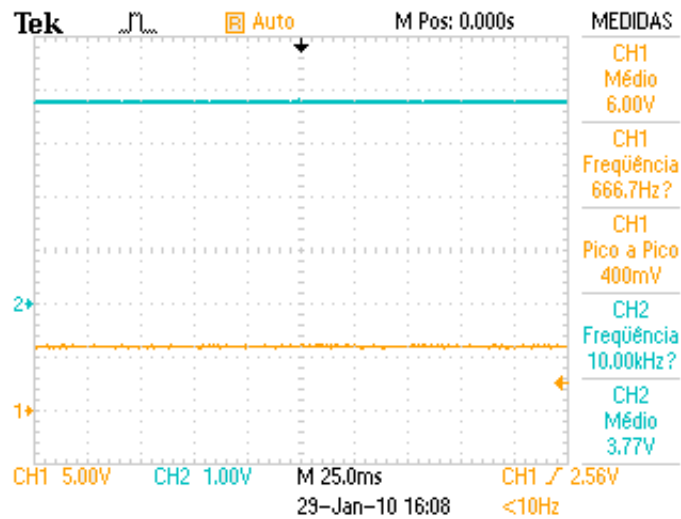


Figura 5-20- Resposta à entrada em corrente contínua de 60V

O canal 1 do osciloscópio está ligado ao sinal de entrada, a tensão medida é de 6 V devido ao factor de atenuação de 10X. Na saída podemos constatar o valor de 3,77 V, este deve-se ao factor multiplicativo aplicado pelo divisor resistivo na entrada.

$$V_{out} = \frac{R_{23}}{R_{22} + R_{23}} \times V_{DC} = \frac{10000}{150000 + 10000} \times V_{DC} = \frac{60}{16} = 3,75 \quad (5-1)$$

De seguida foram feitos testes para a resposta em frequência, foi introduzida uma onda sinusoidal de frequência 100 Hz para testar a resposta do filtro passa baixo.

A saída do circuito apresenta desfasamento, relativamente, à entrada e perda de ganho, isto deve-se ao filtro passa baixo que está dimensionado com frequência de corte de 106 Hz.

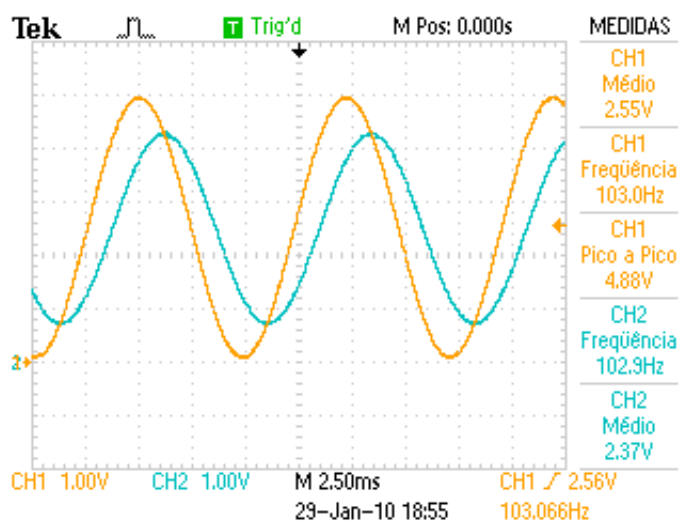


Figura 5-21 - Resposta do circuito para a entrada sinusoidal de 100 Hz

Fez-se também um teste ao software de aquisição implementado na sbRIO-9631. A onda de entrada tem frequência de 10 Hz e está a ser adquirida com uma taxa de amostragem de 200 Hz.

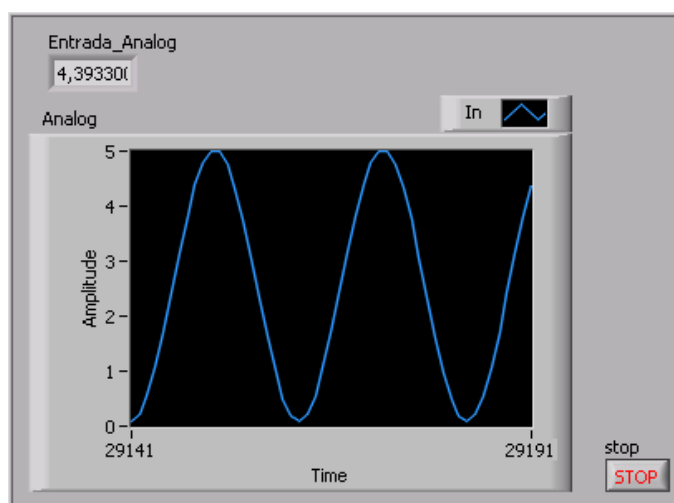


Figura 5-22 - Sinal adquirido pela sbRIO-9631, sinal de entrada 10Hz

## 5.7 - Corrente

O circuito electrónico associado à aquisição da corrente foi testado com uma onda sinusoidal de 100 Hz a fim de verificar as características do filtro passa-baixo.

Podemos confirmar na Figura 5-23 o desfasamento e atenuação da onda na saída relativamente à onda na entrada.

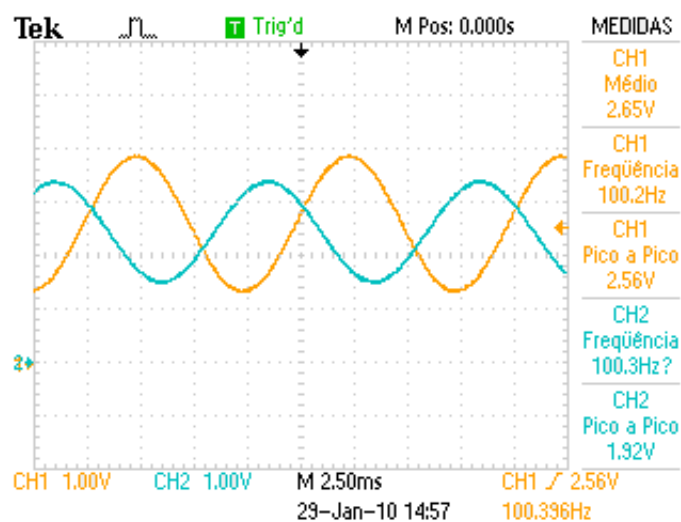


Figura 5-23 - Resposta do circuito para a entrada sinusoidal de 100 Hz

Na Figura 5-24 está apresentada uma figura recolhida durante o processo de aquisição de sinal com a placa de desenvolvimento sbRIO-9631.

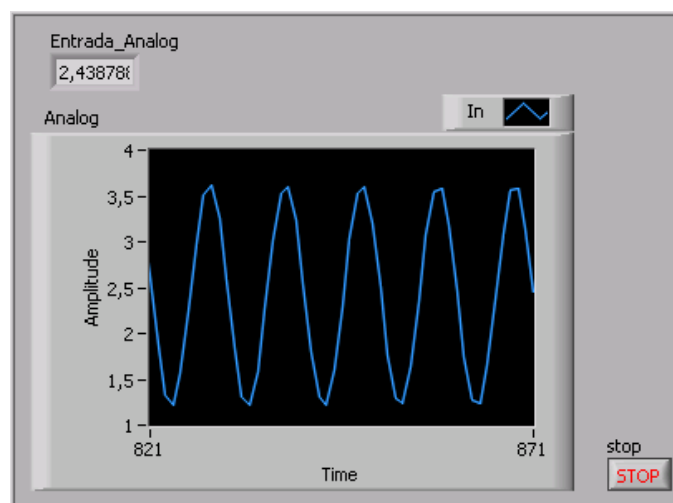


Figura 5-24 - Sinal adquirido pela sbRIO-9631 (sinal de entrada 20Hz)

## 5.8 - Temperatura

O circuito de condicionamento do sensor de temperatura foi projectado com frequência de corte 1 Hz e saída desfasada em 180°. Desta forma invertamos a resposta do termístor e tornamos o sistema directamente proporcional à temperatura.

Na Figura 5-25 está representada uma medição feita com o osciloscópio onde é comparada a tensão à saída do termístor em relação à saída do circuito de condicionamento.

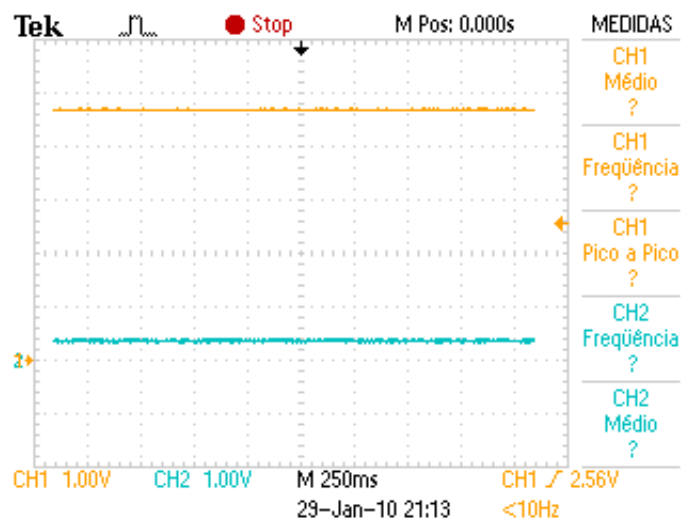


Figura 5-25 - Comparação do sinal de saída do termistor com o do circuito de condicionamento

No canal 1 do osciloscópio está representada a tensão na saída do sensor, que é de cerca de 4,7 V. E no canal 2 está a saída do circuito de condicionamento de aproximadamente 0,3 mV.

$$y = -0,0378x + 5,8 \quad (5-2)$$

Partindo da equação ( 5-2 ) obtida com a linearização do termistor, e introduzindo o valor da tensão lida no canal 1 do osciloscópio ( $y=4,7$ ) chegamos ao seguinte valor de temperatura:

$$4,7 = -0,0378x + 5,8 \Leftrightarrow x = \frac{4,7 - 5,8}{-0,0378} \Leftrightarrow x = 29 \text{ }^{\circ}\text{C} \quad (5-3)$$

A partir da tensão lida no canal dois do osciloscópio podemos confirmar que a temperatura é de:

$$x = \left( \frac{5 - y - 5,8}{-0,0378} \right) \Leftrightarrow x = \frac{5 - 0,3 - 5,8}{-0,0378} \Leftrightarrow x = 29 \text{ }^{\circ}\text{C} \quad (5-4)$$

Tal como na expressão ( 5-3 ).

Para verificar a resposta do filtro passa baixo do circuito, introduziu-se uma onda sinusoidal na de frequência 1 Hz. Retirou-se de teste a Figura 5-26, que aqui se apresenta.

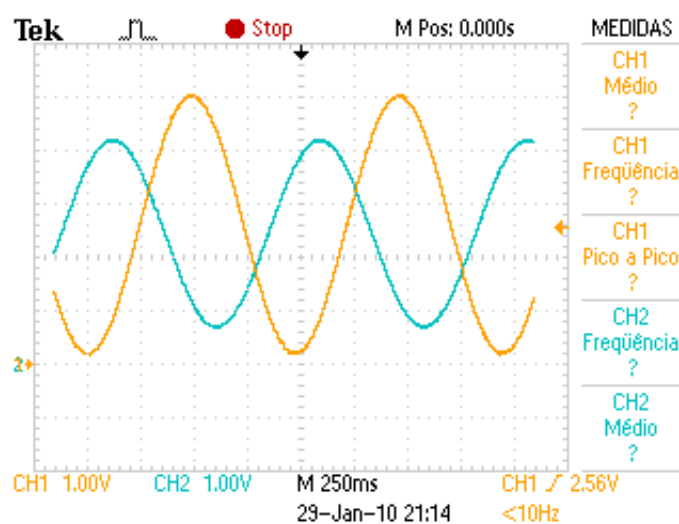


Figura 5-26 - Resposta do circuito à onda sinusoidal de 1 Hz

Para testar o software de aquisição foi feita a medição representada na Figura 5-27.

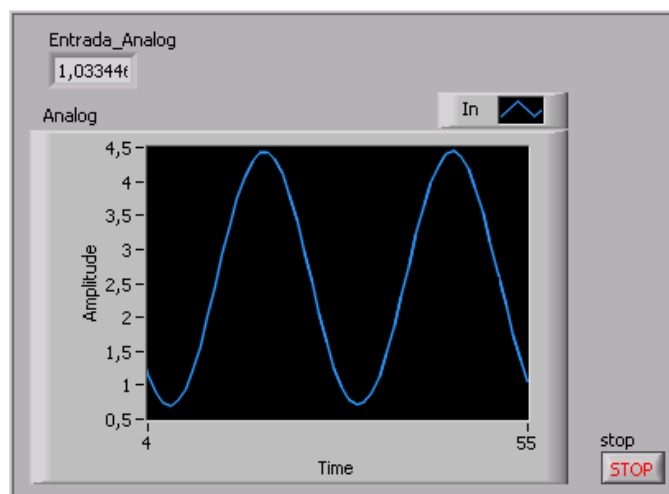


Figura 5-27 - Aquisição da temperatura pelo software implementado na sbRIO-9631

## 5.9 - Sistema Global

Como forma de garantir o funcionamento das placas de circuito impresso desenvolvidas para integração dos sensores e do condicionamento dos sinais, foram feitos testes laboratoriais. Numa primeira fase foi utilizada a fonte de alimentação da bancada de trabalho, a fonte de sinal e osciloscópio para validação das PCBs desenvolvidas. Passando-se de seguida para testes mais exaustivos interligando as placas de circuito impresso desenvolvidas à sbRIO-9631 e validando os dados recolhidos.

Na Figura 5-28 está apresentada a PCB de condicionamentos dos sinais analógicos. Esta placa permite a integração dos sensores de corrente, de tensão e de temperatura. E está conectada ao módulo computacional no conector J7 através de um *flat cable*.



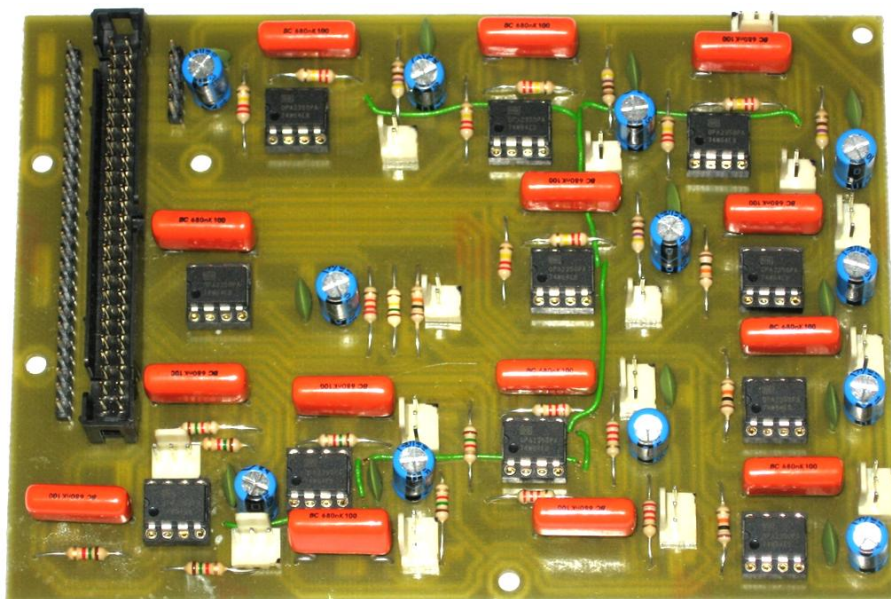


Figura 5-28 - PCB de condicionamento dos sinais analógicos

Na Figura 5-29 está presente uma fotografia da placa e condicionamento dos sinais digitais. Esta interliga o módulo GPS, o módulo inercial e os codificadores de impulsos á sbRIO-9631, através do conector P4 recorrendo a um *flat cable*. Nesta placa constam ainda LEDs para detecção de avarias e verificação do estado de funcionamento do sistema de aquisição de dados. Estão também integrados dois botões para controlo do S.A.D.

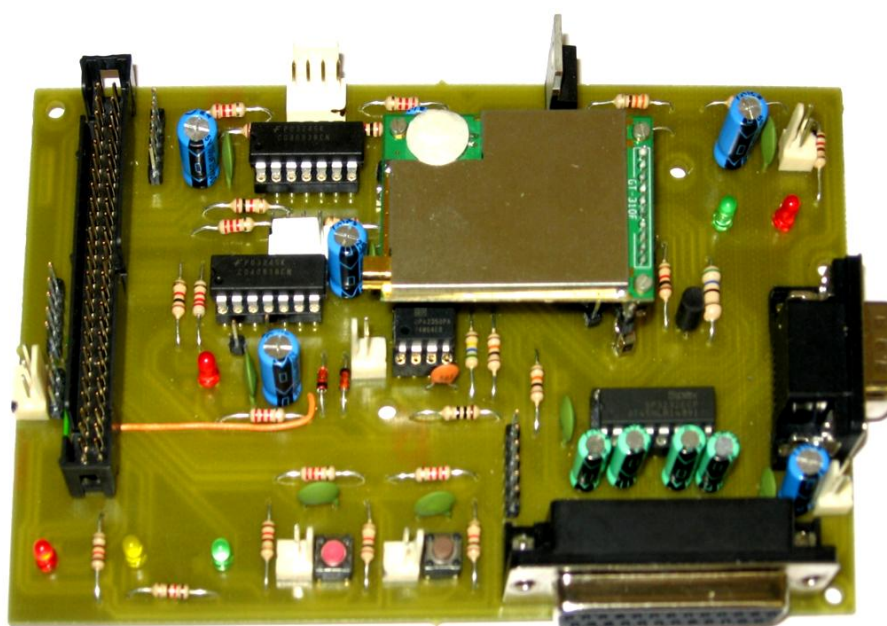


Figura 5-29 - PCB de condicionamento dos sinais digitais

A Figura 5-30 ilustra a interligação das placas de condicionamento de sinal com o sistema computacional. As PCBs desenvolvidas estão aparafusadas ao sistema computacional e interligadas por dois cabos planos flexíveis.

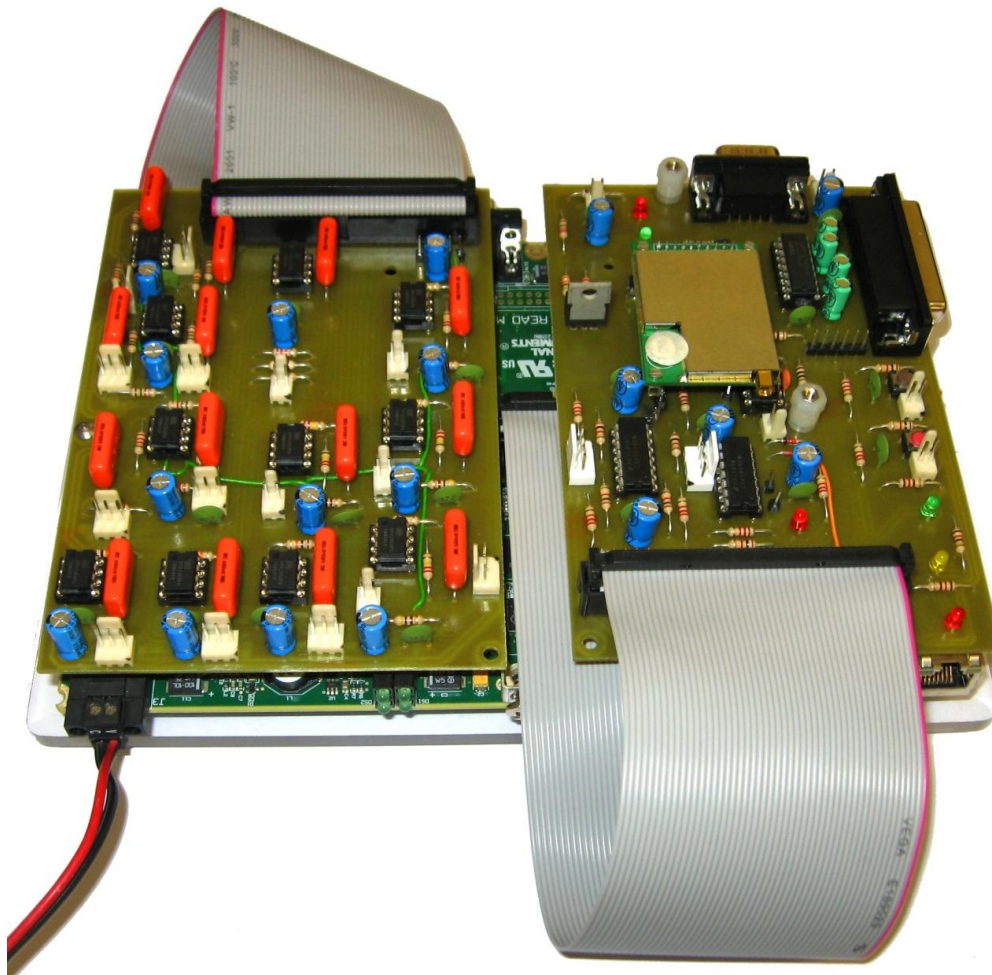


Figura 5-30 - Sistema computacional e placas de condicionamento de sinal

### 5.9.1 - Testes em ambiente laboratorial

O software desenvolvido para visualização em tempo real dos dados recolhido pelo sistema de aquisição de dados é apresentado nas imagens que se seguem. A validação do software foi em grande parte feita em conjunto com aos testes de validação das PCBs de condicionamento de sinal.

A Figura 5-31 apresenta o sinóptico do software do sistema de aquisição de dados, nesta aba do software é possível ter uma visão global dos dados recolhidos.

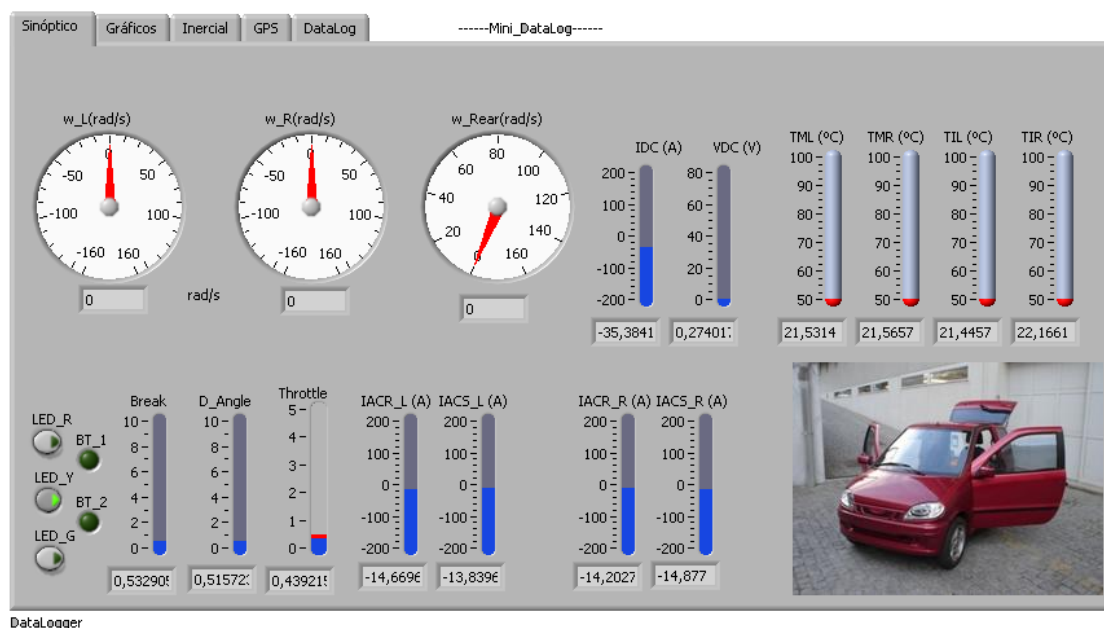


Figura 5-31 - Sinóptico do software do S.A.D.

Na segunda aba do software é possível visualizar sobre a forma de gráfico os dados recolhidos a partir dos sensores analógicos e dos codificadores incrementais (Figura 5-32).

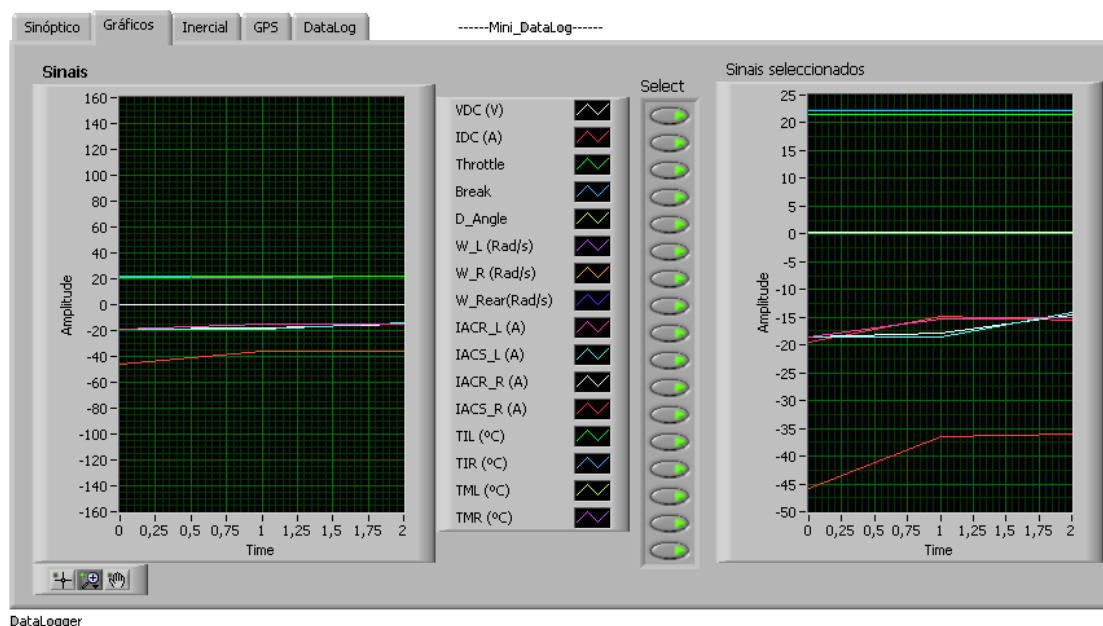


Figura 5-32 - Representação gráfica dos dados recolhidos pelo S.A.D.

Os dados recolhidos com recurso do sensor inercial são apresentados na secção denominada por “Inercial” do software do S.A.D. Os dados recolhidos são apresentados em três gráficos distintos. Sendo o primeiro para os dados recolhidos pelos giroscópios, o segundo corresponde aos dados dos acelerómetros e por fim os sensores de temperatura.

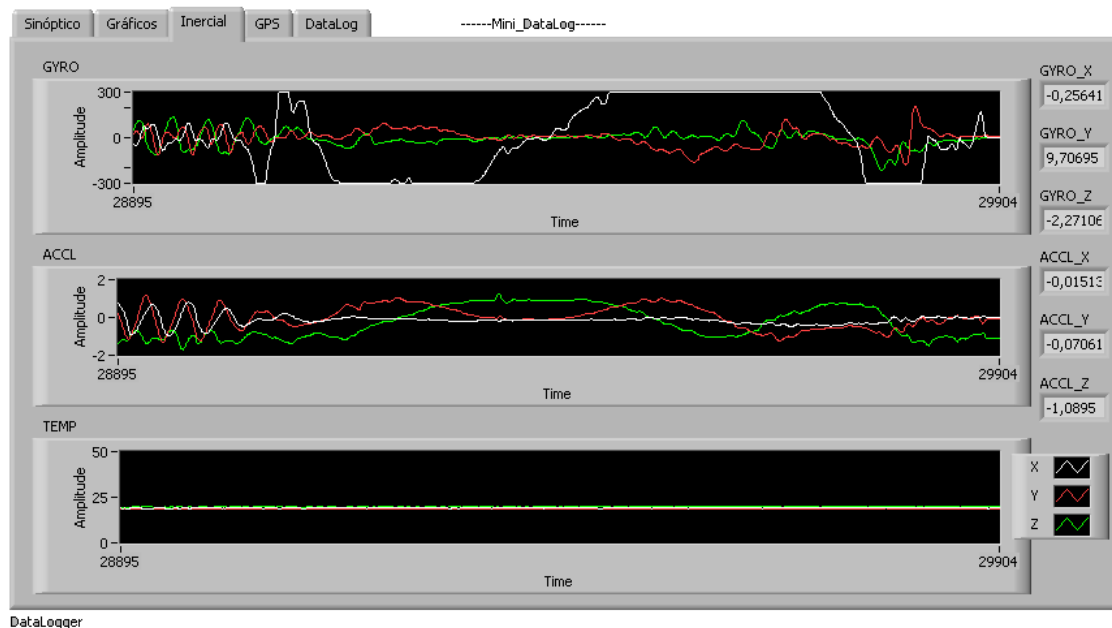


Figura 5-33 - Painel de visualização dos dados recolhidos a partir da unidade inercial

A Figura 5-34 apresenta a secção de visualização dos dados recolhidos pelo GPS. Destaca-se desta secção do software o gráfico XY para apresentação do percurso percorrido e os indicadores de velocidade e direcção.

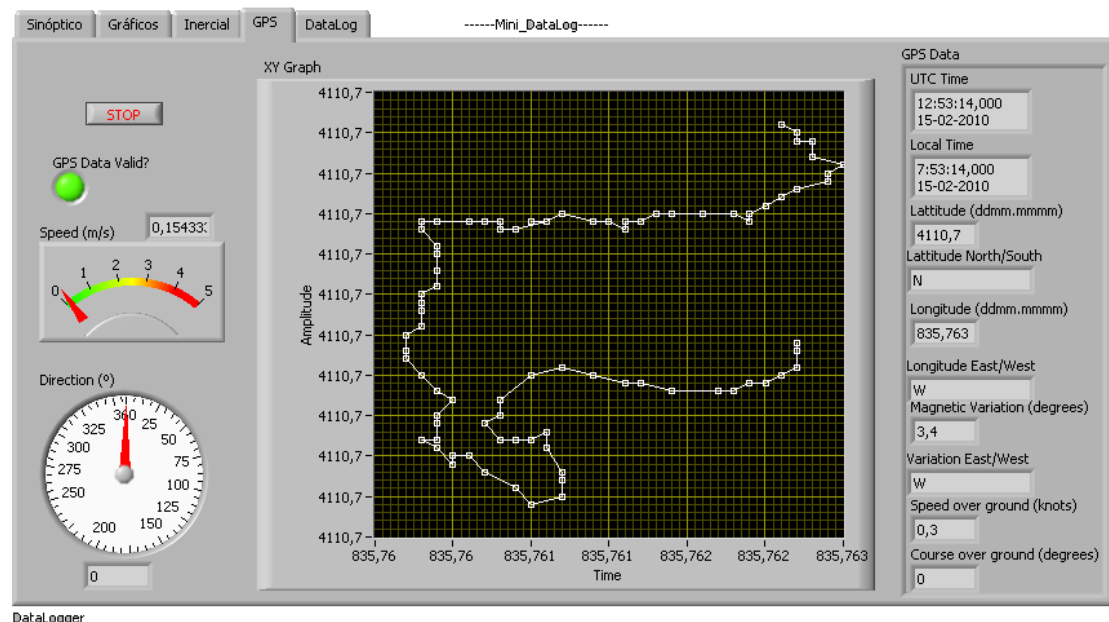


Figura 5-34 - Aba de visualização dos dados recolhidos a partir do GPS

Por ultimo a aba confinada ao controlo do armazenamento de dados, é a partir desta que é dado o comando para iniciar e parar a gravação dos dados recolhidos (Figura 5-35).

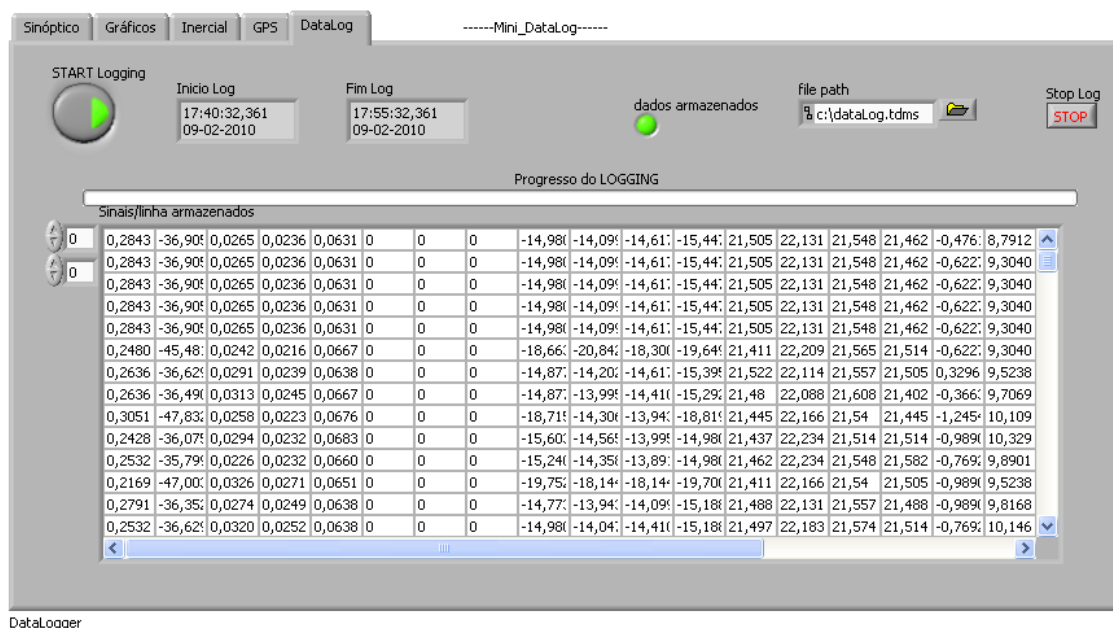


Figura 5-35 - Secção de armazenamento de dados do software do S.A.D.

Foi também verificado o funcionamento do software desenvolvido em LabView para visualização dos dados recolhidos. Na Figura 5-36 está apresentado o aspecto geral deste software durante na visualização dos dados.

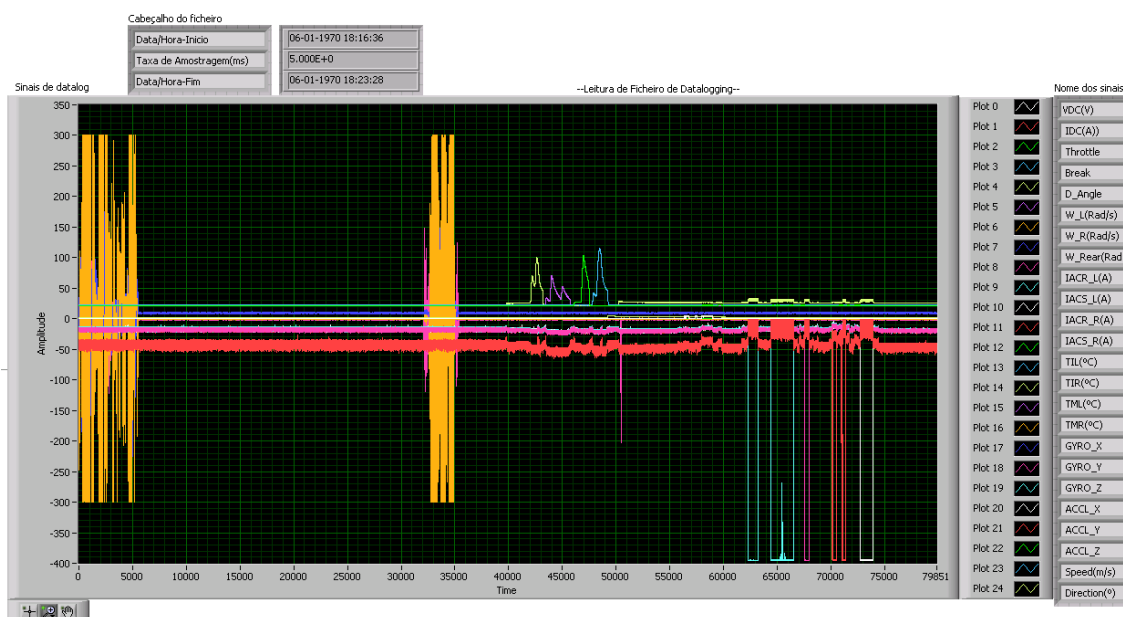


Figura 5-36 - Software de visualização dos dados recolhidos pelo S.A.D.

Foram ainda feitos testes ao S.A.D. no modo “stand alone”, sendo que ficou validado o seu correcto funcionamento.



### 5.9.2 - Testes em ambiente real

O funcionamento do sistema de aquisição de dados foi ainda validado em ambiente real. Para esta validação o sistema foi instalado no  $\mu$ Car e foram feitas várias aquisições de dados.

Na Figura 5-37 está apresentado o aspecto final do sistema de aquisição de dados, quando instalado no  $\mu$ Car.

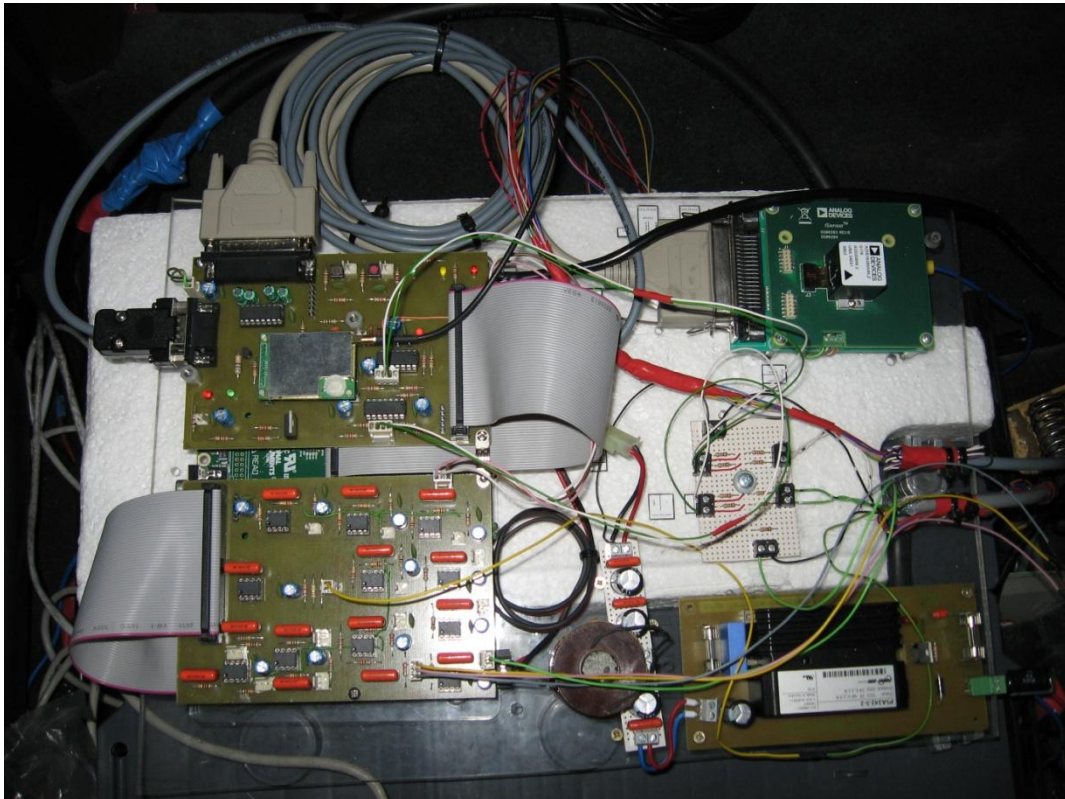


Figura 5-37 - S.A.D. instalado no  $\mu$ Car

São de seguida apresentados alguns dos aspectos mais relevantes associados ao funcionamento do  $\mu$ Car, adquiridos com o sistema de aquisição de dados.

A Figura 5-38 apresenta os dados recolhidos para os parâmetros Tensão, Corrente e Throttle do  $\mu$ Car. Desta aquisição é possível retirar informação dos gastos energéticos do  $\mu$ Car e da sua capacidade regenerativa, para além da sua resposta ao sinal do Throttle.

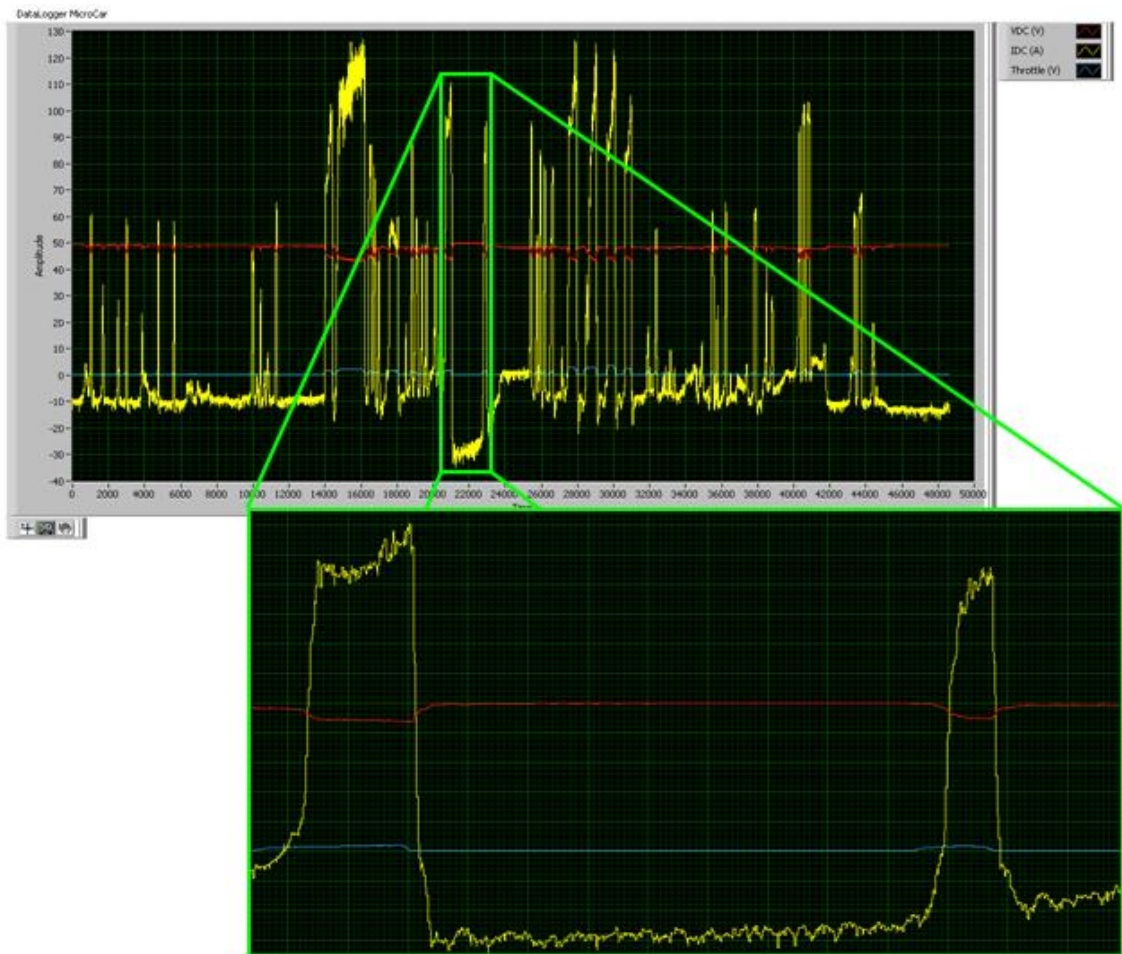


Figura 5-38 - Aquisição, Tensão, Corrente e throttle

Na Figura 5-39 está representada a aquisição dos dados associados à velocidade das rodas e orientação segundo o eixo dos ZZ. Estes elementos permitem comprovar o funcionamento do diferencial eléctrico desenvolvido para o  $\mu$ Car.

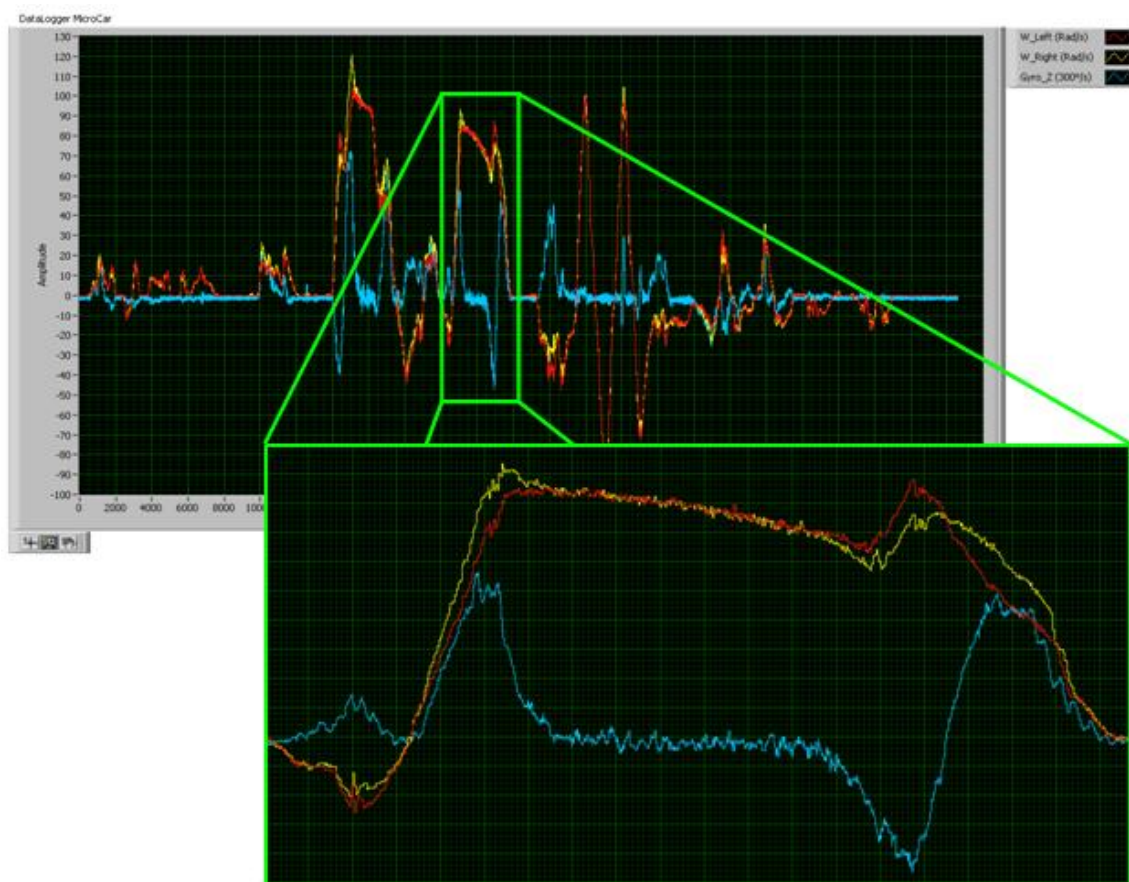


Figura 5-39 - Aquisição, Velocidade e Gyro-Z

A título exemplificativo da Figura 5-40 mostra a informação recolhida no teste.

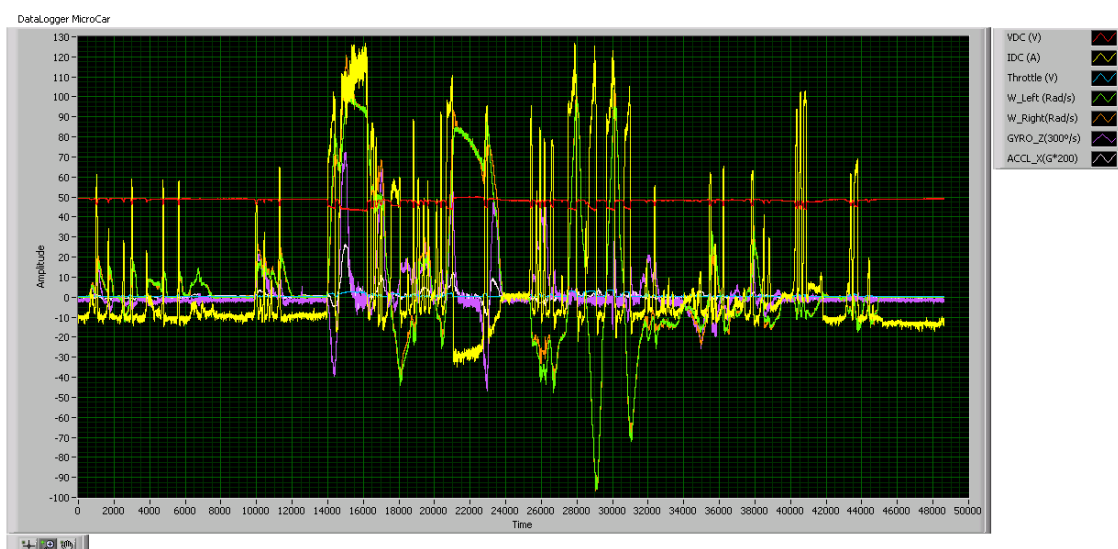


Figura 5-40 - Aquisição de dados Global

O sistema de aquisição de dados permite adquirir também o posicionamento GPS do veículo para cada instante de tempo esta informação está representada na Figura 5-41.



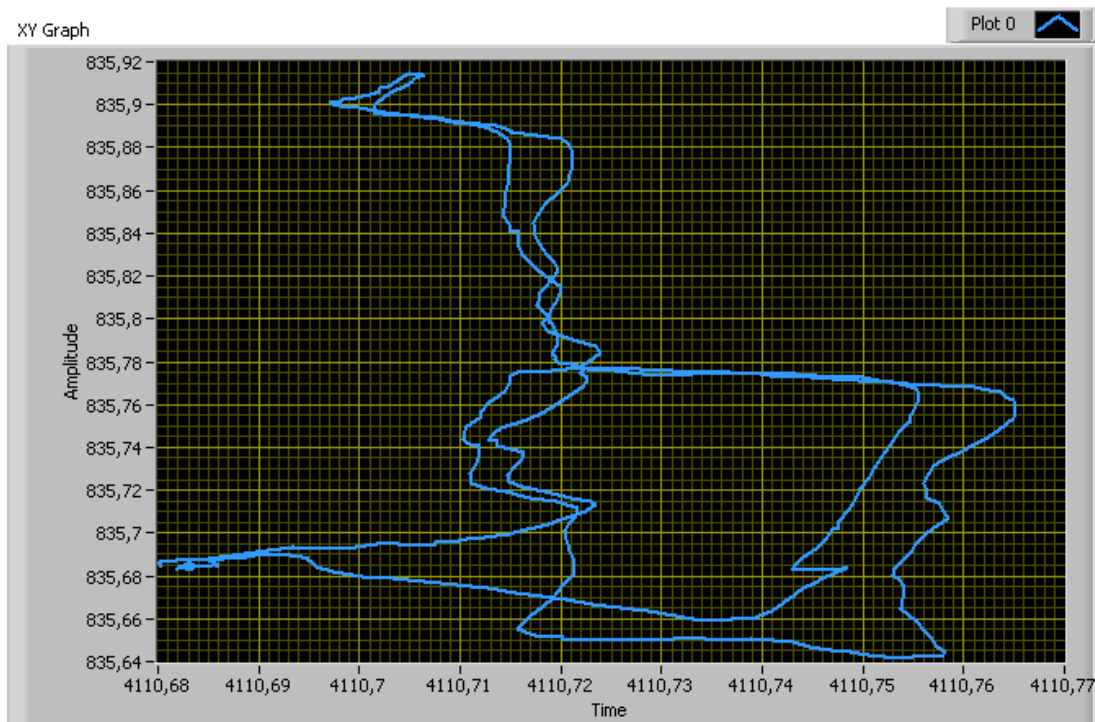


Figura 5-41 - Posicionamento GPS

## 5.10 - Conclusões

Neste capítulo foram sistematizados todos os testes efectuados às várias cadeias de medição que compõem o sistema de aquisição de dados desenvolvido. Deste modo foi possível verificar o seu estado de funcionamento. Foram numa primeira fase apresentados os sensores digitais e a respectiva validação. De seguida, foram apresentados os sensores analógicos e os resultados dos ensaios realizados. Por último são apresentados os testes globais realizados às placas de condicionamento de sinal e ao software do sistema de aquisição de dados. São também feitos testes ao S.A.D. em modo de funcionamento “stand alone” comprovando-se o seu funcionamento. Os testes foram efectuados em ambiente laboratorial, possibilitando de seguida um teste de integração em laboratório, para posteriormente realizar testes de estrada. Os testes em ambiente real permitiram comprovar o funcionamento do sistema de aquisição de dados e a sua importância para caracterização e estudo do  $\mu$ Car.



## Capítulo 6

### Conclusão e trabalhos futuros

#### 6.1 - Conclusão

Este trabalho permitiu recolher dados relativos ao estado actual dos sistemas de aquisição de dados, bem como caracterizar o seu funcionamento, a sua importância e as características construtivas principais.

O objectivo principal do trabalho foi atingido, uma vez que foi projectado e implementado um sistema de aquisição de dados para o  $\mu$ Car. Este sistema tem como elemento computacional base, a placa sbRIO-9631 para a qual foi necessário estudar, projectar, implementar e testar diferentes soluções ao nível de circuitos electrónicos e módulos de programação em LabView.

Na apresentação do hardware avaliaram-se as características essenciais de cada dispositivo e definiu-se o método de comunicação/interacção com a placa de desenvolvimento.

O capítulo da implementação apresentou os circuitos desenvolvidos, referindo as suas principais características e finalidades. Foram introduzidas equações de caracterização dos principais circuitos, como por exemplo os filtros passa baixo e as montagens amplificadoras. Destas retiraram-se informações fundamentais para a posterior validação experimental. Ainda na implementação foram apresentados diagramas do funcionamento do software implementado, apresentando-se algumas características fundamentais para compreender o seu funcionamento

Para validação dos circuitos e do software desenvolvido foram planeados uma série de ensaios experimentais. Estes permitiram confirmar o seu funcionamento de forma preliminar, bem como a validação de funcionalidade. Confirmou-se que a alimentação estava dentro dos parâmetros propostos, cumprindo os requisitos de tensão, potência e ripple. O funcionamento da comunicação SPI foi validado quer por visualização com o osciloscópio dos sinais eléctricos

quer por visualização dos dados recolhidos pela placa de desenvolvimento. O circuito electrónico associado ao GPS cumpriu com os objectivos propostos, o módulo GPS foi correctamente alimentado, os níveis lógicos da comunicação RS232 foram correctamente ajustados. As tramas de comunicação NMEA foram correctamente adquiridas, processadas e apresentadas pelo software desenvolvido. Para os sensores de velocidade das rodas, foi validado o funcionamento dos seus circuitos de condicionamento de sinal e também a aquisição dos dados. Os sinais analógicos foram correctamente condicionados e adquiridos estando apresentados os dados recolhidos mediante os testes. Foram também validadas as placas de condicionamento de sinal. Por último fez-se uma análise global ao sistema de aquisição e dados, comprovando-se o seu funcionamento, quer na vertente de hardware quer na de software. Realizou-se também a validação do funcionamento do S.A.D. em “stand alone”.

O projecto foi cumprido na sua essência, sendo que os módulos que o constituem estão a funcionar consoante o esperado, contudo, falta ainda caracterizar os erros das várias cadeias de medição.

## 6.2 - Trabalhos Futuros

A realização desta dissertação torna claro que há ainda um longo caminho a percorrer, para o projecto e implementação de um sistema de aquisição de dados, dedicado ao projecto do  $\mu$ Car.

Assim neste contexto considera-se relevante sugerir os seguintes trabalhos:

- Caracterização rigorosa do desempenho da cadeia de medição.
- Ensaio de robustez do sistema de aquisição de dados em ambiente real (road-test)
- Alteração do módulo GPS por um com frequência de amostragem de 5Hz ou superior.
- Ajuste e aprimoramento dos programas para optimização da largura de banda do sistema de aquisição de dados.
- Expansão da memória do sistema de aquisição de dados, possivelmente, abordando uma das soluções referidas neste trabalho.
- Introdução de sistema de visualização de dados em tempo real, podendo este seguir uma das metodologias apresentadas.
- Testar o sistema de aquisição de dados em ambiente real.



## Referências

- [1] *Flight data recorder*. [Acedido em 14-01-2010]; Disponível em: <http://flightdatarecorder.com/>.
- [2] *Cockpit voice recorder*. [Acedido em 14-01-2010]; Disponível em: <http://www.tailstrike.com/>.
- [3] *Event Data Recorder*. [Acedido em 14-01-2010]; Disponível em: [http://www.carsp.ca/hitech/hitech\\_edr.htm](http://www.carsp.ca/hitech/hitech_edr.htm)
- [4] Datalogger DL1. [Acedido em 18-01-2010]; Disponível em: [http://www.race-technology.com/description\\_8\\_956.html](http://www.race-technology.com/description_8_956.html)
- [5] Datalogger Digitek Cobra. [Acedido em 18-01-2010]; Disponível em: [http://www.mmcompsys.com/download\\_zone/1\\_data\\_acquisition/Cobra\\_01.pdf](http://www.mmcompsys.com/download_zone/1_data_acquisition/Cobra_01.pdf)
- [6] Datalogger Digitek Shark. [Acedido em 18-01-2010]; Disponível em: [http://www.mmcompsys.com/download\\_zone/1\\_data\\_acquisition/Shark\\_256\\_01.pdf](http://www.mmcompsys.com/download_zone/1_data_acquisition/Shark_256_01.pdf)
- [7] Datalogger Magneti Marelli RDL. [Acedido em 18-01-2010]; Disponível em: [http://motorsport.magnetimarelli.com/PDF/DataAcquisition\\_Display\\_LapTrigger/SF\\_RDL\\_rev6.0.pdf](http://motorsport.magnetimarelli.com/PDF/DataAcquisition_Display_LapTrigger/SF_RDL_rev6.0.pdf)
- [8] *NI Single-Board RIO Embedded Control and Acquisition*. [Acedido em 18-01-2010]; Disponível em: <http://zone.ni.com/devzone/cda/tut/p/id/7441>
- [9] *NI sbRIO-9631*. [Acedido em 18-01-2010]; Disponível em: <http://sine.ni.com/nips/cds/view/p/lang/en/nid/205894>
- [10] Datasheet, "USER GUIDE NI sbRIO-961x/963x/964x", National Instruments, 2008.
- [11] *NI 9802*. [Acedido em 18-01-2010]; Disponível em: <http://sine.ni.com/nips/cds/view/p/lang/en/nid/204328>
- [12] Trabalho de dissertação, "Implementação de um controlador de tracção num veículo eléctrico", Nelson Lima Costa, 2009, FEUP.
- [13] Datasheet, "PSA series extended data sheet", Power-On, 2003.
- [14] Datasheet, "High Precision Tri-Axis Inertial Sensor ADIS16350/ADIS16355", Analog Devices, 2007.

- [15] Datasheet, "Tri-Axis Inertial Sensor Evaluation System - ADIS1635x/EVAL", Analog Devices.
- [16] Understanding the SPI Bus with NI LabVIEW. [Acedido em 20-01-2010]; Disponível em: <http://zone.ni.com/devzone/cda/tut/p/id/9119>
- [17] National Marine Electronic Association. [Acedido em 20-01-2010]; Disponível em: <http://www.nmea.org/>
- [18] Datasheet, "GPS Receiver Module - GPS-41EBR/GPS-41EBF", RF, 2006.
- [19] Datasheet, "Antenna", RF, 2005.
- [20] NTN's New Rotation Sensor Bearing Series. [Acedido em 21-01-2010]; Disponível em: [http://www.ntn.jp/english/news/news\\_files/new\\_products/news20050407.html](http://www.ntn.jp/english/news/news_files/new_products/news20050407.html)
- [21] Read GPS Time, Position, Velocity, and Course Heading. [Acedido em 26-01-2010]; Disponível em: <http://zone.ni.com/devzone/cda/epd/p/id/2197>
- [22] Datasheet, "Current transducer HAIS 50..400-P and HAIS 50..100-TP", LEM.
- [23] Trabalho de dissertação, "Implementação de um controlador de tracção num veículo eléctrico", Nelson Lima Costa, 2009, FEUP.
- [24] Trabalho de dissertação, "Avaliação de metodologias de optimização energética em veículos eléctricos de proximidade", Luís Manuel de Oliveira Azevedo Alvarez Pombo, 2009, FEUP.
- [25] Implementing SPI Communication Protocol in LabVIEW FPGA. [Acedido em 20-01-2010]; Disponível em: <http://decibel.ni.com/content/docs/DOC-7945>
- [26] Panel PC. [Acedido em 20-01-2010]; Disponível em: [http://industrial.omron.pt/pt/products/catalogue/automation\\_systems/hmi/scalable\\_hmi/ns10/default.html](http://industrial.omron.pt/pt/products/catalogue/automation_systems/hmi/scalable_hmi/ns10/default.html)
- [27] Trimble. [Acedido em 20-01-2010]; Disponível em: <http://www.trimble.com/>